

XSP-013 ユーザーズマニュアル

初版 R1

目次

はじめに.....	2
ご注意.....	2
製品の内容.....	2
ボード外観.....	3
赤色 LED.....	3
押しボタンスイッチ.....	3
ブロック図.....	4
電源入力.....	5
消費電流が 600mA を超える場合.....	5
ジャンパの設定.....	6
クロック.....	8
GPIF.....	9
参考資料.....	10
付属資料.....	10

はじめに

この度は、Spartan E ブレッドボードをお買い上げいただき、誠にありがとうございます。

XSP-013 は、ザイリンクス社の高性能 FPGA である Spartan E シリーズを実装した評価用ボードです。リセット回路、クロック源、電源回路などの必要最低限の機能に絞り、I/O ピンを拡張コネクタに引き出してあります。

ご注意

1. 製品及び本書の内容は、改良のために予告なく変更することがあります。
2. 本書の内容については万全の記して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
3. 本製品の運用の結果につきましては、2. 項にかかわらず当社は責任を負いかねますので、ご了承願います。
4. 本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
5. 本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします。

Spartan E、ISE は米国ザイリンクス社の商標です。

製品の内容

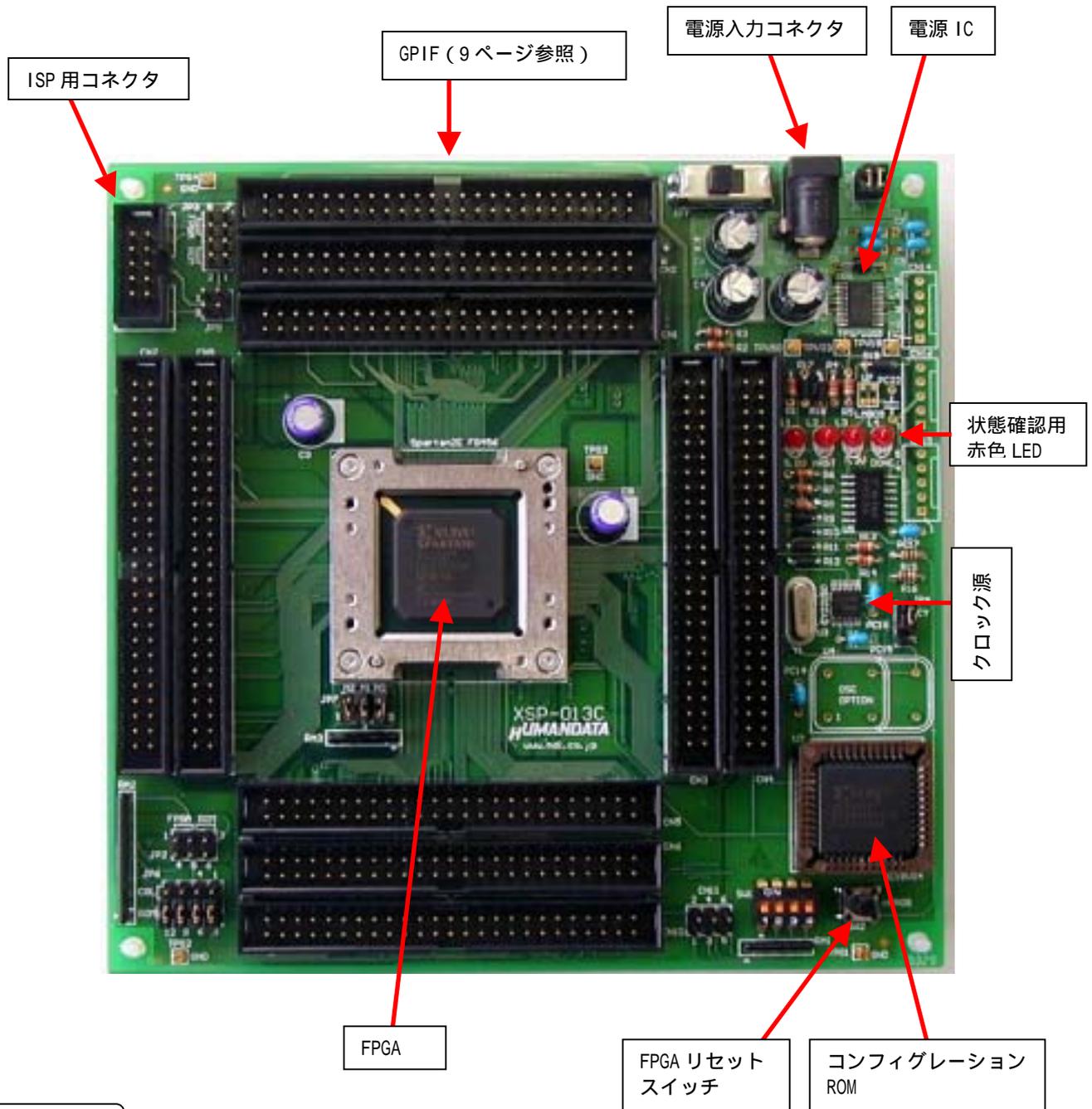
本製品は、モデル別に梱包内容が異なります。万一、不足品がございましたら、弊社宛にご連絡ください。

< 梱包内容 >

内容			
XSP-013 ブレッドボード x 1 (型番は以下の3種類)			
XSP - 013 - 300	FPGA	有	FPGA を基板に実装
	ソケット	無	
XSP - 013 - 300S	FPGA	有	ソケットで FPGA を実装
	ソケット	有	
XSP - 013 - INST	FPGA	無	ソケット取り付け可能
	ソケット	無	
実験用 AC アダプタ (5.0V)		x	1
マニュアル (本書)		x	1
ユーザ登録はがき		x	1

ボード外観

写真は「XSP-013-300S」



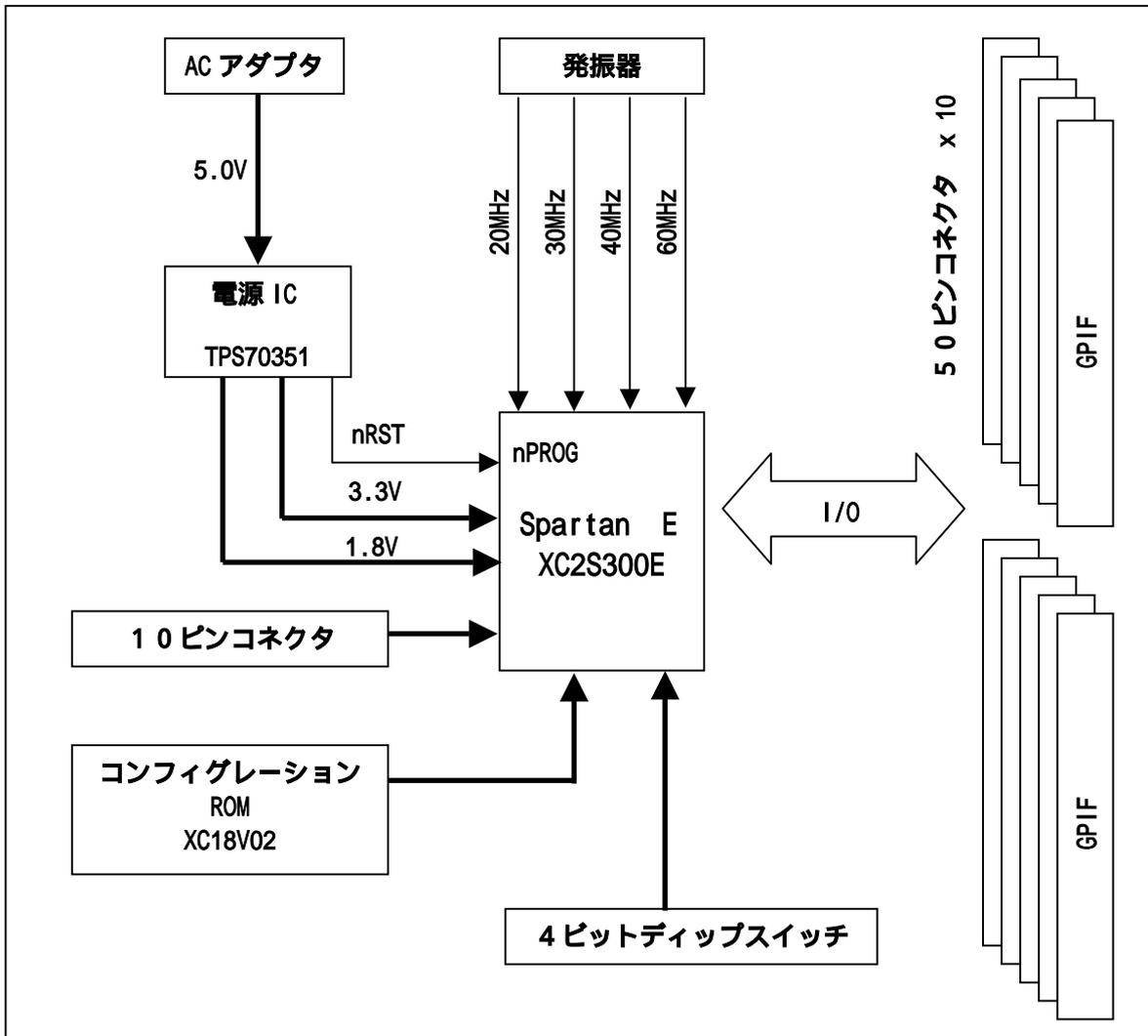
赤色 LED

- 5.0V ACアダプタから電源が供給されると点灯
- nRST リセット信号が High にて点灯
- 3.3V レギュレータが生成する 3.3V パワーグッド信号
- DONE FPGA のコンフィグレーション完了にて点灯

押しボタンスイッチ

FPGA リセット nPROG を Low に下げる

ブロック図



電源入力

付属の AC アダプタ(2.1 /5.0V)をご使用ください。極性は中心が+です。消費電流は 600mA 程度まで補償いたします。50 ピンコネクタの電源を外部へ供給する場合、注意して下さい。

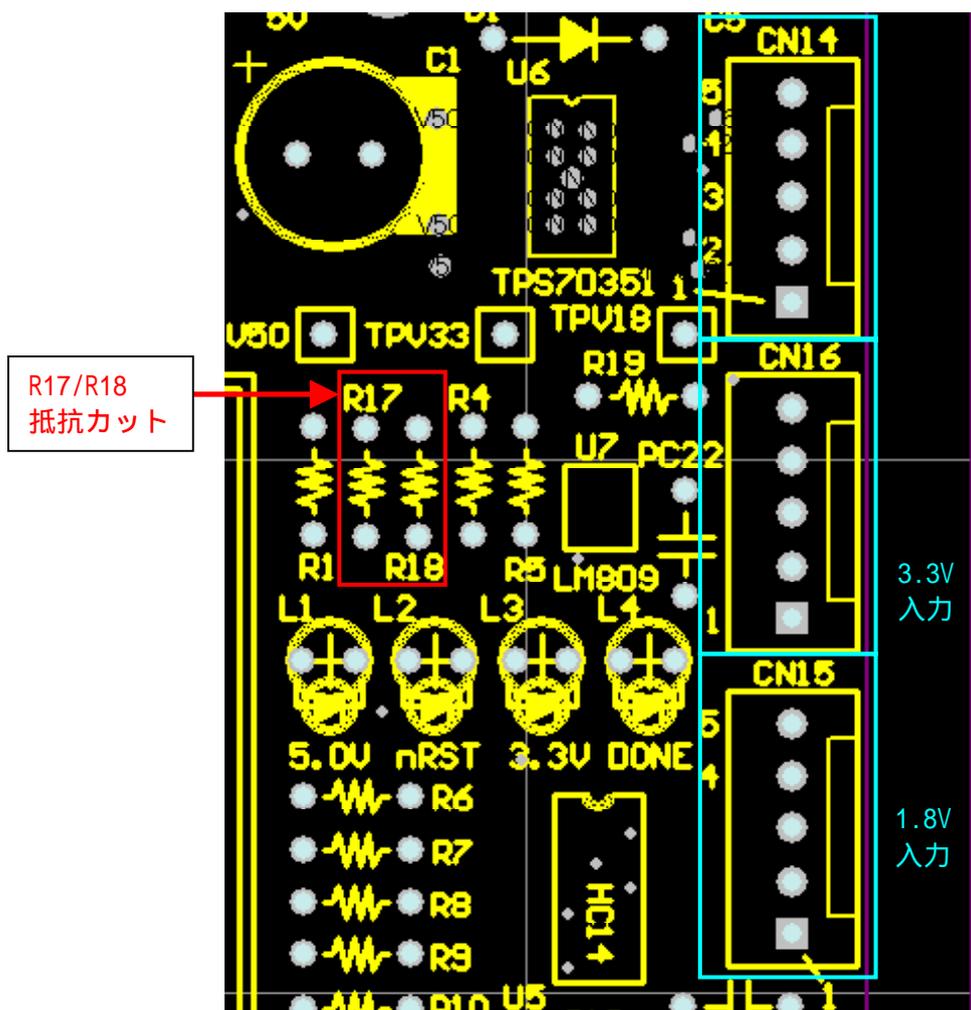
消費電流が 600mA を超える場合

FPGA 内に記述する回路によっては、FPGA に放熱対策が必要とする場合があります。このような場合には、BGA ソケットや放熱板を取付けてください。また、電源もオンボードのレギュレータではなく、外部から供給する必要があります。

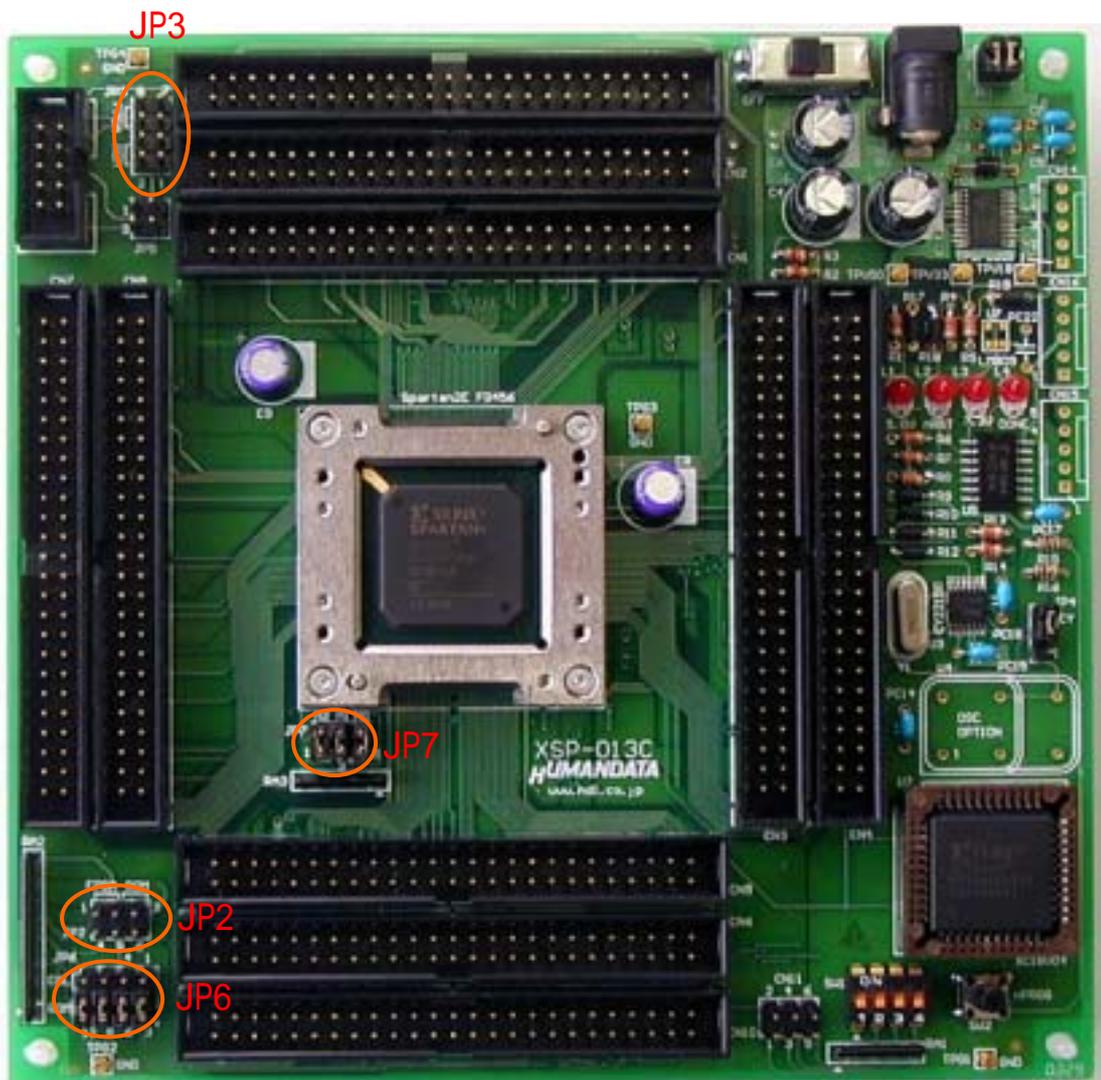
外部から電源を供給する場合には、レギュレータの 3.3V/1.8V の電源出力ピンを切り離す必要があります。次の手順を行ってください。

1. 赤色で囲まれた部分の R17(3.3V),R18(1.8V)の 0 をカットしてください。
2. 青色で囲まれた CN15 から 1.8V を供給 CN16 から 3.3V を供給

外部から電源を投入する場合には、FPGA の VCCINT(1.8V)と VCCO(3.3V)を同時か VCCINT を先に投入してください。TPS70351 の利用時は、VCCINT(1.8V)より 14us 程度遅れて、VCCO(3.3V)を供給しています。



ジャンパの設定



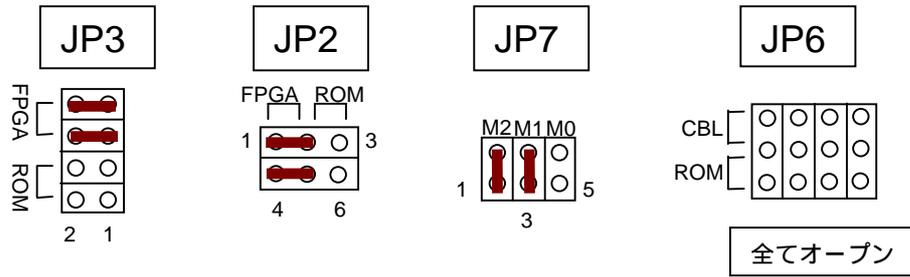
【ジャンパ設定一覧】

		FPGA への書込み	ROM への書込み	ROM による FPGA の書込み
JP3	TDI TD0 の切替え	5-6 間/7-8 間 SHORT	1-2 間/3-4 間 SHORT	接続しない
JP2	TCK TMS の切替え	1-2 間/4-5 間 SHORT	2-3 間/5-6 間 SHORT	接続しない
JP6	XC18V02 の接続	接続しない	接続しない	ROM 側
JP7	MODE PIN の設定	Boundary-scan mode M2: 1-2 間 ショート M1: 3-4 間 ショート M0: 5-6 間 オープン	---	Master Serial mode M2: 1-2 間 ショート M1: 3-4 間 ショート M0: 5-6 間 ショート
		次頁(A)参照	次頁(B)参照	次頁(C)参照

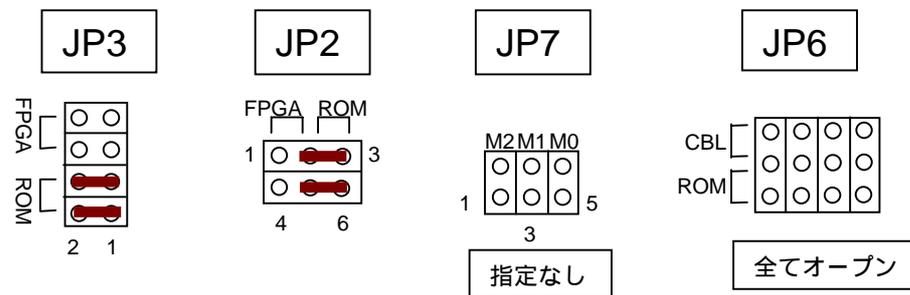
【Start-UP Clock】

ザイリンクス社開発ツール Foundation ISE の設定で ROM に mcs ファイルを書き込む場合には、Start-UP Clock を CCLK として生成して下さい。

(A) ケーブルを利用して CN12 から、JTAG による FPGA のコンフィグレーション



(B) ケーブルを利用して CN12 から、JTAG による ROM(XC18V02)の書込み



(C) 電源投入時または FPGA リセットボタンによる ROM(XC18V02)による FPGA コンフィグレーション

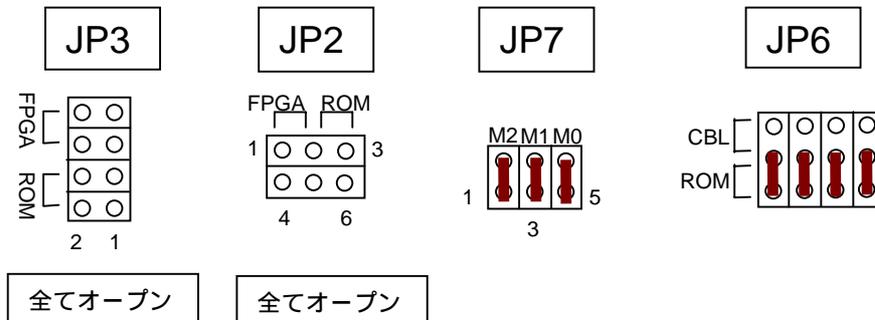


Table 2: Configuration Modes

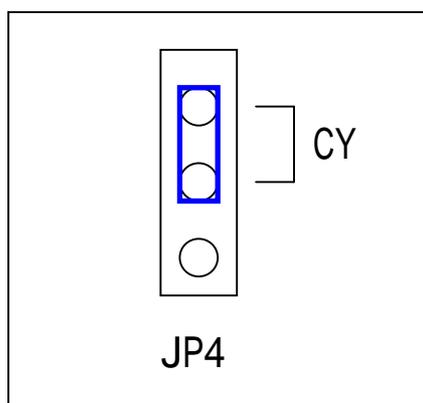
Configuration Mode	Preconfiguration Pin-ups	M0	M1	M2	CLK Direction	Data Width	Serial Out
Master Serial mode	No	0	0	0	Out	1	Yes
	Yes	0	0	1			
Slave Parallel mode (SerialMAP)	Yes	0	1	0	In	8	No
	No	0	1	1			
Boundary-Scan mode	Yes	1	0	0	N/A	1	No
	No	1	0	1			
Slave Serial mode	Yes	1	1	0	In	1	Yes
	No	1	1	1			

クロック

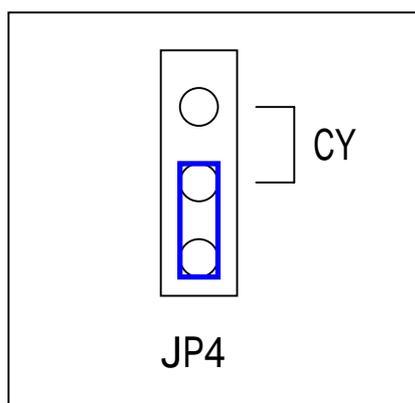
	周波数 MHz	FPGA ピン番号
GCK0	20	AA12
GCK1	30	AB12
GCK2	40	A11
GCK3	60	C11

GCK0 は U4 にオシレータを実装し、JP4 を 2-3 間ショートで上記以外の周波数を供給することが可能です。その場合には、**3.3V** 品をご利用ください。

20MHz 供給時

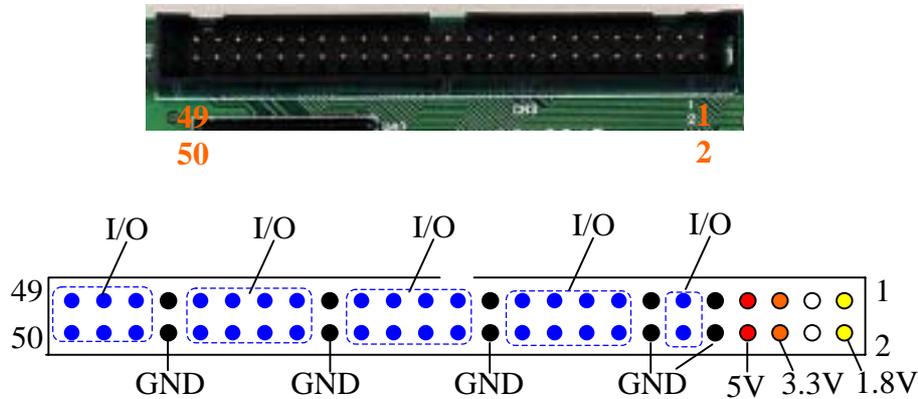


U4 オシレータ (オプション)



GPIF

GPIFとは外部拡張コネクタのピン配置のパターンを一定の規則に従って、取決められたインターフェースです。これにより、GPIFを搭載しているボード間はフラットケーブルのみで、容易に接続が可能となります。ホームページにUCFファイルをご用意していますので、ご利用ください。



上のコネクタの右上の1番ピンから順に50ピンまで、下の表のような配列になっています。また、11番のCLKと12番のRESETはFPGAのI/Oピンに接続してあります。通常の信号線として、ご利用ください。

この配列はCN1からCN10まですべて同じ配列です。このコネクタから、外部機器へ電源を供給する場合には、消費電力に気をつけてください。この電源ピンは出力なので、外部から電源を供給しないで下さい。

1	1.8V	2	1.8V
3	NC	4	NC
5	3.3V	6	3.3V
7	5V	8	5V
9	GND	10	GND
11	CLK	12	RESET
13	GND	14	GND
15	I/O 0	16	I/O 1
17	I/O 2	18	I/O 3
19	I/O 4	20	I/O 5
21	I/O 6	22	I/O 7
23	GND	24	GND
25	I/O 8	26	I/O 9
27	I/O 10	28	I/O 11
29	I/O 12	30	I/O 13
31	I/O 14	32	I/O 15
33	GND	34	GND
35	I/O 16	36	I/O 17
37	I/O 18	38	I/O 19
39	I/O 20	40	I/O 21
41	I/O 22	42	I/O 23
43	GND	44	GND
45	I/O 24	46	I/O 25
47	I/O 26	48	I/O 27
49	I/O 28	50	I/O 29

参考資料

UCF ファイルはホームページからダウンロードをお願いします。

<http://www.hdl.co.jp/XSP-013/index.html>

付属資料

1. 回路図

Spartan E ブレッドボード
XSP - 013

ユーザーズマニュアル

2003/07/29 初版(R1)

有限会社ヒューマンデータ

〒567 - 0034

大阪府茨木市中穂積1 - 2 - 51

シャトー春日第3ビル5F

TEL 072-620-2002

FAX 072-620-2003

URL <http://www.hdl.co.jp>

Mail support@hdl.co.jp
