

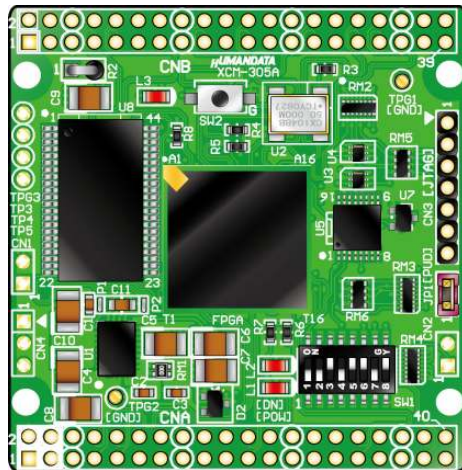


Spartan-3A ブレッドボード
(セミカードサイズ)

XCM-305

ユーザーズマニュアル

初版



目次



はじめに.....	1
ご注意.....	1
改訂記録.....	1
1. 製品の内容について.....	2
2. 仕様.....	2
3. 製品説明.....	3
3.1. 各部の名称.....	3
3.2. ブロック図.....	4
3.3. 開発環境.....	4
3.4. 電源入力.....	4
3.5. JTAG コネクタ.....	5
4. FPGA ピン割付表.....	6
4.1. CNA.....	6
4.2. CNB.....	7
4.3. MRAM.....	8
4.4. オンボード CLK.....	9
4.5. 汎用 SW.....	9
4.6. 汎用 LED.....	9
4.7. シリアル I/F (CN4).....	9
5. ディップスイッチの説明.....	10
6. FPGA へのコンフィギュレーション.....	11
6.1. JTAG から FPGA へコンフィギュレーション.....	11
6.2. MCS ファイルの作成.....	11
6.3. SPI-PROM へのデータ書き込み方法.....	12
6.4. SPI-PROM から FPGA へコンフィギュレーション.....	12
6.5. SPI-PROM データ消去方法.....	12
7. Configuration Rate の設定.....	13
8. XCM-305 参考資料について.....	13
9. 付属資料.....	13

はじめに

この度は、Spartan-3A ブレッドボード/XCM-305 シリーズをお買い上げいただきまして誠にありがとうございます。

XCM-305 は、XILINX の高性能 FPGA Spartan-3A を用いた評価用ボードで、電源回路、クロック回路、コンフィギュレーション回路などを装備した、使いやすいボードになっています。どうぞご活用ください。

ご注意

 禁止	1 本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
	2 水中、高湿度の場所での使用はご遠慮ください。
	3 腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください。
	4 基板表面に他の金属が接触した状態で電源を入れないでください。
	5 定格を越える電源を加えないでください。
 注意	6 本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承願います。
	7 本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
	8 本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承願います。
	9 本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
	10 本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします。
	11 発煙や発火、異常な発熱があった場合はすぐに電源を切ってください。
	12 ノイズの多い環境での動作は保障しかねますのでご了承ください。
	13 静電気にご注意ください。

改訂記録

版	日付	内容
初版	2009年10月21日	初版発行

1. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

FPGA ブレッドボード XCM-305	1
付属品	1
マニュアル(本書)	1 *
ユーザ登録はがき	1 *

* オーダー毎に各1部の場合があります。(ご要望により追加請求できます)

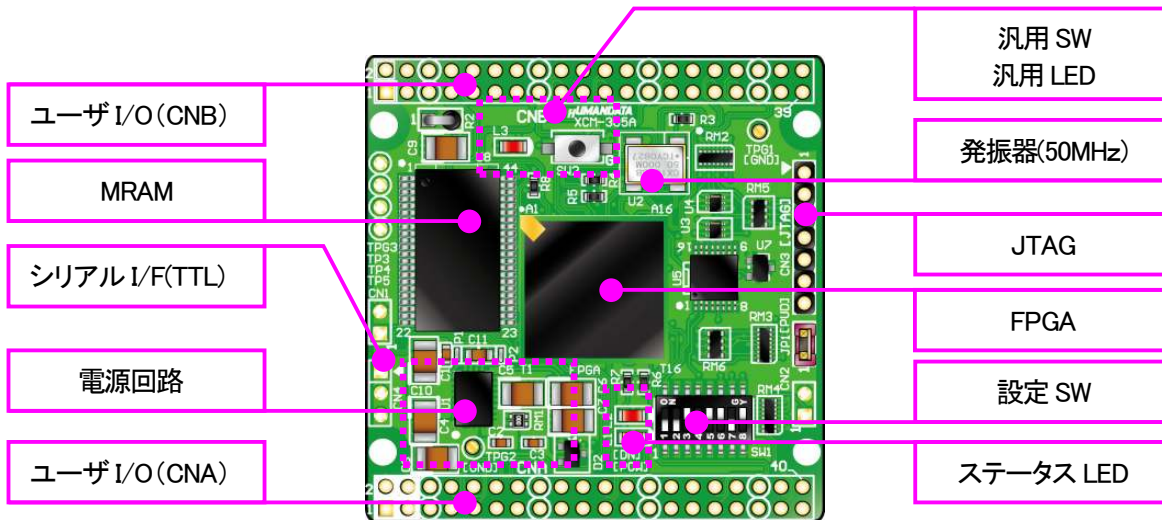
2. 仕様

製品型番	XCM-305-400A	XCM-305-700A	XCM-305-1400A
搭載 FPGA	XC3S400A-4FTG256C	XC3S700A-4FTG256C	XC3S1400A-4FTG256C
電源	DC 3.3 V		
消費電流	N/A (詳細は FPGA データシートご参照)		
外形寸法	53 × 54 [mm]		
質量	TYP 17 [g]		
ユーザーI/O	56 本		
I/O コネクタ	40 ピンスルーホール 0.9[mmφ]x2 組 2.54 mm ピッチ		
プリント基板	ガラスエポキシ 6 層基板 1.6t		
クロック	オンボード 50 MHz		
コンフィグ ROM	M25P16-VMF (ST 16Mbit)		
コンフィグ用リセット回路	内蔵 (240 ms TYP)		
MRAM	MR2A16AYS35 (EVERSPIN 256Kx16bit)		
JTAG コネクタ	DIL7 ピン ピンソケット 2.54mm ピッチ		
ステータス LED	2 個 (POWER, DONE)		
汎用 LED	1 個		
汎用 SW	1 個		
付属品	SIL7 ピンヘッダ(本体に取付け済み) 1 個 DIL80 ピンヘッダ 2 個		

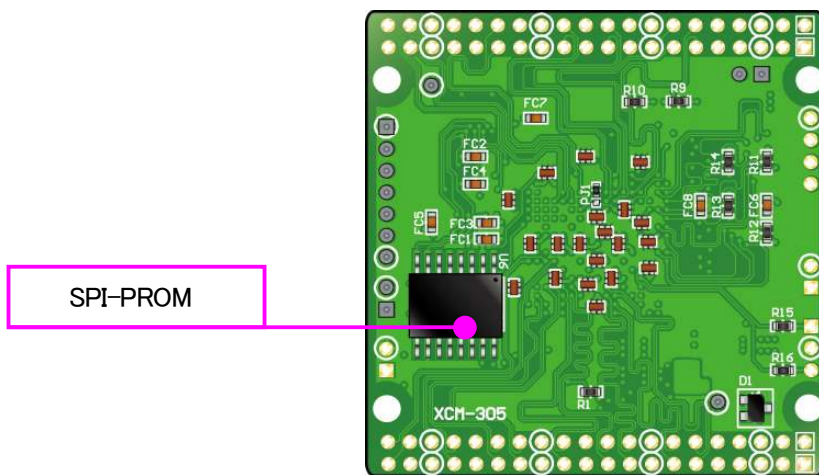
* 互換品と変更になる場合がございます

3. 製品説明

3.1. 各部の名称

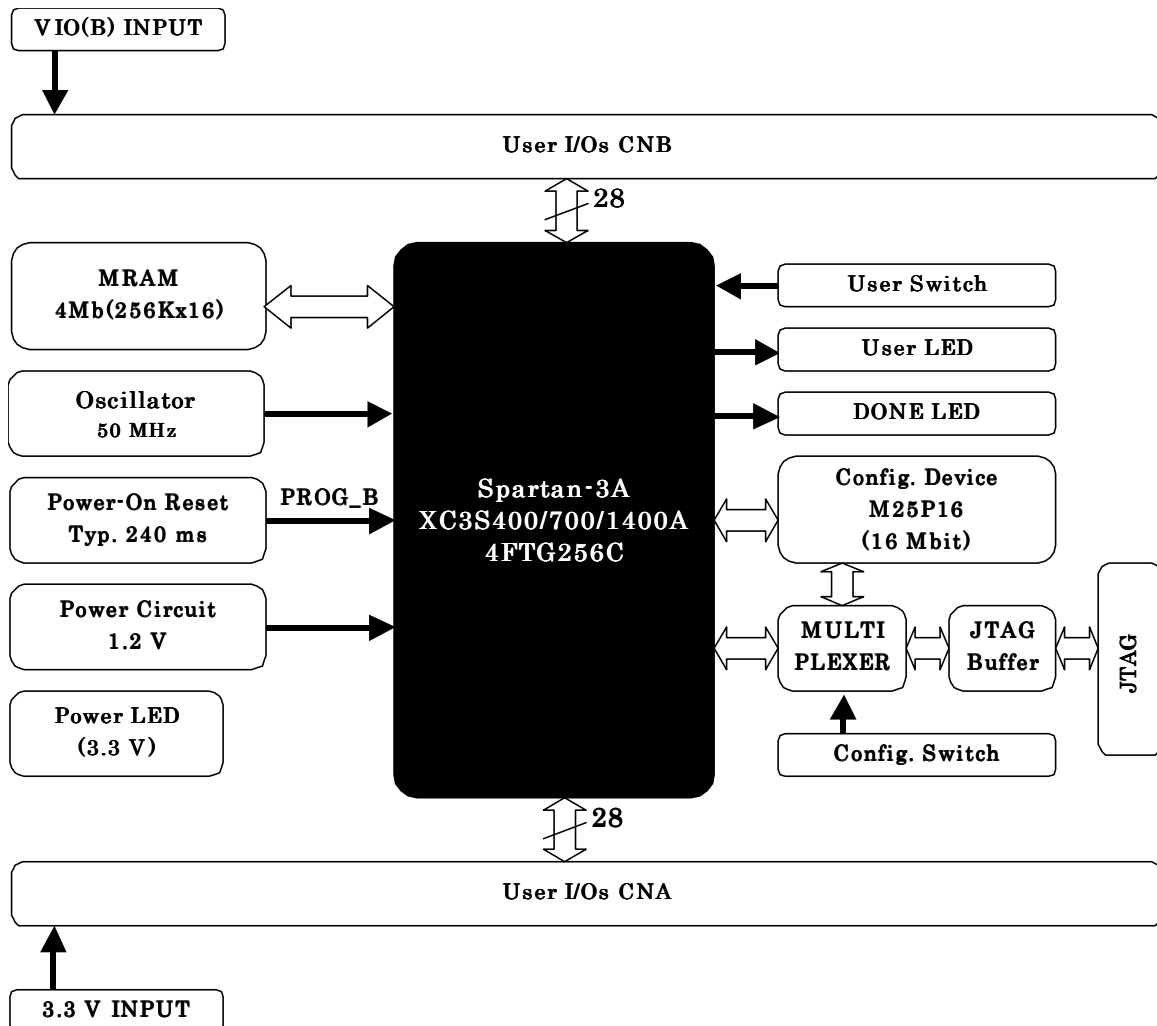


部品面



はんだ面

3.2. ブロック図



3.3. 開発環境

FPGA の内部回路設計には、回路図エディタや HDL 入力ツール、論理合成ツールが必要です。これらの開発ツールは、XILINX 社が無償配布する ISE にて可能です。使用する際には、インターネットによるライセンス登録が必要となります。

3.4. 電源入力

本ボードは、DC **3.3V** 単一電源で動作します。
 内部に必要な、1.2V はオンボードのレギュレータにより生成されます。
 外部から供給する 3.3V 電源は充分安定して、充分な余裕のあるものをご用意ください。
 電源は、CNA、CNB から供給してください。適切な電源を供給してください。
いずれも 3.3V を超えることはできません。
 詳しくは FPGA のデータシート、回路図などを参照してください。また電源の立ち上がりは単調増加である必要があります。良質の電源を使用するようにしてください。

3.5. JTAG コネクタ

FPGA へのコンフィギュレーションや SPI-PROM への ISP に使用します。ピン配置は次表のとおりです。

JTAG コネクタ

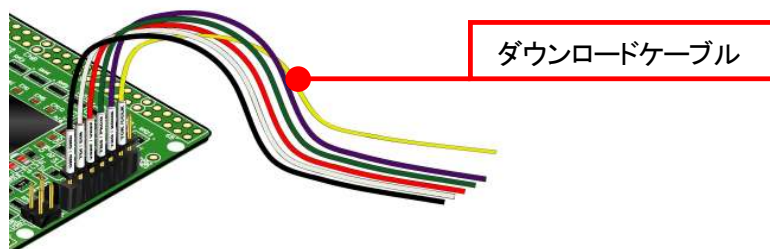


CN3

信号名	方向	ピン番号
GND	I/O	1
TCK	IN	2
TDO	OUT	3
TMS	IN	4
VCC(3.3V)	OUT(POW)	5
TDI	IN	6
GND	I/O	7

弊社製ダウンロードケーブル XC3、XCKIT や XILINX 社の純正ケーブルなどを用いることができます。また、ダウンロードケーブルと XCM-305 との接続には付属品 SIP7 ピンヘッダをご利用できます。

使用例



注意

ダウンロードケーブルを接続する場合、誤差などにご注意ください

4. FPGA ピン割付表

4.1. CNA

BANK	NET LABEL	FPGA PIN	CNA PIN		FPGA PIN	NET LABEL	BANK
		3.3V	1	2	3.3V		
		Power Reserve	3	4	Power Reserve		
		GND	5	6	GND		
A	IOA0	R5	7	8	T4	IOA1	A
A	IOA2	T6	9	10	T5	IOA3	A
A	IOA4	N8	11	12	P7	IOA5	A
A	IOA6	T7	13	14	R7	IOA7	A
		GND	15	16	GND		
A	IOA8	T8	17	18	P8	IOA9	A
A	IOA10	P11	19	20	N11	IOA11	A
A	IOA12	R13	21	22	T13	IOA13	A
A	IOA14	P13	23	24	N12	IOA15	A
		GND	25	26	GND		
A	IOA16	N14	27	28	N13	IOA17	A
A	IOA18	R15	29	30	P15	IOA19	A
A	IOA20	N16	31	32	P16	IOA21	A
A	IOA22	K13	33	34	L13	IOA23	A
		GND	35	36	GND		
A	IOA24	M16	37	38	M15	IOA25	A
A	IOA26	L16	39	40	L14	IOA27	A

4.2. CNB

BANK	NET LABEL	FPGA PIN	CNB PIN		FPGA PIN	NET LABEL	BANK
		VIO(B) *	1	2	VIO(B) *		
		Power Reserve	3	4	Power Reserve		
		GND	5	6	GND		
B	IOB0	A3	7	8	B3	IOB1	B
B	IOB2	A4	9	10	B4	IOB3	B
B	IOB4	C5	11	12	A5	IOB5	B
B	IOB6	D7	13	14	C6	IOB7	B
		GND	15	16	GND		
B	IOB8	A6	17	18	B6	IOB9	B
B	IOB10	A7	19	20	C7	IOB11	B
B	IOB12	A8	21	22	B8	IOB13	B
B	IOB14	C8	23	24	D8	IOB15	B
		GND	25	26	GND		
B	IOB16	B10	27	28	A10	IOB17	B
B	IOB18	C11	29	30	A11	IOB19	B
B	IOB20	B12	31	32	A12	IOB21	B
B	IOB22	A14	33	34	A13	IOB23	B
		GND	35	36	GND		
B	IOB24	C12	37	38	D11	IOB25	B
B	IOB26	D13	39	40	C13	IOB27	B

* VIO(B)は通常 3.3V。変更時は R2 を取り外す。

4.3. MRAM

MRAM PIN	NET LABEL	FPGA Pin	Length	Notes
U8-1	MRAM_A1	C1	27	
U8-2	MRAM_A2	C2	27	
U8-3	MRAM_A3	D1	28	
U8-4	MRAM_A4	E1	27	
U8-5	MRAM_A5	E2	28	
U8-18	MRAM_A6	N1	28	
U8-19	MRAM_A7	N2	28	
U8-20	MRAM_A8	P1	27	
U8-21	MRAM_A9	P2	29	
U8-22	MRAM_A10	R1	28	
U8-23	MRAM_A11	K15	28	
U8-24	MRAM_A12	K14	27	
U8-25	MRAM_A13	J13	28	
U8-26	MRAM_A14	J12	28	
U8-27	MRAM_A15	H15	28	
U8-42	MRAM_A16	C16	27	
U8-43	MRAM_A17	D16	28	
U8-44	MRAM_A18	E16	29	
U8-39	MRAM_BE0	E14	29	
U8-40	MRAM_BE1	C15	28	
U8-6	MRAM_CE	F1	28	
U8-7	MRAM_DQL0	G1	28	
U8-8	MRAM_DQL1	G2	28	
U8-9	MRAM_DQL2	H1	27	
U8-10	MRAM_DQL3	J1	27	
U8-13	MRAM_DQL4	J2	27	
U8-14	MRAM_DQL5	K1	28	
U8-15	MRAM_DQL6	L1	27	
U8-16	MRAM_DQL7	L2	28	
U8-29	MRAM_DQU8	F16	27	
U8-30	MRAM_DQU9	H13	28	
U8-31	MRAM_DQU10	G14	29	
U8-32	MRAM_DQU11	F15	29	
U8-35	MRAM_DQU12	F13	27	
U8-36	MRAM_DQU13	F14	27	
U8-37	MRAM_DQU14	E13	27	
U8-38	MRAM_DQU15	D14	27	
U8-41	MRAM_OE	D15	27	
U8-17	MRAM_WE	M1	27	

4.4. オンボード CLK

Frequency	NET LABEL	FPGA Pin
50MHz	CLK0	R9
		T9
50MHz	CLK1	C10
		D9

4.5. 汎用 SW

SW	NET LABEL	FPGA PIN
SW2	PSW2	D4

4.6. 汎用 LED

LED	NET LABEL	FPGA PIN
L3	ULED3	D3

4.7. シリアル I/F (CN4)

TTL-SIO	NET LABEL	FPGA Pin
CN4-1	RXDB	L4
CN4-3	TXDB	M3

5. ディップスイッチの説明

XCM-305 のディップスイッチ(SW1)は以下のように割り付けられています。
SW を ON で Low に固定されます。

番号	1	2	3	4	5	6	7	8
記号	X_PROG	X_M0	X_M1	X_M2	VS2	VS1	VS0	X_SUSPEND
出荷時	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON
説明		モードセレクトピン			SPI コンフィギュレーションモード			SUSPEND モード設定

	マスタシリアル	マスタ SPI	マスタ BPIUP	JTAG
M[0.2]モードピンの設定	<0:0:0>	<1:0:0>	<0:1:0>	<1:0:1>

1: ターゲット設定

OFF: JTAG(FPGA)

ON: SPI-PROM

2、3、4: モードセレクトピン

上記を参照し各コンフィギュレーションモードを設定してください。

5、6、7: SPI コンフィギュレーションモード

詳しくは Spartan-3A データシートをご覧ください。

8: X_SUSPEND

詳しくは Spartan-3A データシートをご覧ください。

6. FPGA へのコンフィギュレーション

FPGA のコンフィギュレーションは、JTAG または、コンフィギュレーションデバイスから行われます。JTAG から FPGA へのコンフィギュレーションには、ダウンロードケーブルを使用します。

FPGA のコンフィギュレーションモードピンを **[JTAG モード]** に設定してください。

コンフィギュレーションデバイスからコンフィギュレーションするには、FPGA のコンフィギュレーションモードピンを **[マスタ SPI モード]** に設定してください。

6.1. JTAG から FPGA へコンフィギュレーション

ディップスイッチを下記のように設定してください。

	1	2	3	4	5	6	7	8
ON			■					■
OFF	■	■		■	■	■	■	

1. ISE の Processes タブにある **[Configuration Target Device]** をダブルクリックします。
(ダイアログが出ますがそのまま **[Finish]** をクリック)
2. bit ファイルを指定します。
3. **[Device Programming Properties]** ダイアログにて **[Verify]** にチェックが無いことを確認します。
4. デバイスのアイコンをクリックし選択し **[Operations]** → **[Program]** をクリックします。
5. **[Program Succeeded]** と表示でコンフィギュレーションが終了です。

コンフィギュレーション完了すると基板上の **[DONE LED]** が点灯します。

6.2. MCS ファイルの作成

1. **[Configuration Modes]** タブで **[PROM File Formatter]** をダブルクリックします。
2. **[iMPACT – Prepare PROM Files]** ダイアログで **[3rd-Party SPI PROM]** **[PROM File Format MCS]** にチェックし **[PROM File Name]** で任意の名前を付けます。
[Location] で保存先を指定し **[Next]** をクリックします。
3. **[Select SPI PROM Density(bit)]** を **[16M]** に変更し **[Next]** をクリックします。
4. **[iMPACT – File Generation Summary]** ダイアログで内容を確認し **[Finish]** をクリックします。
5. **[Add Device]** ダイアログで **[OK]** をクリックし、bit ファイルを指定し **[開く]** をクリックします。
[No] をクリックし **[OK]** をクリックします。
6. **[Operations]** → **[Generate File]** をクリックします。

[PROM File Generation Succeeded] で完了です。

6.3. SPI-PROM へのデータ書き込み方法

SPI-PROM に書き込む際、ディップスイッチの設定が必要です。
ディップスイッチを下記のように設定してください。

	1	2	3	4	5	6	7	8
ON	■							■
OFF		■	■	■	■	■	■	

1. **[Configuration Modes]** タブにある **[Direct SPI Configuration]** をダブルクリックします。
2. **[Edit]** メニューにある **[Add Device]** → **[Add xilinx Device]** をクリックします。
3. 先に作成した MCS ファイルを指定し **[開く]** をクリックします。
4. **[Select Device Part Name]** のダイアログで **[Part Name]** を **[M25P16]** に変更し **[OK]** をクリックします。
5. **[Device Programing Properties]** のダイアログで **[Verify Erase Before Programing]** にチェックをいれて **[OK]** をクリックします。
[Direct SPI Configuration] ウィンドウにある SPI PROM のアイコンを選択し **[Operations]** → **[Program]** をクリックします。
6. **[Program Succeeded]** と表示でコンフィギュレーションデバイスに書き込み完了です。

6.4. SPI-PROM から FPGA へコンフィギュレーション

SPI-PROM から FPGA へコンフィギュレーションする際、ディップスイッチの設定が必要です。
ディップスイッチを下記のように設定し、電源を入れると SPI-PROM から FPGA にコンフィギュレーションされます。

	1	2	3	4	5	6	7	8
ON			■	■				■
OFF	■	■			■	■	■	

6.5. SPI-PROM データ消去方法

SPI-PROM を消去する際、ディップスイッチの設定が必要です。
ディップスイッチを下記のように設定してください。(2-4、8 は設定不要)

	1	2	3	4	5	6	7	8
ON	■							■
OFF		■	■	■	■	■	■	

1. **[Operations]** → **[Erase]** をクリックします。
2. **[Erase Succeeded]** と表示で完了です。

7. Configuration Rate の設定

XCM-305 では **Configuration Rate** の設定が可能です。
状況により **[Configuration Rate]** を下げて調整してください。
以下に Configuration Rate の設定方法を示します。

1. ISE の **[Processes]** ウィンドウにある **[Generate Programming File]** で
2. 右クリックし、**[Properties...]** をクリックします。
3. **[Configuration Options]** の **[Configuration Rate]** を **[25]** に変更します。

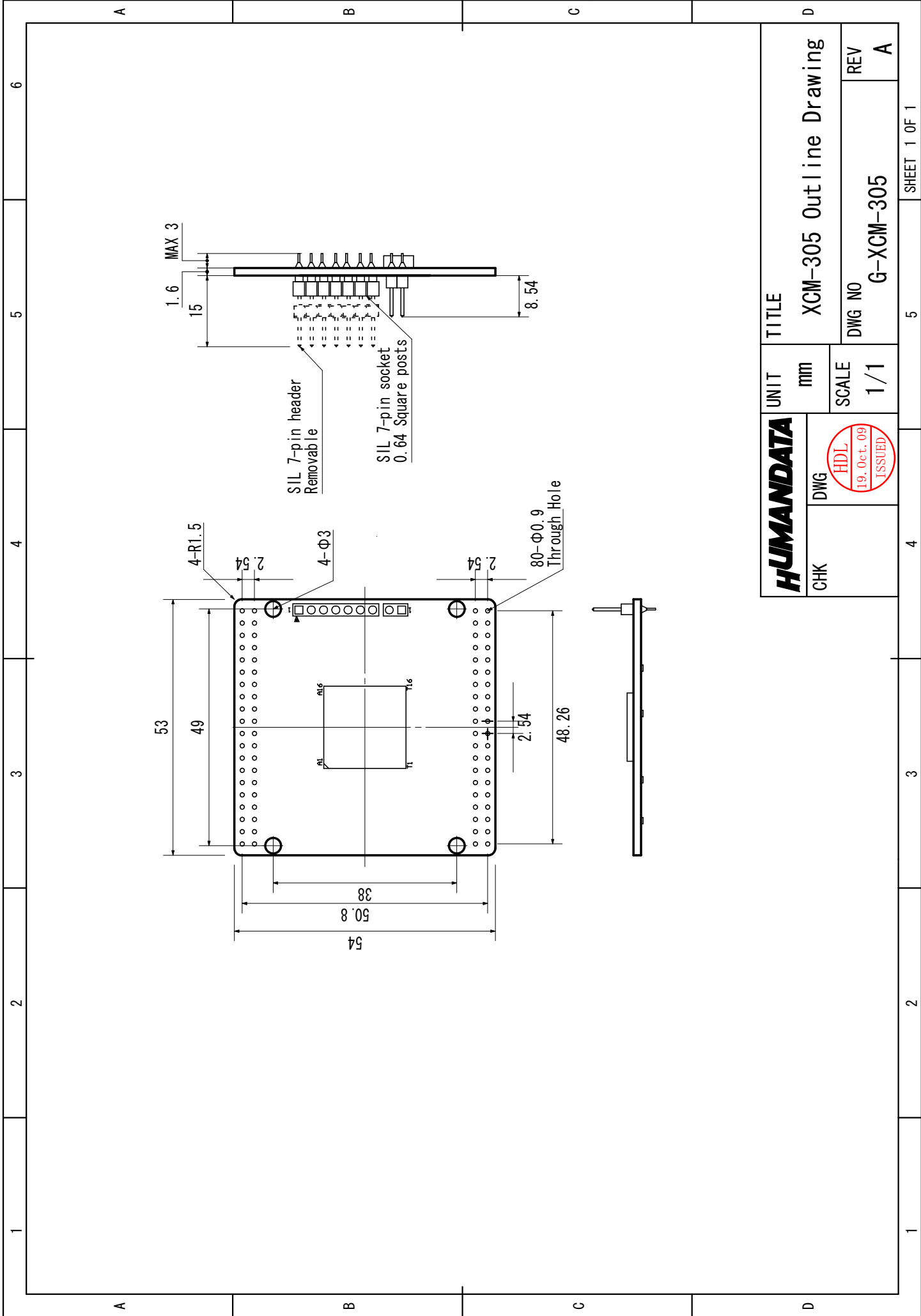
* XCM-305 では **25MHz** 以下にてご使用ください

8. XCM-305 参考資料について

追加資料や参考資料がつけられた場合は製品サポートページ
http://www.hdl.co.jp/support_c.html
にデータをアップロードすることいたします。

9. 付属資料

1. 基板回路図(別紙)
2. 外形図



HUMANDATA	UNIT	mm	TITLE	XCM-305 Outline Drawing
	DWG	SCALE	DWG NO	G-XCM-305
CHK		1/1	REV	A

Spartan-3A ブレッドボード
(カードサイズ)
XCM-305

2009/10/21 初版

有限会社ヒューマンデータ

〒567-0034
大阪府茨木市中穂積1-2-10
ジブラルタ生命茨木ビル
TEL 072-620-2002
FAX 072-620-2003
URL <http://www.hdl.co.jp/>
