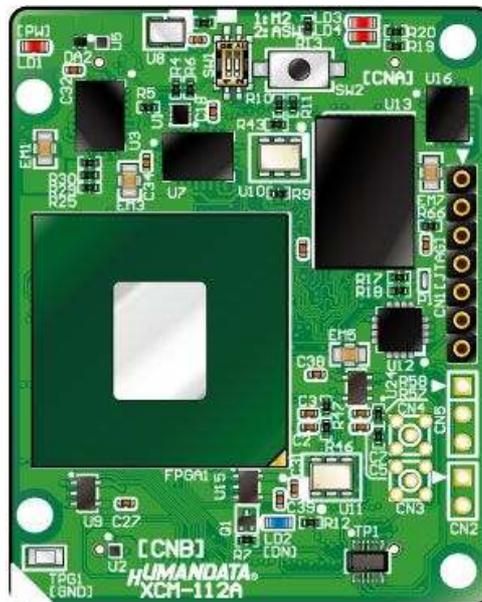




Kintex-7 FPGA ボード
XCM-112 シリーズ
ユーザーズマニュアル
Ver. 1. 2



ヒューマンデータ

目次

● はじめに.....	1
● ご注意.....	1
● 改訂記録.....	2
1. 共通ピンについて【重要】.....	2
2. 開発環境.....	2
3. 製品の内容について.....	2
4. 仕様.....	3
5. 製品説明.....	4
5.1. 各部名称.....	4
5.2. ブロック図.....	5
5.3. 電源.....	5
5.4. クロック.....	6
5.5. 設定スイッチ (SW1).....	6
6. FPGA コンフィギュレーション.....	7
6.1. JTAG/バウンダリスキャン.....	7
6.2. コンフィグ ROM ファイルの作成.....	8
6.3. コンフィグ ROM アクセス.....	9
7. サポートページ.....	10
8. 付属資料.....	10
9. お問い合わせについて.....	10

● はじめに

この度は Kintex-7 FPGA ボード XCM-112 シリーズをお買い上げいただきまして、誠にありがとうございます。

XCM-112 は、XILINX の高性能 FPGA Kintex-7 シリーズを用いた FPGA ボードで、電源回路、クロック回路、コンフィギュレーション回路などを装備した、使いやすいボードになっています。高速シリアルトランシーバをコネクタに引き出していますので、RocketIO の評価にもご使用頂けます。

どうぞご活用ください。

● ご注意

 禁止	1 本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
	2 水中、高湿度の場所での使用はご遠慮ください。
	3 腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください。
	4 基板表面に他の金属が接触した状態で電源を入れしないでください。
	5 定格を越える電源を加えないでください。

 注意	6 本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承願います。
	7 本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
	8 本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承願います。
	9 本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
	10 本書および、回路図、サンプル回路などを無断で複製、引用、配布することはお断りいたします。
	11 発煙や発火、異常な発熱があった場合はすぐに電源を切ってください。
	12 ノイズの多い環境での動作は保障しかねますのでご了承願います。
13 静電気にご注意ください。	

● 改訂記録

日付	バージョン	改訂内容
2013/11/27	1.0	・初版発行
2013/12/05	1.1	・仕様に I/O コネクタを追加
2014/02/05	1.2	・4章「仕様」メモリ型番の編集

1. 共通ピンについて【重要】

本ボードでは、下表のピンが共通になっています。
意図しないショートを避けるため、未使用ピンの設定を【Float】としておくことを推奨します。

VDDR_REF
Y11
Y12

2. 開発環境

FPGAの内部回路設計には、回路図エディタやHDL入力ツール、論理合成ツール等が必要です。
開発ツールの選択はユーザー様で行っていただくようお願いいたします。当社では開発ツールについてのサポートと搭載デバイスそのもののサポートは一切行っておりません。

本マニュアルは、マニュアル作成時に当社で使用している開発ツールを元に作成しています。

3. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら弊社宛にご連絡ください。

FPGA ボード XCM-112	1
付属品	1
マニュアル（本書）	1 *
ユーザ登録はがき	1 *

* オーダー毎に各1部の場合があります。（ご要望により追加請求できます）

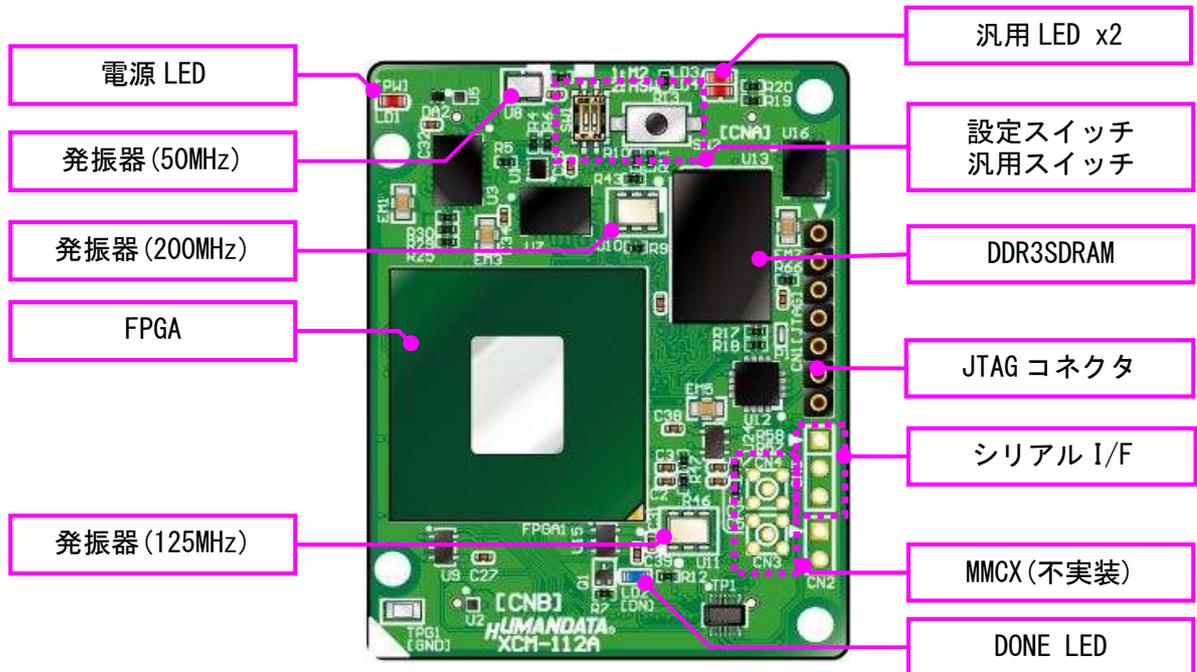
4. 仕様

製品型番	XCM-112-70T	XCM-112-160T
搭載 FPGA	XC7K70T-1FBG484C	XC7K160T-1FBG484C
コンフィグ ROM	N25Q064 (Micron, 64Mbit)	
DDR3 SDRAM	MT41J64M16JT-15E (Micron, 1Gbit: 8Mbit x16 x8 banks)	
オンボードクロック	50MHz (LVTTTL), 200MHz (LVDS)	
RocketIO 用 リファレンスクロック	125MHz (LVDS) 外部入力 (MMCX コネクタ)	
外部クロック入力	ユーザ I/O コネクタ (CNA-11/12, CNB-11/12)	
電源	DC 3.3[V]	
ユーザ I/O	128 本	
RocketIO (高速シリアル I/F)	Tx : 2 チャンネル Rx : 2 チャンネル	
汎用スイッチ	2 (Push x1, DIP x1bit)	
汎用 LED	2	
プリント基板	ガラスエポキシ 8 層基板 1.6t	
リセット信号	コンフィグ用リセット信号 (typ. 240ms)	
I/O コネクタ	FX10A-80P/8-SV1 (71) (ヒロセ電機)	
JTAG コネクタ	SIL7 ピンソケット 2.54mm ピッチ	
ステータス LED	POWER (赤), DONE (青)	
基板寸法	43 x 54 [mm]	
質量	約 20 [g]	
消費電流	FPGA 内部のデザインに依存します	
付属品	SIL7 ロングピンヘッダ x1	
	FX10A-80S/8-SV (71) (ヒロセ電機) x2	

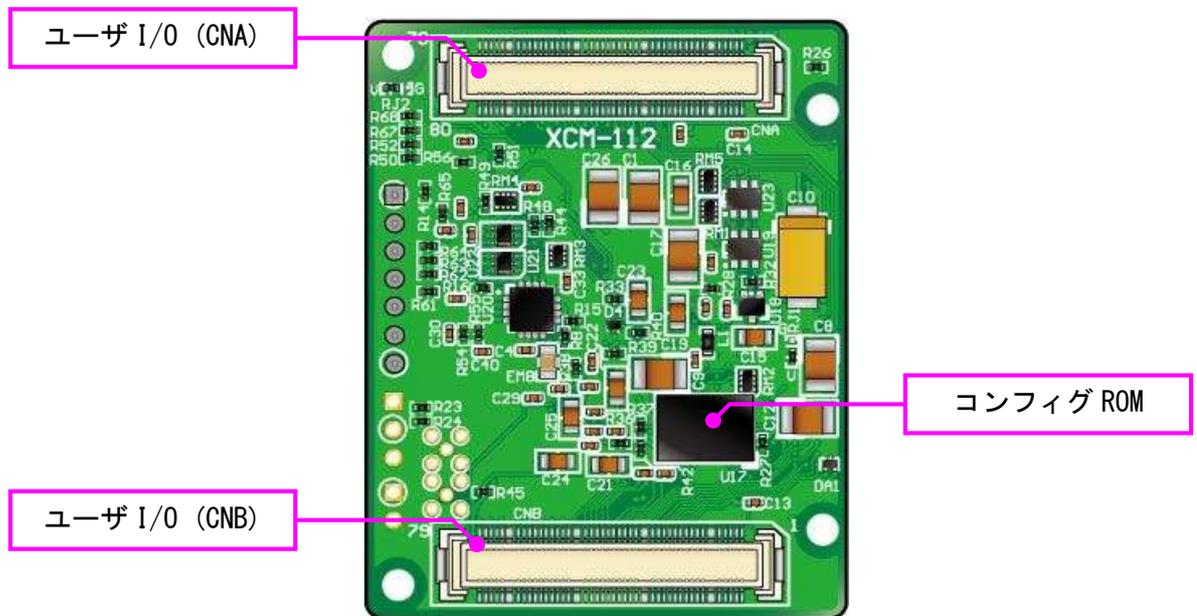
*これらの部品や仕様は変更となる場合がございます

5. 製品説明

5.1. 各部名称

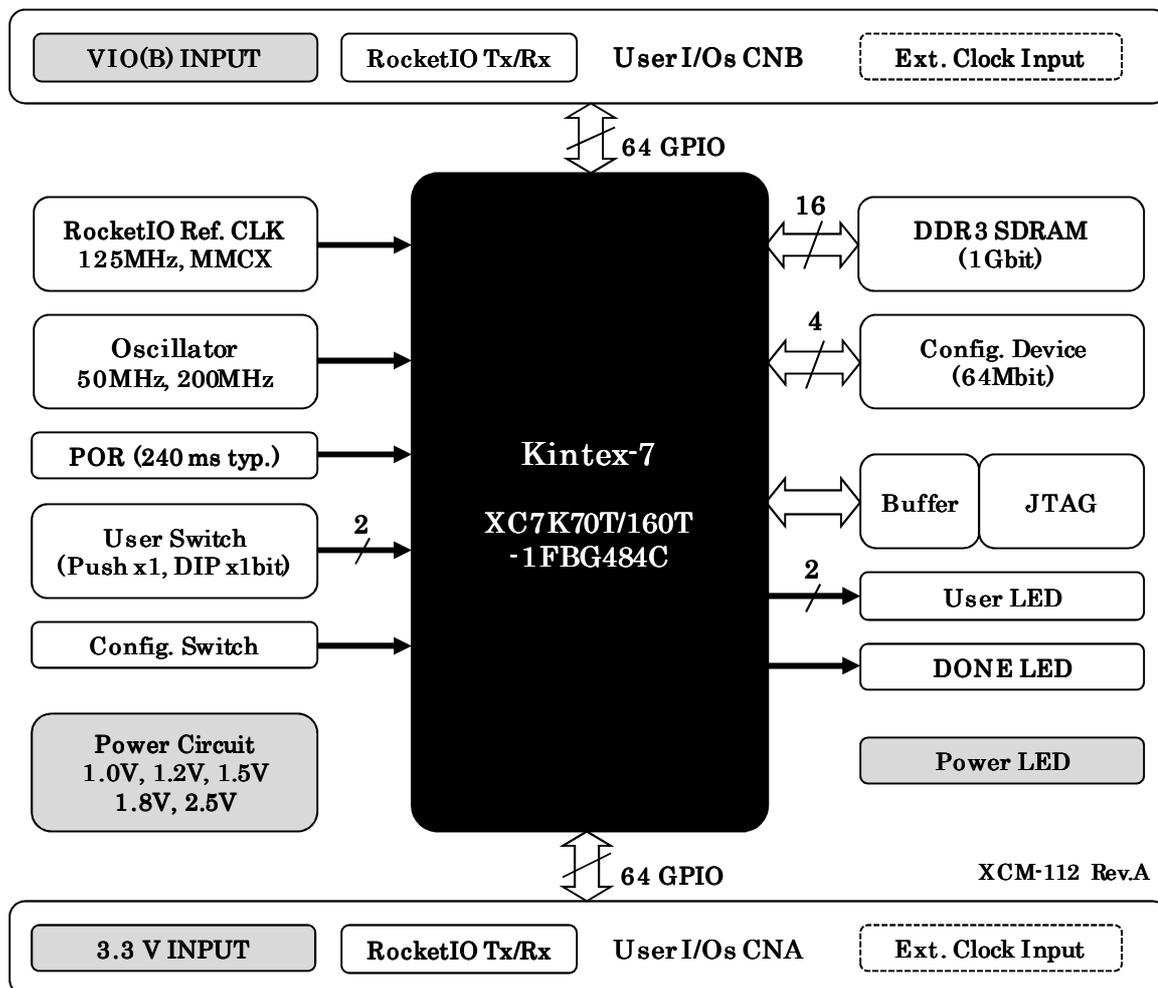


部品面



はんだ面

5.2. ブロック図



5.3. 電源

電源はCNAより3.3V (V33A) を供給してください。外部から供給する3.3V電源は充分安定して、充分な余裕のあるものをご用意ください。いずれも3.3Vを超えることはできません。内部で必要になる電源はオンボードレギュレータにより生成されます。

VIO(B)にはCNBより設計に合った値を供給してください。CNAから供給するV33Aとは接続されていません。

5.4. クロック

オンボードクロックとして 50MHz と 200MHz を搭載しています。ユーザーI/O コネクタ (CNA、CNB) より外部クロックを入力することも可能です。

RocketIO (高速トランシーバ) 用リファレンスクロックには 125MHz を搭載しています。MMCX コネクタから供給することも可能です。MMCX コネクタは出荷時実装されていません。

5.5. 設定スイッチ (SW1)

設定スイッチによりコンフィギュレーションモードなどを変更することが可能です。コンフィギュレーションモードの詳細についてはFPGA デバイスのユーザガイドをご参照ください。

SW1

番号	2	1
記号	ASW2	X_M2
説明	汎用	コンフィグモード設定

コンフィギュレーションモード	SW1 [1]
マスタシリアル/SPI	ON
JTAG	OFF

ON: Low (0), OFF: High (1)

6. FPGA コンフィギュレーション

JTAG コネクタよりバウンダリスキャンを行い、FPGA へのコンフィギュレーションやコンフィグ ROM のアクセスを行います。

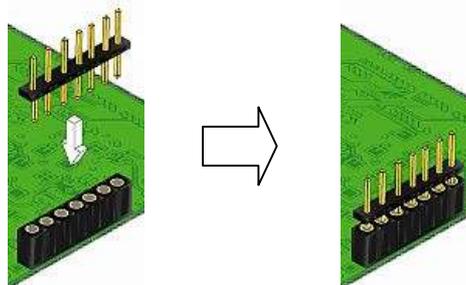
コンフィグ ROM から FPGA へのコンフィギュレーションは、マスタシリアル/SPI モード設定時に電源投入にて自動的に行われます。十分に検査した安全性のあるデータを書き込むようにしてください。

JTAG コネクタのピン配置は下表のとおりです。ケーブル接続時は誤接続に注意してください。

CN2

ピン番号	信号名	方向
1	GND	I/O
2	TCK	IN
3	TDO	OUT
4	TMS	IN
5	VCC	OUT
6	TDI	IN
7	GND	I/O

ダウンロードケーブルとの接続には付属のロングピンヘッダをご使用下さい。

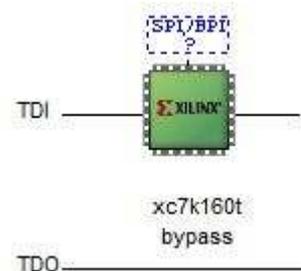


使用例

6.1. JTAG/バウンダリスキャン

JTAG より FPGA を直接コンフィギュレーションするには、バウンダリスキャンにより認識されたデバイスに bit ファイルを割りつけてプログラムを実行します。

コンフィグ ROM を使用したコンフィギュレーションには下記をご参照ください。



6.2. コンフィグ ROM ファイルの作成

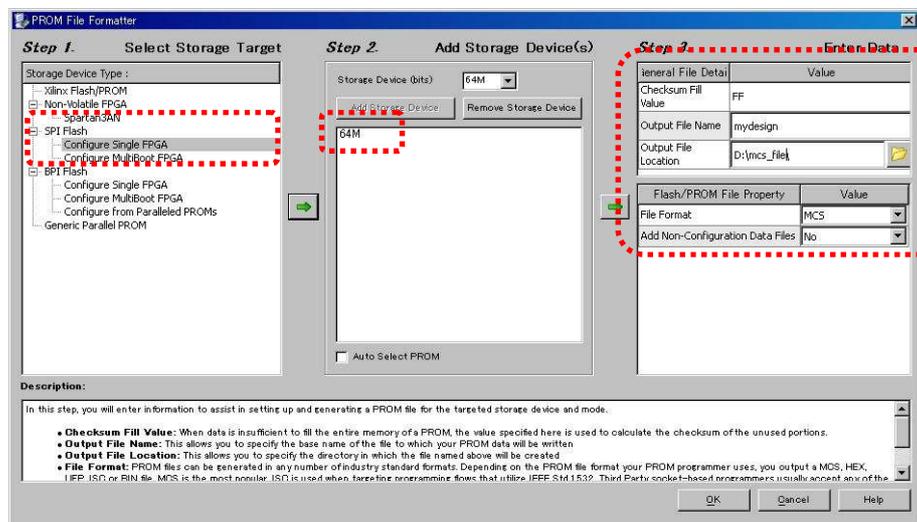
コンフィギュレーション ROM へ書き込むためには MCS ファイルが必要となります。書き込みたい bit ファイルから、iMPACT を使用して作成することができます。作成方法の一例を以下に示します。

- (1) iMPACT にて「Create PROM File」をダブルクリックします



- (2) 設定画面にて必要な項目を設定します

- Storage Target: SPI Flash – Configure Single FPGA
- Storage Device: 64M (1つ)
- File Format: MCS
- その他項目：任意

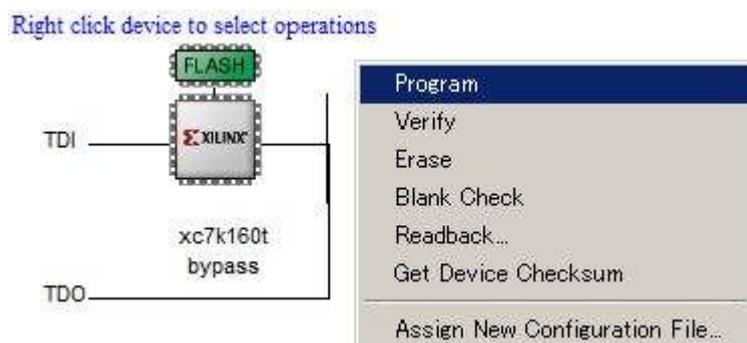


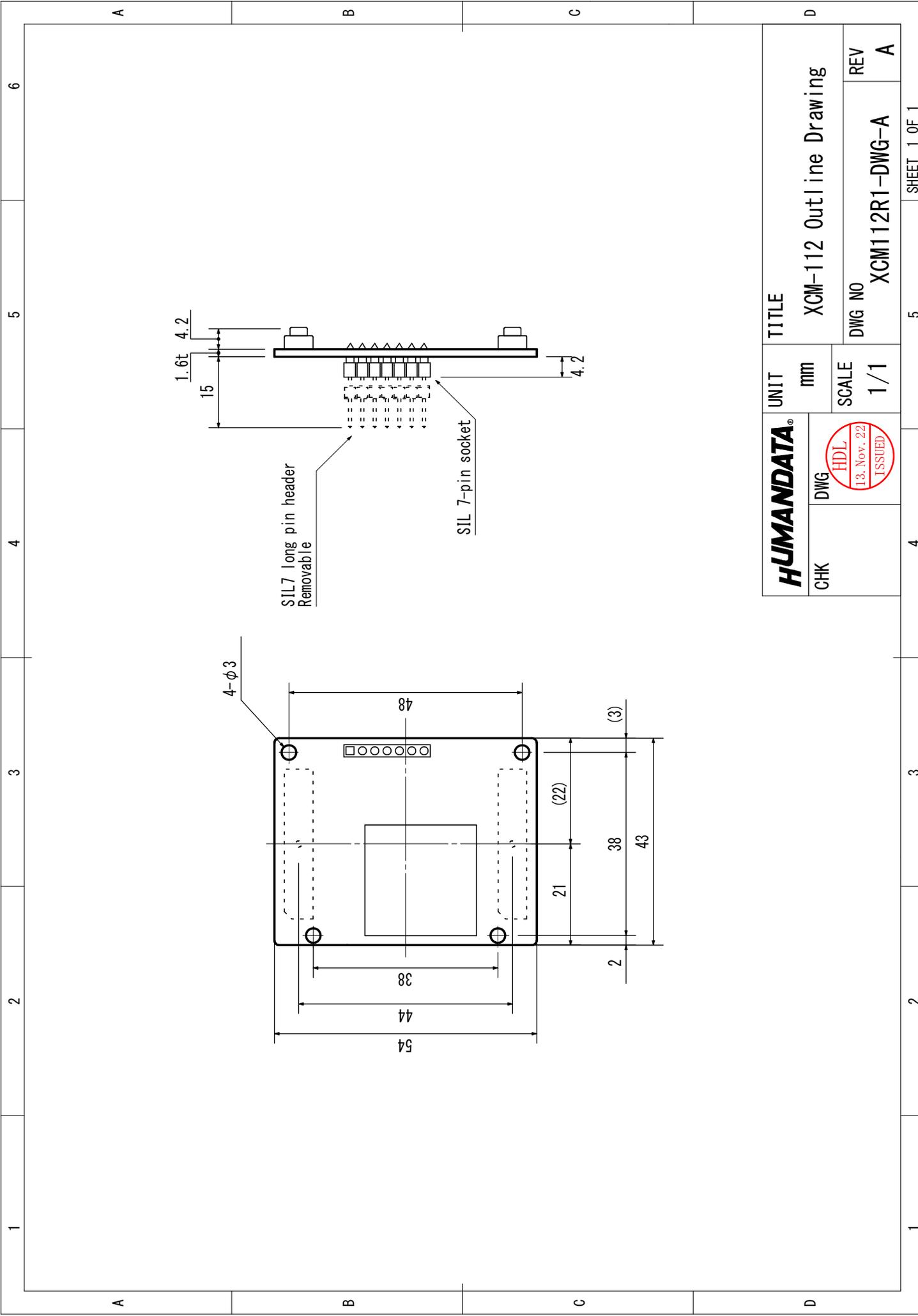
- (3) 使用する bit ファイルを選択します
- (4) iMPACT Processes のタブにある「Generate File…」をダブルクリックします
- (5) 「Generate Succeeded」と表記されれば完了です

6.3. コンフィグ ROM アクセス

バウンダリスキャン画面にて、下図のようにコンフィグ ROM に MCS ファイルを割付けます。デバイスには【SPI PROM - N25Q64】を選択してください。右クリックから各コマンドを実行できます。

コンフィギュレーションモードはマスタシリアル/SPI モードに設定してください。





CHK	DWG		UNIT	TITLE
			mm	XCM-112 Outline Drawing
			SCALE	REV
			1/1	A
			DWG NO	XCM112R1-DWG-A
			SHEET 1 OF 1	

Kintex-7 FPGA ボード
XCM-112 シリーズ
ユーザーズマニュアル

2013/11/27 Ver.1.0
2013/12/05 Ver.1.1

2014/02/05 Ver.1.2

有限会社ヒューマンデータ

〒567-0034
大阪府茨木市中穂積1-2-10
ジブラルタ生命茨木ビル
TEL : 072-620-2002
FAX : 072-620-2003
URL : <http://www.hdl.co.jp/>
