

Spartan-3 ブレッドボード
(ハーフカードサイズ)
XCM-102 シリーズ
ユーザーズマニュアル
初版



ヒューマンデータ

目次

はじめに	2
ご注意	2
1. 製品の内容について	3
2. 仕様	3
3. 各部の名称	4
4. 電源入力	5
5. JTAG コネクタ	5
6. FPGA へのコンフィグレーション方法	7
7. コンフィグレーション ROM へのデータ書き込み方法	8
8. コンフィグレーション ROM データの作成方法	9
9. ジャンパスイッチの説明	14
10. コネクタピン割付表	15
11. XCM-102 シリーズ 参考資料について	17
12. 付属資料	17

はじめに

この度は、Spartan-3 ブレッドボード / XCM-102 シリーズをお買い上げいただきまして誠にありがとうございます。

XCM-102-シリーズは、XILINX の高性能 FPGA Spartan-3 (XC3S) を用いた評価用ボードで、電源回路、リセット回路、クロック回路、コンフィグレーション回路、ISP 可能なコンフィグレーション ROMなどを装備した使いやすいボードになっています。

どうぞご活用ください。

ご注意

1. 本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承願います。
2. 本書の内容については万全の記して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
3. 本製品の運用の結果につきましては、2. 項にかかわらず当社は責任を負いかねますので、ご了承願います。
4. 本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
5. 本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします。

1. 製品の内容について

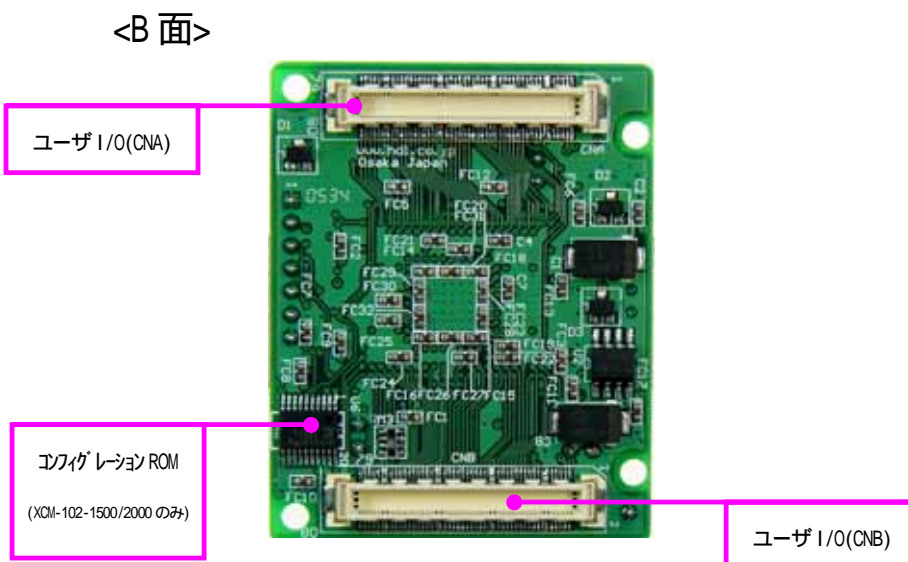
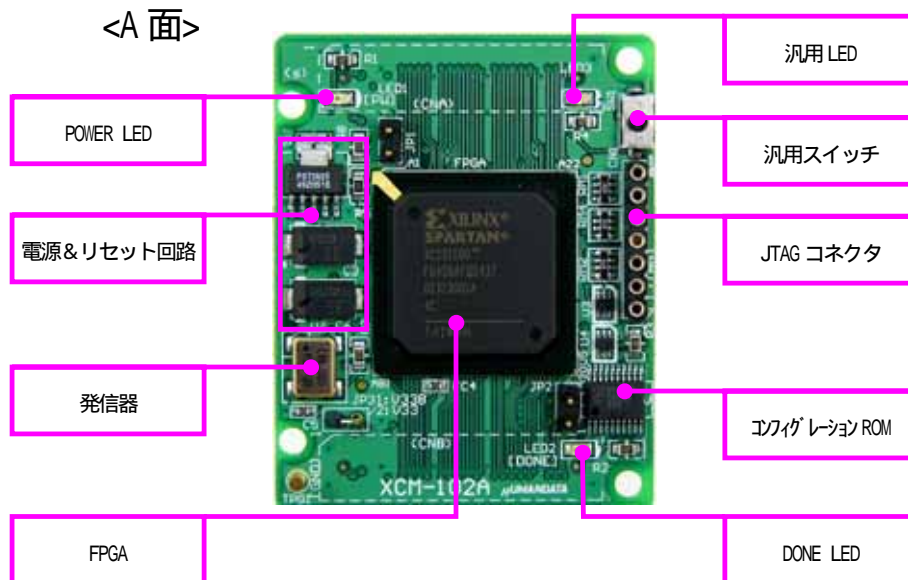
本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

FPGA ブレッドボード XCM-102-1000/1500/2000	1
付属品(ターゲット用コネクタ等)	1
マニュアル(本書)	1
ユーザー登録はがき	1

2. 仕様

製品型番	XCM-102-1000	XCM-102-1500	XCM-102-2000
搭載 FPGA	XC3S1000-4FG456C	XC3S1500-4FG456C	XC3S2000-4FG456C
コンフィグレーション ROM	XCF04SV020C 1個	XCF04SV020C 2個	XCF04SV020C 2個
電源	DC 3.3V (内部電源はオンボードレギュレータにより生成)		
消費電流	N/A (詳細は FPGA データシートご参照)		
外形寸法	43 × 55 [mm]		
重量	約 15 [g]		
ユーザ I/O	128 本(64 本 × 2)		
I/O コネクタ	メーカー型番:FX10A-80P/8-SV1 (ヒロセ電機)		
プリント基板	ガラスエポキシ 6 層基板 1.6t		
クロック	オンボード 48MHz、外部供給可能		
リセット回路	内蔵 (200ms TYP)		
JTAG コネクタ	SIP7 ピン 丸ピンソケット 2.54mm ピッチ		
ステータス LED	2 個 (POWER-LED , DONE-LED)		
汎用 LED	1 個		
汎用スイッチ	1 個		
付属品	SIP7 ピン ピンヘッダ(本体に取付け済み) 1 個 コネクタ:FX10A-80S/8-SV (ヒロセ電機) 2 個 ジャンパソケット 2 個		

3. 各部の名称



4. 電源入力

本ボードは、DC 3.3V単一電源で動作します。

内部に必要な、2.5V、1.2Vはオンボードのレギュレータにより生成されます。

外部から供給する3.3V電源は充分安定して、充分な余裕のあるものをご用意ください。

電源はCNA、CNBから供給してください。

また電源の立ち上がりは単調増加である必要があります。良質の電源を使用するようにしてください。

JP3を取り外すことにより、CNB側のVCC0を分離することができます。

(VCC0は3.3V以下である必要があります)

5. JTAG コネクタ

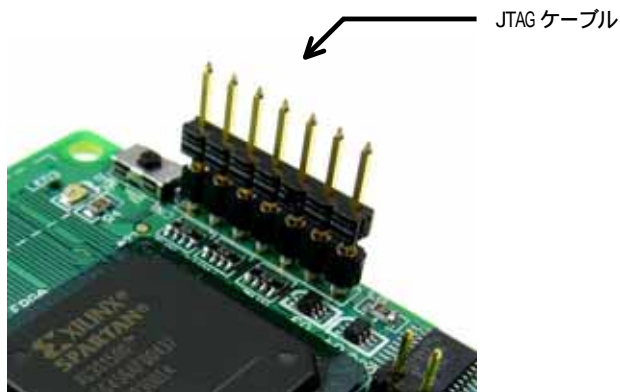
FPGA へのコンフィグレーション、内蔵の ISP 可能なシリアルROM への書込みに用います。

ピン配置は次表のとおりです。

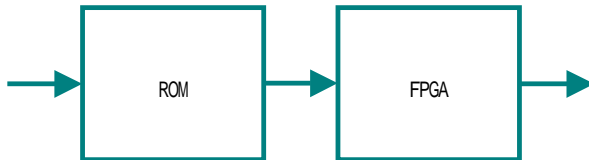
信号名	方向	ピン番号
GND	I/O	1
TCK	IN	2
TDO	OUT	3
TMS	IN	4
VCC(3.3V)	IN(POW)	5
TDI	IN	6
GND	I/O	7

弊社製ダウンロードケーブルXC2、XCKITやXILINX社の純正ケーブルなどを用いることができます。

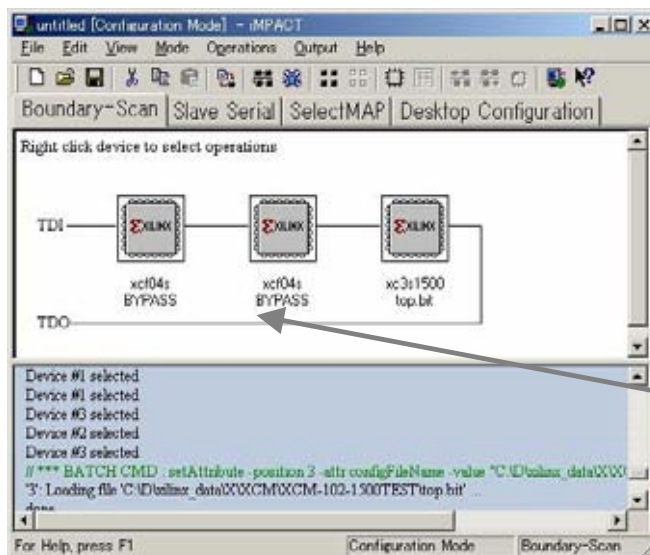
また、ダウンロードケーブルと本品(XCM-102-1000/1500/2000)との接続には付属品SIP7ピンヘッドをご利用できます。



JTAG チェインには ROM と FPGA の両方が参加しています。



iMPACT により、いずれかを選択し、ROM ならば ISP(書き込み)、FPGA ならば Configuration を行ってください。



操作が必要ないときは、BYPASS とすれば良い

6. FPGA へのコンフィグレーション方法

FPGA へのコンフィグレーションは iMPACT により行います。

XCM-102-1500/2000

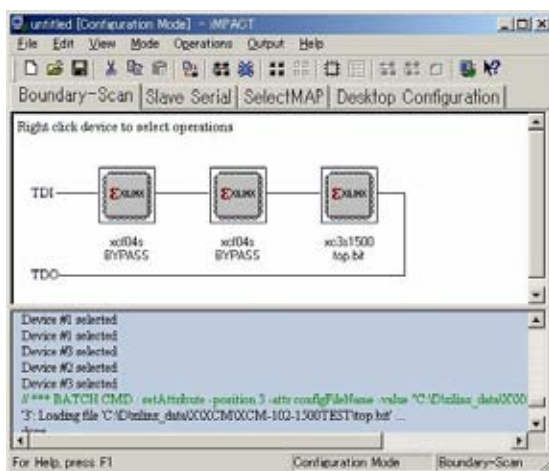
通電状態で、IMPACT を起動すると、自動的に ROM が 2 個と FPGA が 1 個認識されます。

ROM は BYPASS とし、FPGA に対して bit ファイルを割り付けて下さい。

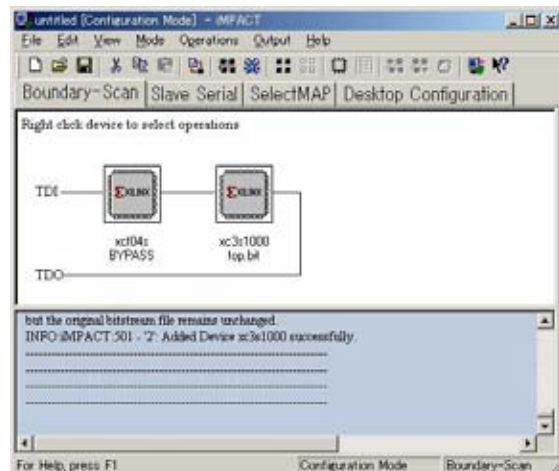
XCM-102-1000

通電状態で、IMPACT を起動すると、自動的に ROM が 1 個と FPGA が 1 個認識されます。

ROM は BYPASS とし、FPGA に対して bit ファイルを割り付けて下さい

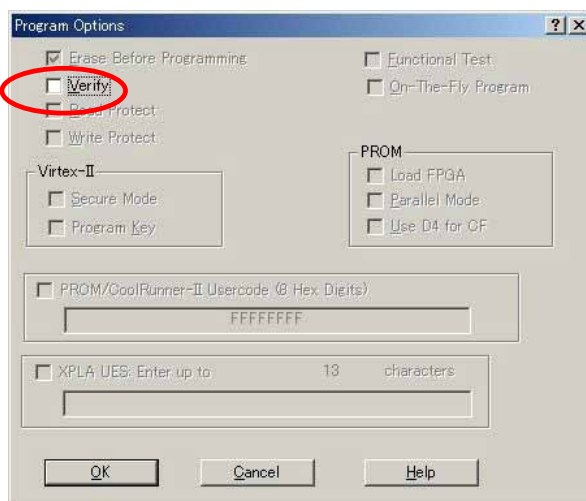


XCM-102-1500/2000



XCM-102-1000

FPGA へのコンフィグレーションの際は、通常 Verify のチェックを外してください。



7. コンフィグレーション ROM へのデータ書き込み方法

ROM へのデータ書き込みは iMPACT により行います。

XCM-102-1500/2000

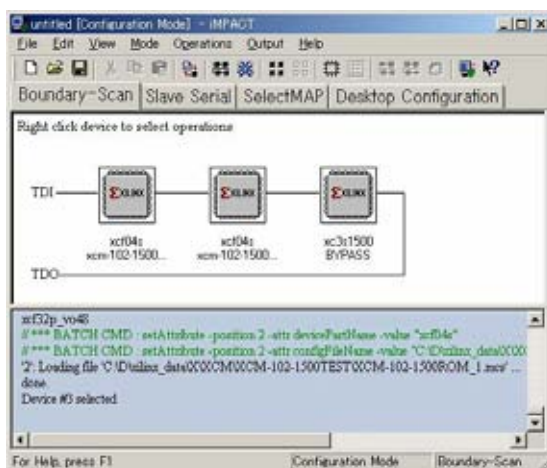
通電状態で、iMPACT を起動すると、自動的に ROM が 2 個と FPGA が 1 個認識されます。

FPGA は BYPASS とし、ROM に対して bit ファイルを割り付けて下さい。

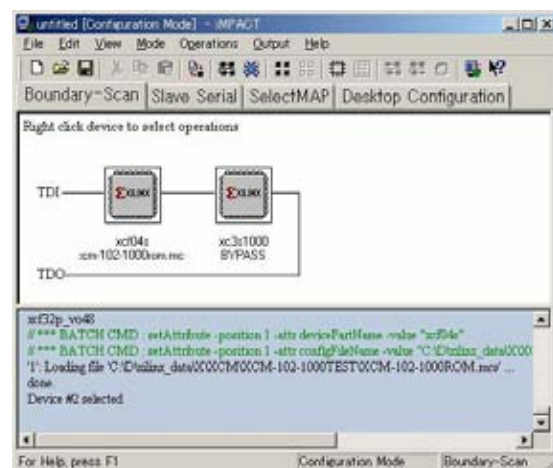
XCM-102-1000

通電状態で、iMPACT を起動すると、自動的に ROM が 1 個と FPGA が 1 個認識されます。

FPGA は BYPASS とし、ROM に対して bit ファイルを割り付けて下さい。

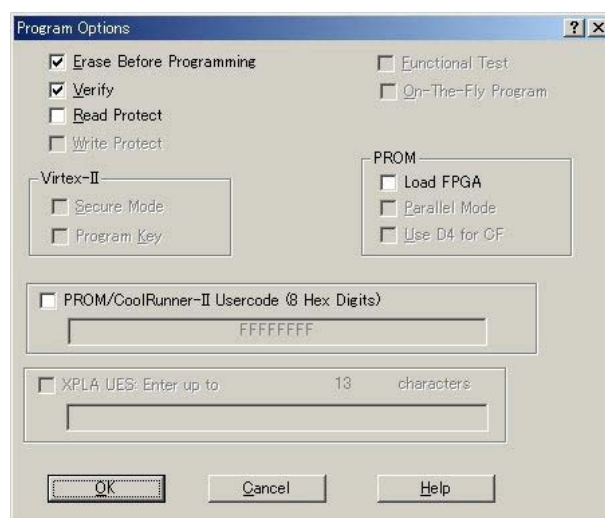


XCM-102-1500/2000



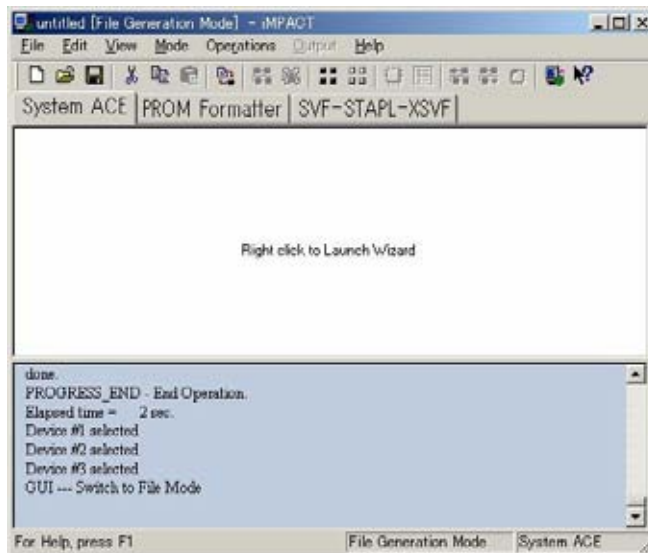
XCM-102-1000

Program を実行し次のダイアログで「OK」をクリックすると ROM へのデータ書き込みが始まります。

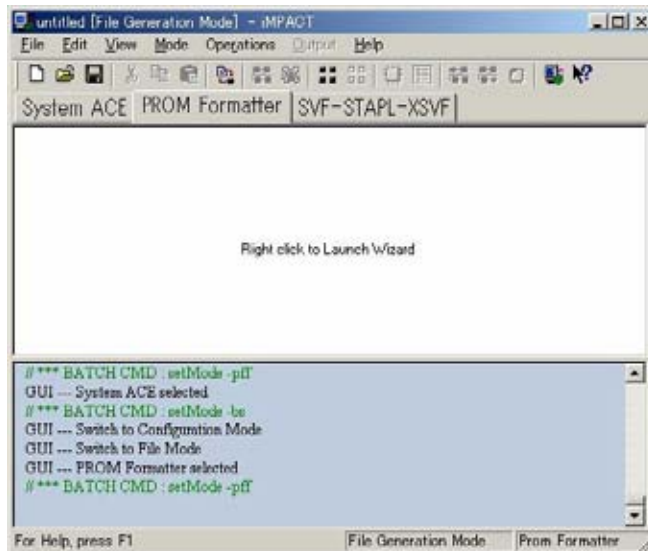


8. コンフィグレーション ROM データの作成方法

iMPACT を File Mode に切り替えます。



次に、PROM Formatter タブの、表示エリアで右ボタンメニューの Wizard を実行します。



Xilinx Serial PROM、MCS を選択、生成するファイル名と、bit ファイルのあるフォルダを指定します。



次に、ROM のタイプを指定します。

XCM-102-1500/2000

xcf04s を指定し ADD を 2 度クリックします。

XCM-102-1000

xcf04s を指定し ADD を 1 度クリックします。



XCM-102-1500/2000

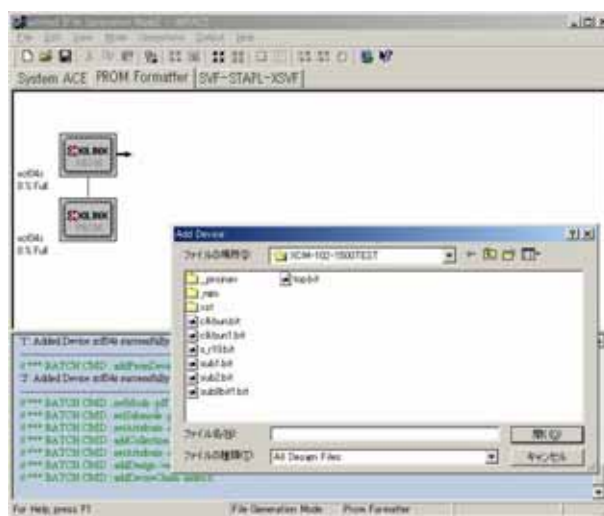


XCM-102-1000

次のようなダイアログが表示されますので、次へをクリックします。



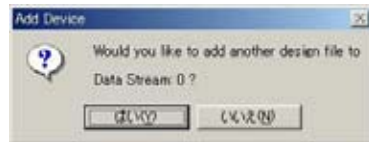
次のようなダイアログが表示されますので、Add FileによりBit ファイルを指定します。



次のようなダイアログが表示されます。

追加したいBit ファイルがあれば「はい」をクリックし、Bit ファイルを追加指定して下さい。

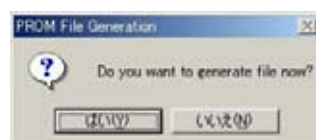
なければ「いいえ」をクリックします。次のようなダイアログが表示されますので、完了をクリックします。



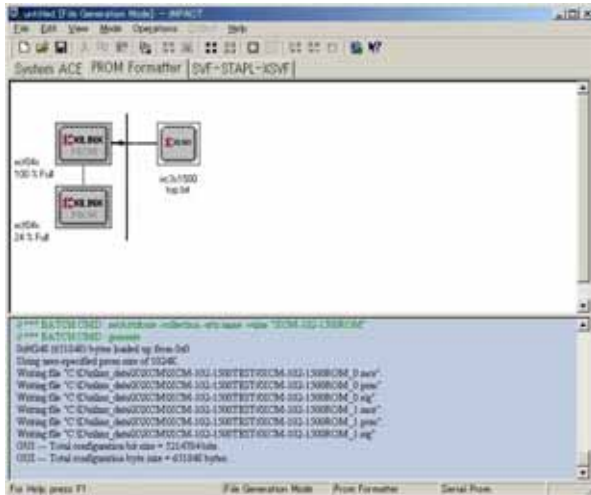
次のようなダイアログが表示されますので、完了をクリックします。



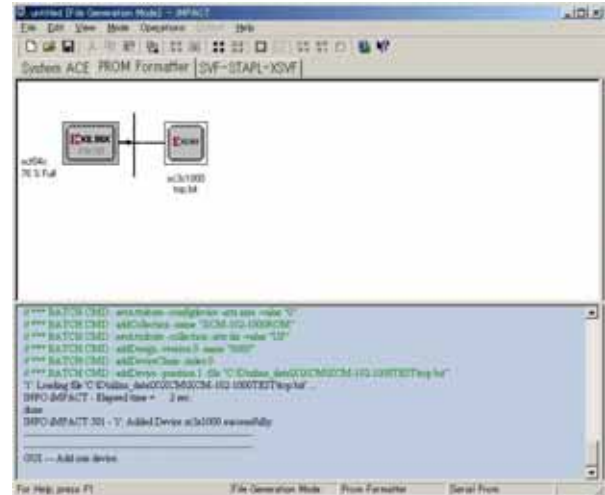
次のようなダイアログが表示されます。



「はい」をクリックするとROMデータが作成されます。



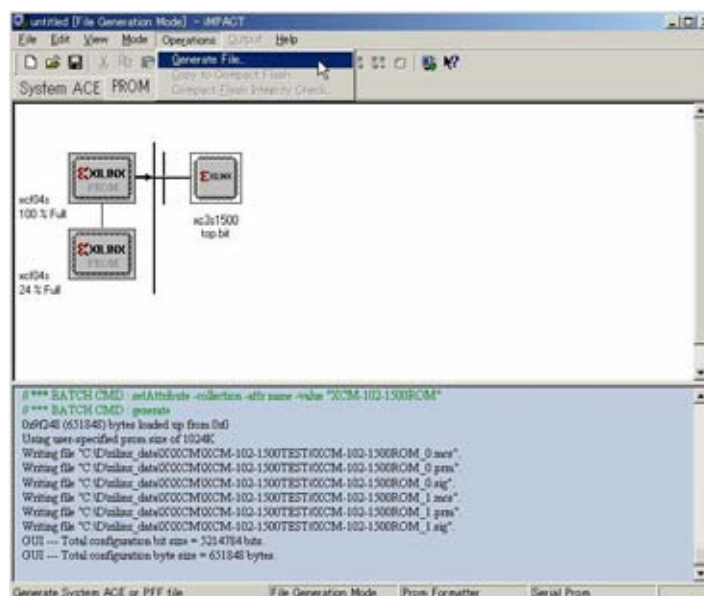
XCM-102-1500/2000



XCM-102-1000

「いいえ」をクリックし、後からROMデータを作成することもできます。

方法：メニューバーから[Operations]-[Generate File]をクリックします。



9. ジャンプスイッチの説明

JP2 M0,M2 信号 設定用

M1 は0に固定 (回路図参照)

JP2 により、M0 と M2 は同時に1または0に設定されます。

Table 21: Spartan-3 Configuration Mode Pin Settings

Configuration Mode ⁽¹⁾	M0	M1	M2	Synchronizing Clock	Data Width	Serial DOUT ⁽²⁾
Master Serial	0	0	0	CCLK Output	1	Yes
Slave Serial	1	1	1	CCLK Input	1	Yes
Master Parallel	1	1	0	CCLK Output	8	No
Slave Parallel	0	1	1	CCLK Input	8	No
JTAG	1	0	1	TCK Input	1	No

Notes:

1. The voltage levels on the M0, M1, and M2 pins select the configuration mode.
2. The daisy chain is possible only in the Serial modes when DOUT is used.

(Xilinx社データシートより)

ROM 使用時: Master Serial mode

JP2 ショート M0 = 0

M1 = 0 (固定)

M2 = 0

出荷時: JTAG mode

JP2 オープン M0 = 1

M1 = 0 (固定)

M2 = 1

JP1 HSWAP ENABLE ピンの設定

コンフィグレーション前の I/O のプルアップの状態を設定することができます。

JP1 ショート : 0

JP1 オープン : 1

(出荷時はオープン)

JP3 CNB 側 VCC0 切り離し用

出荷時はゼロ が取り付けられています。必要に応じて取り外してください。

10. コネクタピン割付表

CNA

NET LABEL	FPGA ピン#	コネクタピン#		FPGA ピン#	NET LABEL
	3.3V	1	2	3.3V	
	3.3V	3	4	3.3V	
	N.C	5	6	N.C	
	N.C	7	8	N.C	
	N.C	9	10	N.C	
GCLK6	A11	11	12	B11	GCLK7
GCLK1	AA12	13	14	N.C	
	N.C	15	16	N.C	
IOA0	A3	17	18	D1	IOA32
IOA1	A4	19	20	C1	IOA33
IOA2	B4	21	22	C2	IOA34
IOA3	A5	23	24	D2	IOA35
IOA4	B5	25	26	C3	IOA36
IOA5	B6	27	28	D3	IOA37
IOA6	A7	29	30	C4	IOA38
IOA7	B7	31	32	D4	IOA39
IOA8	A8	33	34	C5	IOA40
IOA9	B8	35	36	D5	IOA41
IOA10	A9	37	38	C6	IOA42
IOA11	B9	39	40	D6	IOA43
IOA12	A10	41	42	C7	IOA44
IOA13	B10	43	44	D7	IOA45
IOA14	A12	45	46	D8	IOA46
IOA15	A13	47	48	D9	IOA47
IOA16	B13	49	50	C10	IOA48
IOA17	A14	51	52	D10	IOA49
IOA18	B14	53	54	C11	IOA50
IOA19	A15	55	56	D11	IOA51
IOA20	B15	57	58	D12	IOA52
IOA21	A16	59	60	C13	IOA53
IOA22	B16	61	62	D13	IOA54
IOA23	B17	63	64	D14	IOA55
IOA24	A18	65	66	D15	IOA56
IOA25	B18	67	68	C16	IOA57
IOA26	A19	69	70	D16	IOA58
IOA27	B19	71	72	C17	IOA59
IOA28	B20	73	74	D17	IOA60
IOA29	C22	75	76	C18	IOA61
IOA30	D22	77	78	D18	IOA62
IOA31	E22	79	80	C19	IOA63

CNB

NET LABEL	FPGA ピン#	コネクタピン#		FPGA ピン#	NET LABEL
	3.3V	1	2	3.3V	
	3.3V	3	4	3.3V	
	N.C	5	6	N.C	
	N.C	7	8	N.C	
	N.C	9	10	N.C	
GCLK0	AB12	11	12	AA11	GCLK3
GCLK2	Y11	13	14	N.C	
	N.C	15	16	N.C	
IOB0	W1	17	18	Y1	IOB32
IOB1	Y2	19	20	AA3	IOB33
IOB2	W2	21	22	AB4	IOB34
IOB3	Y3	23	24	AA4	IOB35
IOB4	W3	25	26	AB5	IOB36
IOB5	W4	27	28	AA5	IOB37
IOB6	Y5	29	30	AA6	IOB38
IOB7	W5	31	32	AB7	IOB39
IOB8	Y6	33	34	AA7	IOB40
IOB9	W6	35	36	AB8	IOB41
IOB10	Y7	37	38	AA8	IOB42
IOB11	W7	39	40	AB9	IOB43
IOB12	W8	41	42	AA9	IOB44
IOB13	W9	43	44	AB10	IOB45
IOB14	Y10	45	46	AA10	IOB46
IOB15	W10	47	48	AB13	IOB47
IOB16	Y13	49	50	AA13	IOB48
IOB17	W13	51	52	AB14	IOB49
IOB18	W14	53	54	AB15	IOB50
IOB19	Y16	55	56	AA15	IOB51
IOB20	W16	57	58	AB16	IOB52
IOB21	Y17	59	60	AA16	IOB53
IOB22	W17	61	62	AA17	IOB54
IOB23	Y18	63	64	AB18	IOB55
IOB24	W18	65	66	AA18	IOB56
IOB25	Y19	67	68	AB19	IOB57
IOB26	W19	69	70	AA19	IOB58
IOB27	Y20	71	72	AB20	IOB59
IOB28	W20	73	74	AA20	IOB60
IOB29	Y21	75	76	Y22	IOB61
IOB30	W21	77	78	W22	IOB62
IOB31	V21	79	80	V22	IOB63

汎用 LED/汎用押しボタンスイッチ

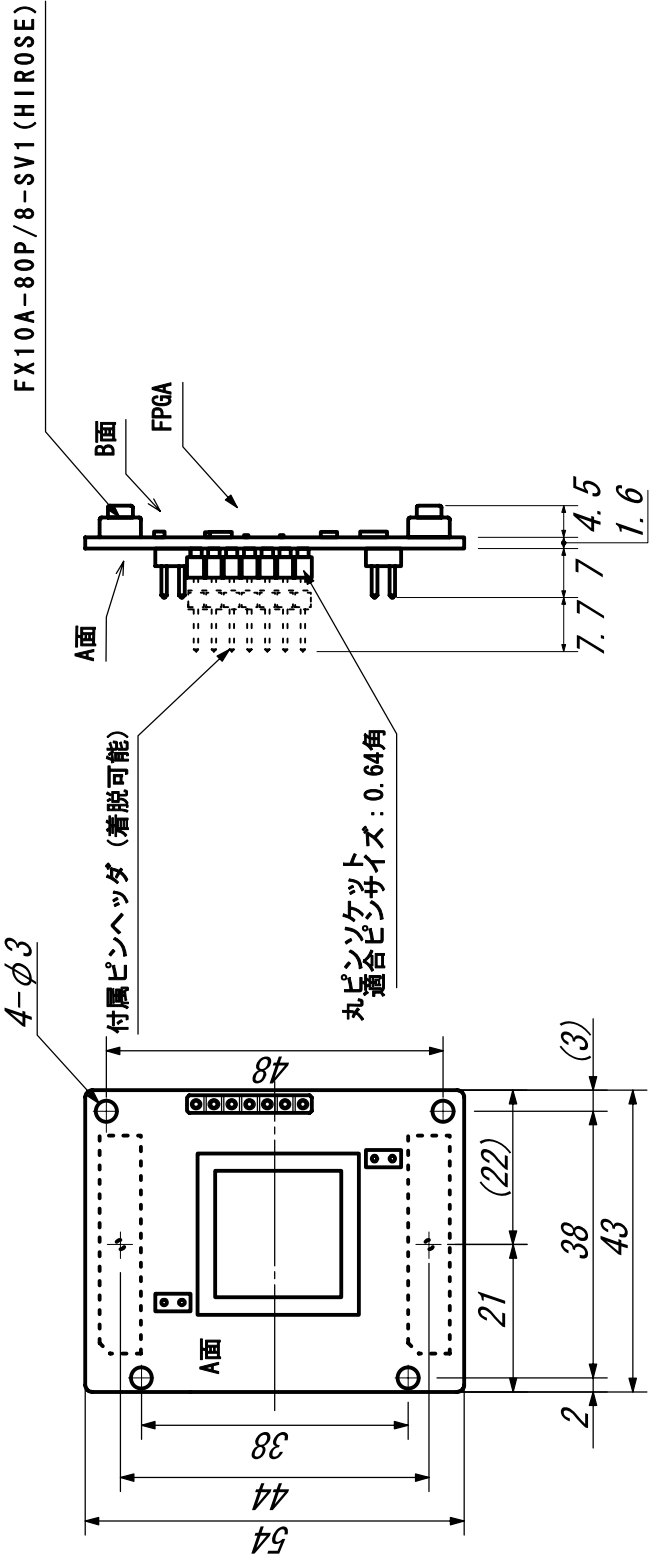
LED/スイッチ	NET LABEL	FPGA ピン #
LED3/SW1	LED0	C20

11.XCM-102 シリーズ 参考資料について

追加資料や参考資料がつけられた場合は
製品サポートページ
http://www.hdl.co.jp/support_c.html
にデータをアップロードすることいたします。
拡張子 “.exe” のときは、自己解凍ファイルといたします。
ときどきチェックしていただき必要に応じてご利用くださいませ。

12. 付属資料

- 1 . 外形寸法図
- 2 . 基板回路図（別紙）



材質		個数	
仕上			

HUMANDATA	UNIT	TITLE	
	CHK	DWG	XCM-102シリーズ 外形寸法図
	SIZE	DWG NO	REV
		G-XCM-102	A

Spartan-3 ブレッドボード
(ハーフカードサイズ)
XCM-102 シリーズ

ユーザーズマニュアル

2006/01/27 初版(R1)

有限会社ヒューマンデータ

〒567-0034

大阪府茨木市中穂積1-2-51

シャトー春日第3ビル

TEL 072-620-2002

FAX 072-620-2003

URL <http://www.hdl.co.jp/>

Mail support@hdl.co.jp
