

Cycloneブレッドボード CSP-025シリーズ Rev1 ユーザーズマニュアル

# 有限会社ヒューマンデータ 第2版



# 目次

はじめに	
ご注意2	
製品の内容について3	
ボード概観	
電源入力5	
ジャンパの説明6	
VCC10 を外部より供給する方法7	
コンパイル時の設定	
コンフィグレーションROMの設定9	
コンフィグレーション方法10	
JTAG 経由のコンフィグレーション方法10	
QUALTUS から CSP-025 上のコンフィグレーション ROM に ISP する方法 11	
ダウンロードケーブルについて11	
付属資料	



#### はじめに

この度は、Cyclone ブレッドボードをお買い上げいただきまして誠にありがとうございます。

CSP-025はアルテラ社の高性能FPGAであるCycloneシリーズを実装した試作評価用ボードで、リセット回路、クロック源、電源回路などの必要最低限の機能に絞り、全ピンを拡張コネクタに引き出した使いやすいボードになっています。

どうぞご活用ください。

#### ご注意

- 1. 本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承願い ます。
- 本書の内容については万全の記して作成しましたが、万一誤りなど、お気づきの点が ございましたら、ご連絡をお願いいたします。
- 3. 本製品の運用の結果につきましては、2. 項にかかわらず当社は責任を負いかねます ので、ご了承願います。
- 本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
- Quartus、MAX+Plus、Cyclone は、米国アルテラ社の商標です。



### 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社 宛にご連絡ください。

Cyclone ブレッドボード	1
実験用ACアダプタ(9V)	1
ジャンパ、ヘッダピンセット	1
マニュアル(本書)	1
ユーザー登録カード	1

#### 型番と実装FPGA

型番(MODEL)	実装 FPGA	実装 ROM	
CSP-025-3	EP1C3T144C8	EPCS1	
CSP-025-6	EP1C6T144C8	EPCS1	





### ボード概観



### 電源入力

付属の AC アダプタ(9V)を用いる場合は、CN4 に接続します。CN4 に極性はありません。 CN3 より、安定した5 Vを供給することも可能です。

ピン番号	信号名
1	5 V 入力
2	GND
3	N. C



#### ジャンパの説明

JP1、JP2——クロック周波数設定

CY2071AF (クロック発生器:原発クリスタル 16.00MHz)

JP1=オープン				
JP2:いずれかショ	5-6 間	3-4 間	1-2 間	周波数
— <b>ト</b>	SHORT	-	-	40 MHz
(同時ショート禁	_	SHORT		20 MHz
止)	_	-	SHORT	80 MHz
JP1=ショート 出荷	<b>苛時</b>			
JP2∶いずれかショ	SHORT	-	-	33 MHz
— <b>ト</b>	_	SHORT	_	16.5MHz
(同時ショート禁	_	_	SHORT	66 MHz
止)				出荷時

JP3-----クロック選択

ショート位置	クロック	ショート位置	クロック
ピン番号		ピン番号	
2–3	FPGAの92pin	1–2	オプションの
5–6	FPGAの93pin	4–5	汎用発振器
8–9	FPGAの17pin	7–8	(U2)より
11-12	FPGAの16in	10-11	

#### JP16——CONFIG モード選択

FPGAのMO、M1に接続されています。通常は両方ショートとなります。

#### JP18——INIT\_DONE LED

ショートで INIT\_DONE LED を使用できます。

コンパイルオプションで INIT\_DONE 機能を有効としたときに機能します。

または、ユーザ回路で記述してください。

#### JP19—CONF\_DONE LED

ショートで CONF\_DONE LED を使用できます。

リセット時点灯しています。コンフィグレーション中のみ消灯となり、コンフィグレーション完了で再び点灯します。



VCCI0 を外部より供給する方法





### コンパイル時の設定

INIT\_DONE 表示 LED を用いるには、INIT\_DONE 機能を有効としてください。



デバイスオプションの、Enable INIT\_DONE output にチェックをいれます。 使わないときは、チェックが無くてもかまいません。



コンフィグレーションROMの設定

nce a rin options			×
aeneral Configuration	Programming	Files Unused Pins Dual-Purpose Pins Voltage	
Specify the device con	figuration sche	me and the configuration device	
Changes apply to Comp	oiler settings 'T	rest1'	
Configuration <u>s</u> cheme:	Active Seria	I Configuration (can use Configuration Device) 👘 🔽	
Configuration <u>m</u> ode:	Standard	<b>_</b>	
-Configuration device			
✓ Use configuration	n device:	EPCS1	
		Configuration Device Options	
Description: The method used to lo Passive Serial (PS); ar	ad data into th d Active Seria	e device. Two configuration schemes are available:	
Description: The method used to lo Passive Serial (PS); ar	ad data into th d Active Serial	e device. Two configuration schemes are available:	
Description: The method used to lo Passive Serial (PS); ar	ad data into th d Active Seria	e device. Two configuration schemes are available: I Configuration (ASC).	
Description: The method used to lo Passive Serial (PS); ar	ad data into th d Active Seria	e device. Two configuration schemes are available: I Configuration (ASC). <u>R</u> eset	

デバイスオプションで、Active Serial Configuration を選択し、Use configuration device として EPCS1 を設定してください(実装されている ROM タイプを選択)。



### コンフィグレーション方法

CSP-025 では、2 つのコンフィグレーション方法があります。

- JTAG による方法(ダウンロードケーブルを用いる) : JTAG コネクタ CN2 を使用します。
- コンフィグレーション ROM による : ROM
  ROM への書込みはコネクタ CN1 を使用します。

### JTAG 経由のコンフィグレーション方法

ダウンロードケーブルを JTAG 側に接続し、Programmer を起動します。 Mode を JTAG にします。

🍟 Chain1.cdf*									
<u>St</u> art	Mode: JTAG	Progress:	0 %	Programming Ha Type: ByteBlas	rdware sterII [LPT1]				S
Add File	File	Device	Checksum	Usercode	Program/ Configure	Verify	Blank- Check	Examine	Secur Bit
Remove	1¥CSP025¥6¥TEST1.sof	EP1C6T144	0008D9A9	FFFFFFFF					
<u></u>									
<u>D</u> own Properties									
Auto Detect									
Save File									

AutoDetect ボタンをクリックすると、実装されている FPGA が自動的に認識されます。 コンパイルにより生成された SOF ファイルを設定し、コンフィグレーションを行います。



### Qualtus から CSP-025 上のコンフィグレーション ROM に ISP する方法

ダウンロードケーブルを AS 側に接続し、Programmer を起動します。

Mode を ActiveSerial..にします。

このとき、ダウンロードケーブルは AS モードに対応したものが必要です。

🝟 Chain1.cdf*								_	
<u>S</u> tart S <u>t</u> op	Mode: Active Serial Progra	am 💌 Progress: 🛛	0 % F	Programming Ha Type: ByteBlas	rdware sterII [LPT1]				S
Add File	File	Device	Checksum	Usercode	Program/ Configure	Verify	Blank- Check	Examine	Secur Bit
Remove	1¥CSP025¥6¥TEST1.pof	EPCS1	01647F21	00000000	<b>V</b>	<b>_</b>	<b>V</b>		
Down									
Auto Detect									
Save File									

AddFile ボタンをクリックし、コンパイルにより生成された POF ファイルを設定し、ROM への 書き込み(ISP)を行います。

#### ダウンロードケーブルについて

本ボードに使用できるダウンロードケーブルは以下のようなものです

ケーブル名	メーカー	PSモード	JTAG モード	ASモード
Byte Blaster MV	Altera	O*2	0	×
Master Blaster	Altera	O*2	0	×
ByteBlaster II	Altera	O*2	0	0
USB Blaster	Altera	O*2	0	0
BL2	ヒューマンデータ	O*2	0	×
BL3	ヒューマンデータ	O*2	0	O*1
BLKIT(旧モデル)	ヒューマンデータ	O*2	0	×
BLKIT REV2	ヒューマンデータ	O*2	0	O*1

\*1) 弊社の AS モード対応は弊社ボードで動作保証しています。

\*2) 本ボードでは PS モード用コネクタは装備しておりません。



## 付属資料

1. 回路図

# Cyclone ブレッドボード CSP-025 シリーズ Rev 1

ユーザーズマニュアル

2003/06/03 Rev1 初版 2004/08/04 Rev1 第2版

有限会社ヒューマンデータ

〒567-0034 大阪府茨木市中穂積1-2-51 シャトー春日第3ビル TEL 072-620-2002 FAX 072-620-2003 URL http://www.hdl.co.jp Mail support@hdl.co.jp