

FLEX10K/10KE ブレッドボード
C S P - 0 1 6 シリーズ
Rev 2
ユーザーズマニュアル

目次

はじめに	2
ご注意	2
製品の内容について	3
ボード概観	4
電源入力	5
クロック用ジャンパの説明	6
コンフィグレーション方法	8
P Sモードによるコンフィグレーション方法	8
MAX+PLUS から CSP-016 上の EPC2 に ISP する方法	10
コンパイル時の設定	10
EPC2 への書込み方法	11
JTAG 経由のコンフィグレーション方法	12
付属資料	13

はじめに

この度は、FLEX10K/10KE ブレッドボードをお買い上げいただきまして誠にありがとうございます。

CSP-016は、アルテラ社の高性能FPGAであるFLEX10Kシリーズ実装した試作評価用ボードで、リセット回路、クロック源、電源回路などの必要最低限の機能に絞り、全ピンを拡張コネクタに引き出した使いやすいボードになっています。

どうぞご活用ください。

ご注意

1. 本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください。
2. 本書の内容については万全の記して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
3. 本製品の運用の結果につきましては、2.項にかかわらず当社は責任を負いかねますので、ご了承ください。
4. 本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。

有限会社ヒューマンデータ

〒567-0034 大阪府茨木市中穂積1-2-51

シャトー春日第3ビル

TEL 072-620-2002

FAX 072-620-2003

e-mail: support@hdl.co.jp

URL <http://www.hdl.co.jp>

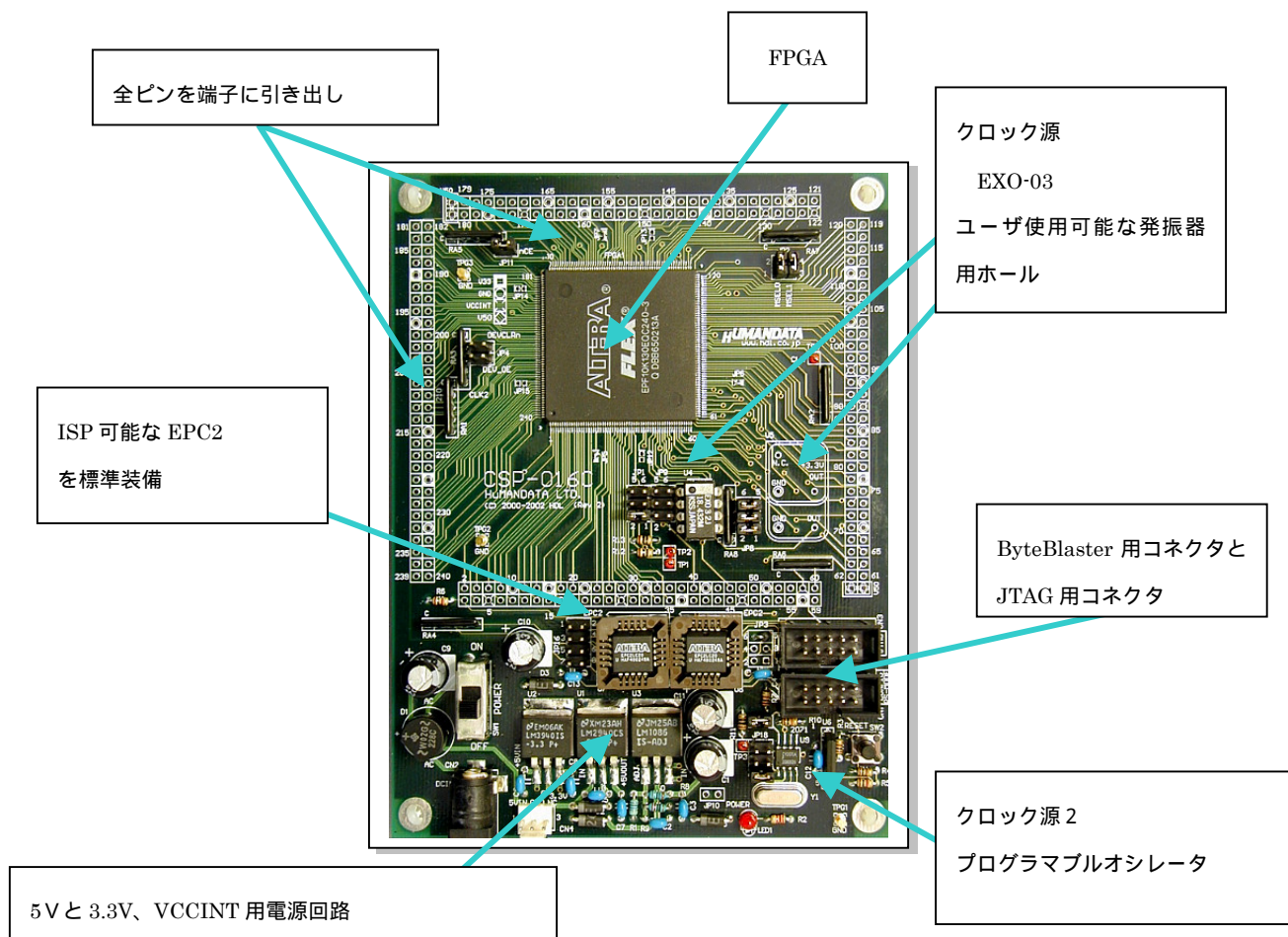
- MAX+Plus2, FLEX は、米国アルテラ社の商標です。

製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

FLEX10K/10KE ブレッドボード	1
A C アダプタ	1
ジャンパ、ヘッダピンセット	1
マニュアル(本書)	1
ユーザー登録カード	1

ボード概観



注) 写真は、CSP-016-130E です。モデルにより、EPC2 の個数、VCCINT 用電源の有無に差
 がございます。

電源入力

付属の AC アダプタ(9 V)を用いる場合は、CN2 に接続します。CN2 に極性はありません。
CN4 より、安定した 5 V を供給することも可能です。

CN4

ピン番号	信号名
1	5 V 入力
2	GND
3	N.C

クロック用ジャンパの説明

JP1/JP9 クロック選択

JP9(FPGA の 92 ピンへ供給)	
1-2	クロック源を EX0-03 の基本周波数からとる (18.432MHz)
3-4	クロック源を EX0-03 の分周出力からとる
5-6	クロック源をオプション発振器からとる

JP9(FPGA の 92 ピンへ供給)	
1-2	クロック源を EX0-03 の基本周波数からとる (18.432MHz)
3-4	クロック源を EX0-03 の分周出力からとる
5-6	クロック源をオプション発振器からとる

JP9 を用いるときは、JP18 をすべてオープンとしてください。

JP8 : EX0-03 分周設定

EX0-03 分周出力(クロック発生器 18.432MHz の場合)

1-2 間	3-4 間	5-6 間	周波数
SHORT	SHORT	SHORT	9.216MHz
OPEN	SHORT	SHORT	4.608
SHORT	OPEN	SHORT	2.304
OPEN	OPEN	SHORT	1152KHz
SHORT	SHORT	OPEN	576
OPEN	SHORT	OPEN	288
SHORT	OPEN	OPEN	144
OPEN	OPEN	OPEN	72

JP17、JP18 クロック源 2 周波数設定

クロック源 2 は FPGA への 91 ピンへ供給することができます。

クロック源 2 を用いるときは、JP9 はすべてオープンとしてください。

CY2071AF(クロック発生器：原発クリスタル 16.00MHz)

JP17=オープン				
JP18:いずれかショート (同時ショート禁止)	5-6 間	3-4 間	1-2 間	周波数
	SHORT	-	-	20 MHz
	-	SHORT	-	40 MHz
	-	-	SHORT	80 MHz
JP17=ショート 出荷時				
JP18:いずれかショート (同時ショート禁止)	SHORT	-	-	16.5 MHz
	-	SHORT	-	33MHz
	-	-	SHORT	66 MHz 出荷時

コンフィグレーション方法

CSP-001 では、3つのコンフィグレーション方法があります。

1. ByteBlasterMV などによるアルテラ独自方式 : P S モード
(パッシブシリアル)
2. JTAG による方法 (ByteBlasterMV などを用いる) : JTAG
3. コンフィグレーション ROM (内蔵 EPC2) による : ROM

P Sモードによるコンフィグレーション方法

PSモードでコンフィグレーションするには、ボード上のJP16を4個すべて取り外し、オンボードのEPC2を切り離してください。

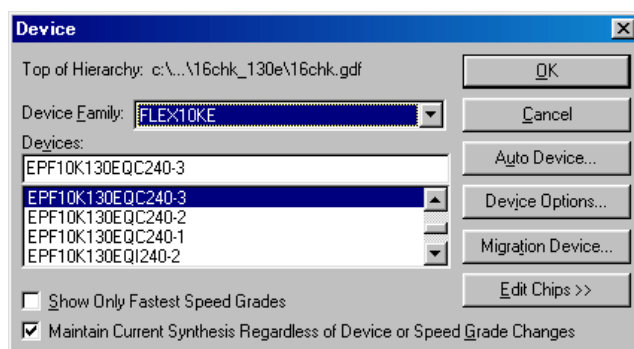
(EPC2が実装されていなければ、JP16はショートでかまいません)

また、ダウンロードケーブルは、CN1(CONFIG)へ接続します。

以下に、コンパイルから、コンフィグレーションまでの手順を示します。

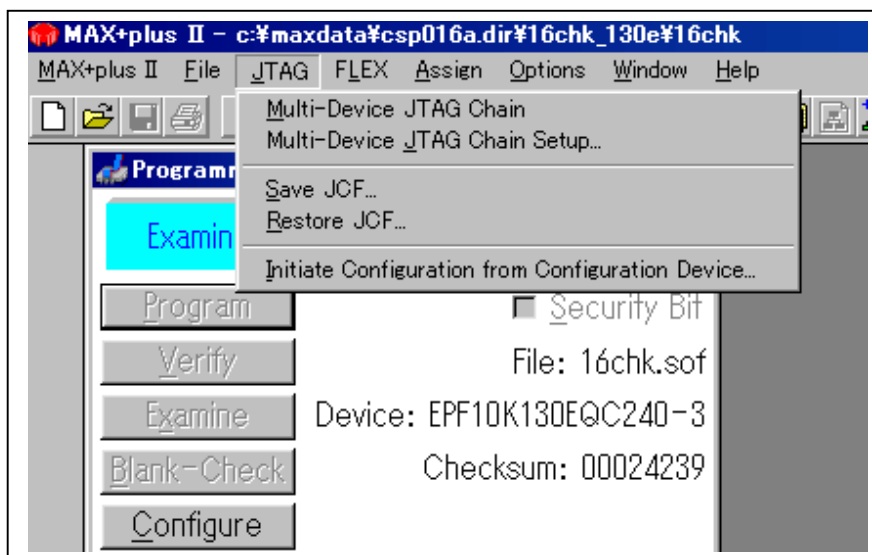
1) ターゲットに合ったデバイスを固定してコンパイルしてください。
デバイスがAUTOのままでないことを確認してください。

Show Only Fastest Speed Grades にチェックが入っていると、最高速のデバイスしか出ませんので、目的のデバイスが見つからないことがありますのでご注意ください。



2) Programmer の JTAG メニューで、JTAG メニューで Multi-Device JTAG Chain にチェックが入っていないことを確認してください。

同様に FLEX メニューでもマルチデバイスでなければ、チェックは不要です。



ごらんのように、Programmer のウインドウには、File : として、設計したプロジェクト名 . sof が、Device : には正しいデバイス名が表示されているはずです。

(そうでなければ要チェック)

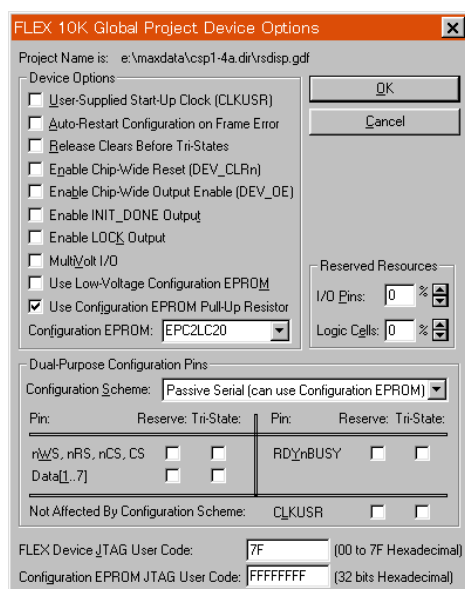
3) ByteBlasterMV (弊社の BLKIT も) をターゲットの P S (パッシブシリアル) 用コネクタに接続し、Configure のボタンをクリックすれば、コンフィグレーションが完了します。

つぎに、EPC2 への書込み方法と、JTAG でのコンフィグレーション方法を説明いたします。

MAX+Plus から CSP-016 上の EPC2 に ISP する方法

コンパイル時の設定

Global Project Device Options で、”Passive Serial(can use Configuration EPROM)” に設定後、コンパイルを行ってください。

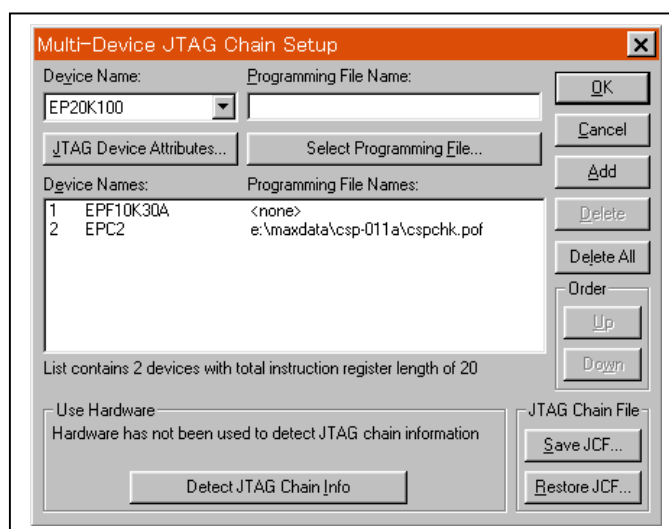


Configuration EPROM を”EPC2LC20”に設定してください。

EPC2 への書込み方法

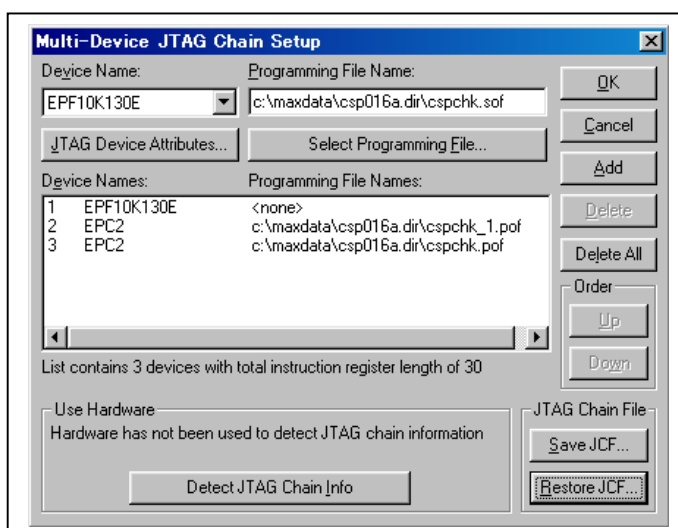
EPC2 への書込みは JTAG により行います。

JTAG チェーンには、EPC2 と FLEX10K がつながっています。それらの状態を、MAX+plus2 の JTAG Chain Setup により設定します。図を参考に設定してください。



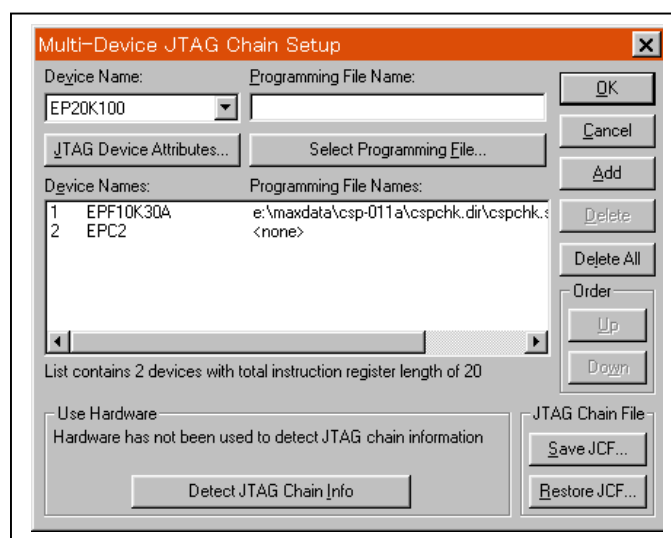
図は、EPC2 が 1 個の場合です。

EPC2 が 2 個の場合は、次図のようになります。

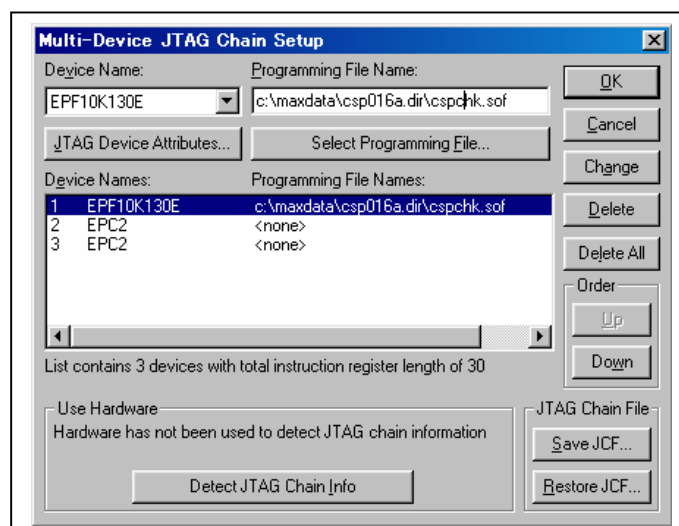


JTAG 経由のコンフィグレーション方法

JTAG 経由で、FLEX にコンフィグレーションするには下図を参考に JTAG Chain Setup を行ってください。



図は、EPC2 が 1 個の場合です。
 EPC2 が 2 個の場合は、次図のようになります。



付属资料

1. 回路图

FPGA ブレッドボード
CSP-016 シリーズ Rev2

ユーザーズマニュアル

2003/7/7 初版

有限会社ヒューマンデータ

〒567-0034
大阪府茨木市中穂積1-2-51
シャトー春日第3ビル
TEL 072-620-2002
FAX 072-620-2003
URL <http://www.hdl.co.jp>
Mail support@hdl.co.jp
