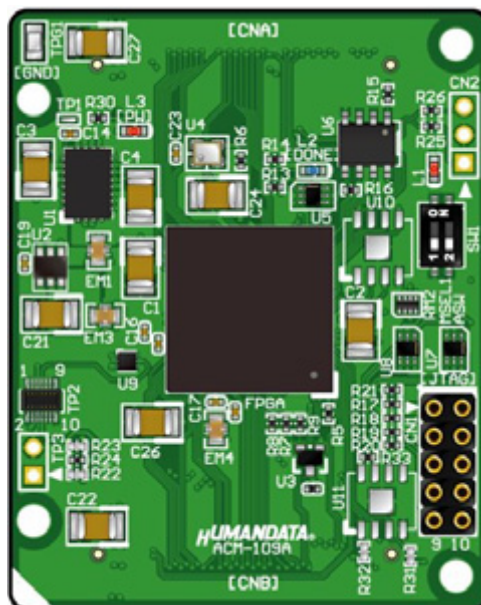


Cyclone V E FPGA ボード



ACM-109 シリーズ  
ユーザーズマニュアル

Ver. 1.0



ヒューマンデータ



## 目次

● はじめに .....	1
● ご注意 .....	1
● 改訂記録 .....	1
1. 製品の内容について .....	2
2. 仕様 .....	2
3. 開発環境 .....	2
4. 製品説明 .....	3
4.1. 各部の名称 .....	3
4.2. ブロック図 .....	4
4.3. 電源 .....	4
4.4. クロック .....	4
4.5. JTAGコネクタ .....	5
4.6. 設定スイッチ .....	5
5. FPGA コンフィギュレーション .....	6
6. コンフィギュレーション ROM .....	7
6.1. JICファイルの作成 .....	7
6.2. 書き込み .....	8
7. サポートページ .....	9
8. 付属資料 .....	9
9. お問い合わせについて .....	9


## ● はじめに


この度は、Cyclone V E FPGA ボード/ACM-109 シリーズをお買い上げいただきまして誠にありがとうございます。

ACM-109 シリーズは、アルテラ社の高性能 FPGA である Cyclone V E を用いた評価用ボードで、電源回路、リセット回路、クロック回路、コンフィギュレーション回路、ISP 可能なコンフィギュレーション ROMなどを装備した使いやすいボードになっています。

どうぞご活用ください。

## ● ご注意

 <b>禁止</b>	1	本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
	2	水中、高湿度の場所での使用はご遠慮ください。
	3	腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください。
	4	基板表面に他の金属が接触した状態で電源を入れないでください。
	5	定格を越える電源を加えないでください。

 <b>注意</b>	6	本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください。
	7	本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
	8	本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承ください。
	9	本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
	10	本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします。
	11	発煙や発火、異常な発熱があった場合はすぐに電源を切ってください。
	12	ノイズの多い環境での動作は保障しかねますのでご了承ください。
	13	静電気にご注意ください。

## ● 改訂記録

日付	バージョン	改訂内容
2014/01/29	1.0	初版発行

## 1. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

FPGA ボード ACM-109 シリーズ	1
付属品	1
マニュアル（本書）	1 *
ユーザ登録はがき	1 *

\* オーダー毎に各 1 部の場合があります。（ご要望により追加請求できます）

## 2. 仕様

製品型番	ACM-109-A2	ACM-109-A4
搭載 FPGA	5CEBA2U15C8N	5CEBA4U15C8N
ユーザ I/O	128 本 (CNA:64, CNB:64)	
コンフィグ ROM	EPCQ32 (Altera, 32Mbit)	
MRAM	MR25H256 (Everspin, 256kbit) 2 個搭載可能 (オプション)	
電源入力	DC 3.3V (内部電源はオンボードレギュレータにより生成)	
オンボードクロック	50MHz (外部供給可能)	
汎用 LED	1 個	
汎用スイッチ	1 個 (DIP スイッチ x1bit)	
ステータス LED	2 個 (POWER, DONE)	
リセット回路	搭載 (240ms typ.)	
I/O コネクタ	FX10A-80P/8-SV1 (71) (ヒロセ電機)	
JTAG コネクタ	DIL10 ピン 丸ピンソケット 2.54mm ピッチ	
プリント基板	ガラスエポキシ 8 層基板 1.6t	
基板寸法	43 x 54 [mm]	
質量	約 15 [g]	
付属品	DIL10 ロングピンヘッダ x1 FX10A-80S/8-SV (71) (ヒロセ電機) x2	

\* これらの部品や仕様は変更となる場合がございます

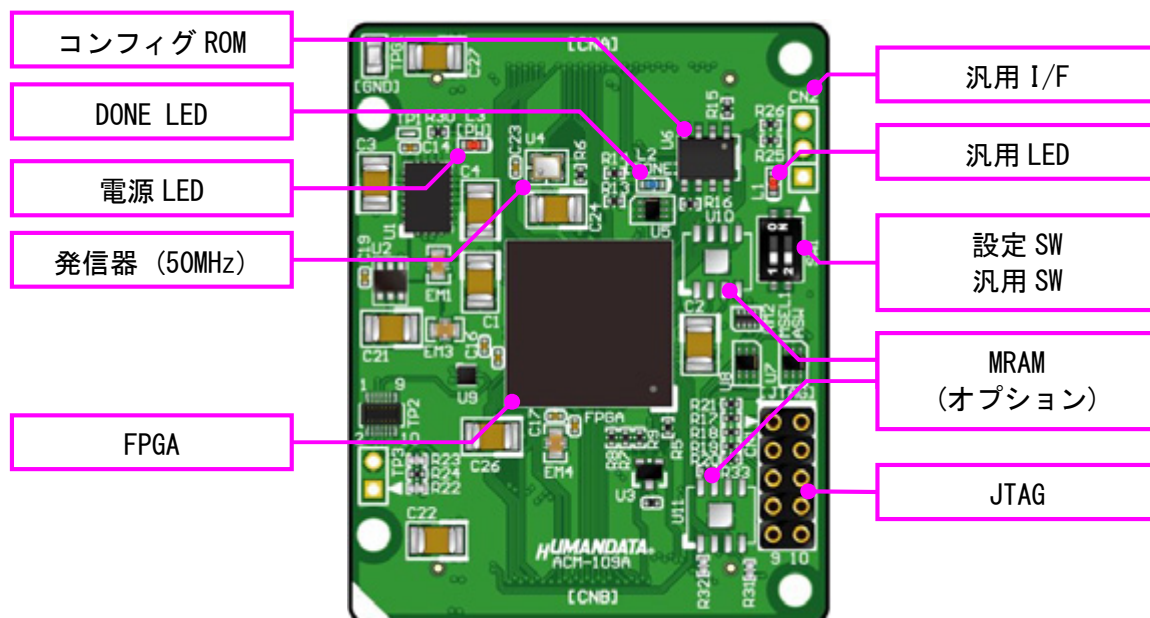
## 3. 開発環境

FPGA の内部回路設計には、回路図エディタや HDL 入力ツール、論理合成ツール等が必要です。開発ツールの選択はお客様で行っていただくようお願いいたします。当社では開発ツールについてのサポートと搭載デバイスそのもののサポートは一切行っておりません。

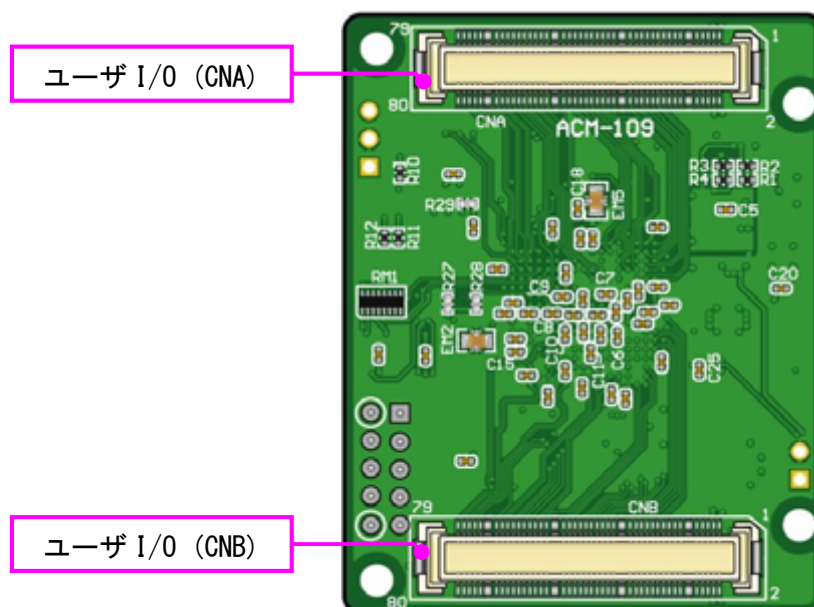
本マニュアルは、マニュアル作成時に当社で使用している開発ツールを元に作成しています。

## 4. 製品説明

### 4.1. 各部の名称

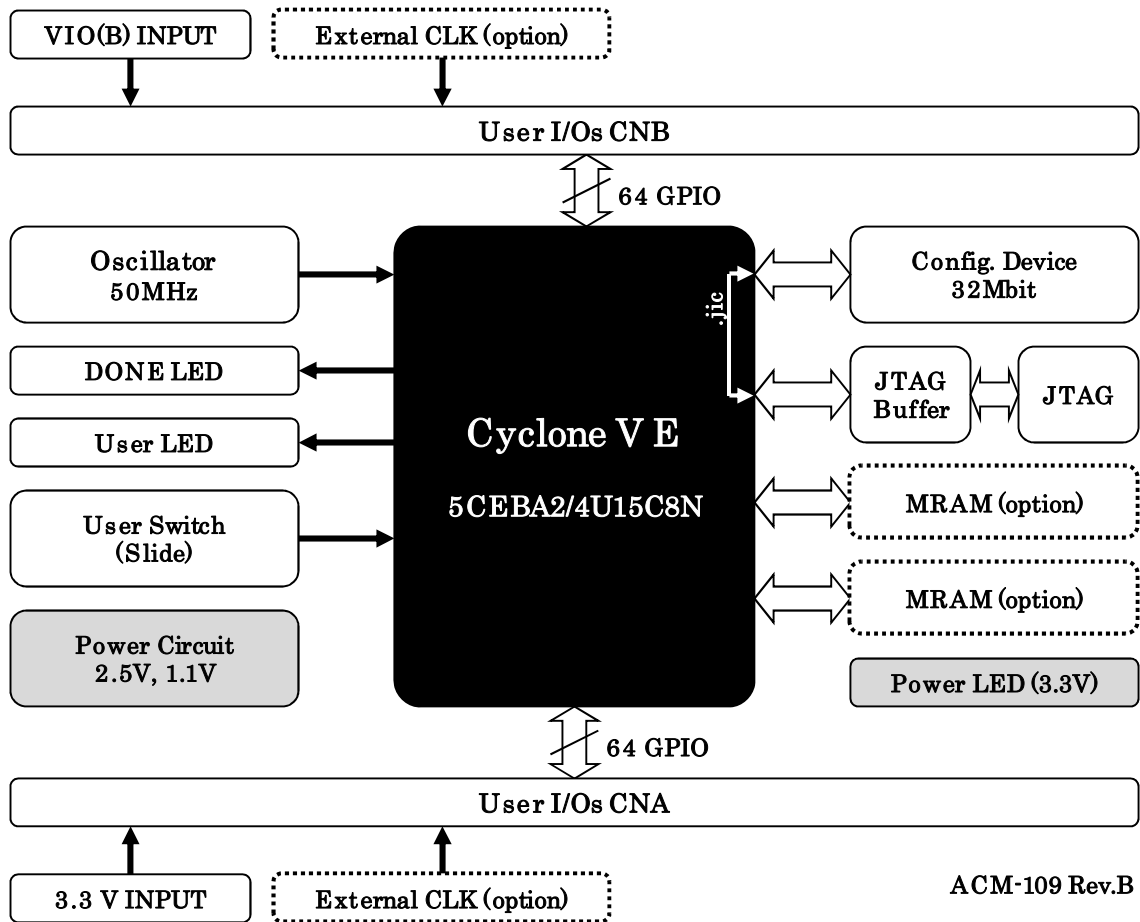


部品面



はんだ面

## 4.2. ブロック図



## 4.3. 電源

DC 3.3V 単一電源で動作します。CNA コネクタの 1-4 番ピンより、十分な余裕のあるものを供給してください。

CNB コネクタからユーザ I/O (IOB) 電源を供給することができます。使用可能な電圧については Cyclone V のハンドブックをご参照ください。

## 4.4. クロック

オンボードクロックとして 50MHz を搭載しています。また、一部汎用 I/O がクロック CLK 入力ピンに割り付けられています。詳しくは回路図をご参照ください。

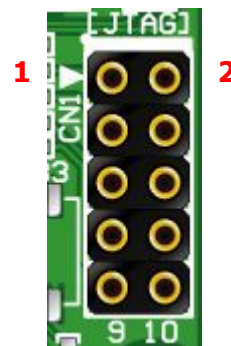
#### 4.5. JTAG コネクタ

FPGA へのコンフィギュレーション及びコンフィグ ROM の ISP に使用します。ピン配置を下表に示します。

ダウンロードケーブルとの接続には、付属のロングピンヘッダをご利用いただけます。

CN1

信号	ピン番号		信号
TCK	1	2	GND
TDO	3	4	VCC
TMS	5	6	-
-	7	8	-
TDI	9	10	GND



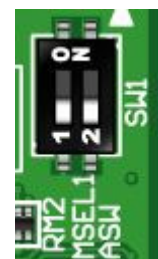
#### 4.6. 設定スイッチ

設定スイッチ (SW1) により、コンフィギュレーションモードを設定できます。ON により Low (0) 設定となります。

SW1

ピン番号	2	1
ネットラベル	ASW2	MSEL1
機能	汎用	モードセレクト

コンフィギュレーションモード	MSEL1 設定
AS	OFF
JTAG	ON



コンフィグ ROM への書込み、コンフィグ ROM からの FPGA へのコンフィギュレーション (リセット時) 共に AS モードに設定してください。

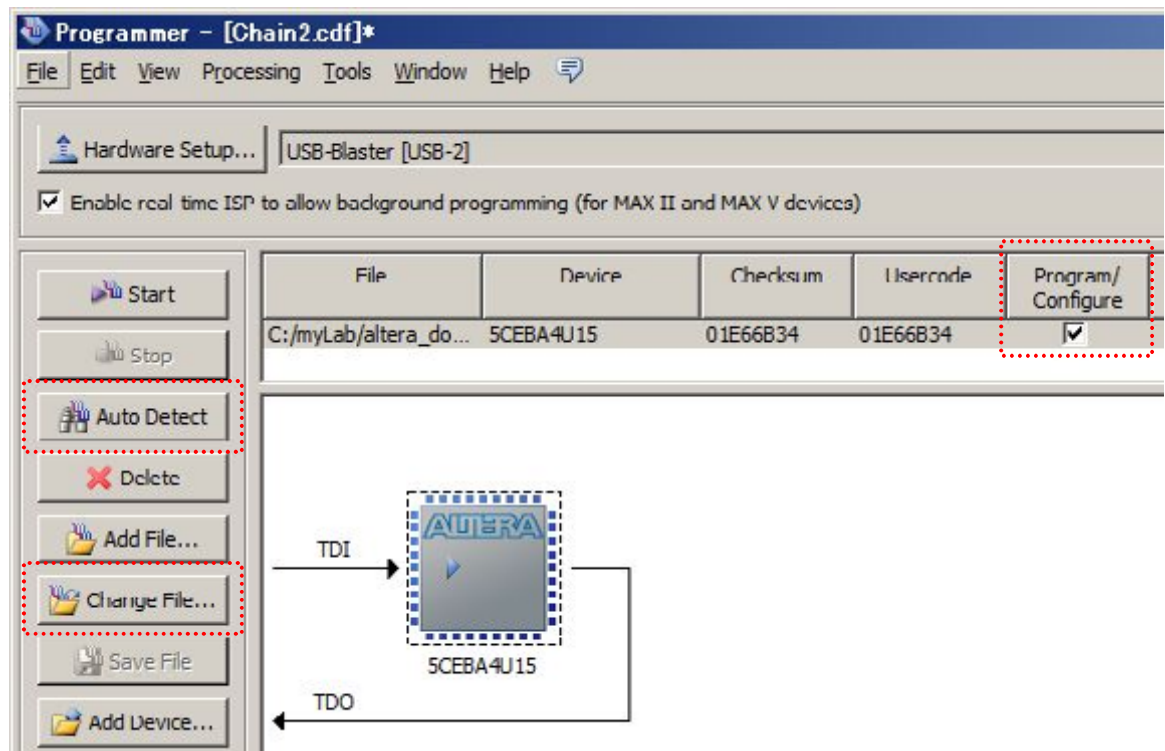


## 5. FPGA コンフィギュレーション

1. Quartus II を起動し【Programmer】をクリックします



2. 【Auto Detect】をクリックしデバイスを認識させます
3. デバイスのアイコンを選択し、【Change File...】をクリックします
4. コンフィギュレーションする sof ファイルを選択します
5. 【Program/Configure】にチェックを入れ【Start】をクリックします



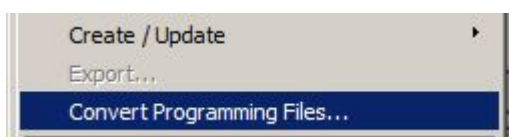
正常にコンフィギュレーションが完了すると DONE LED が点灯します

## 6. コンフィギュレーション ROM

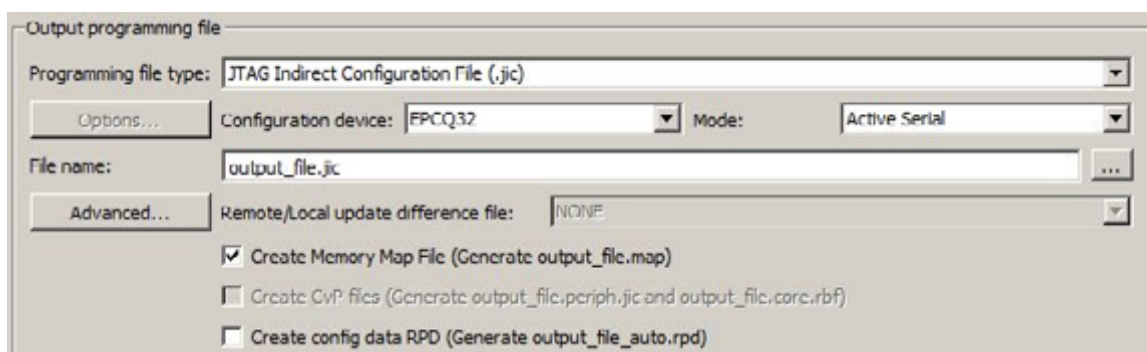
データの書き込みには JIC ファイルを作成し JTAG コネクタを使用して行います。  
ROM から FPGA へのコンフィギュレーションは、電源投入時に自動的に行われます。書き込むデータは十分に検査され、安全性のあるものをご使用ください。

### 6.1. JIC ファイルの作成

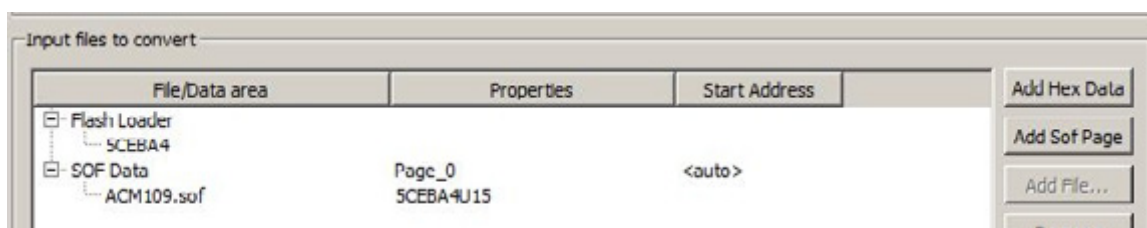
1. 【File -> Convert Programming Files..】をクリックします



2. 下記項目を設定します  
 【Programming File type】 : JTAG Indirect Configuration File (.jic)  
 【Configuration device】 : EPCQ32  
 【Mode】 : Active Serial または Active Serial x4  
 【File name】 : 任意



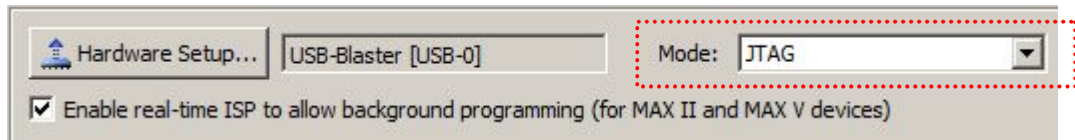
3. 【Flash Loader】を選択し【Add Device..】をクリックします
4. 搭載デバイスを選択し【OK】をクリックします。(5CEBA2 または 5CEBA4)
5. 【SOF Data】を選択し【Add File...】をクリックします
6. 変換する sof データを選択し【OK】をクリックします



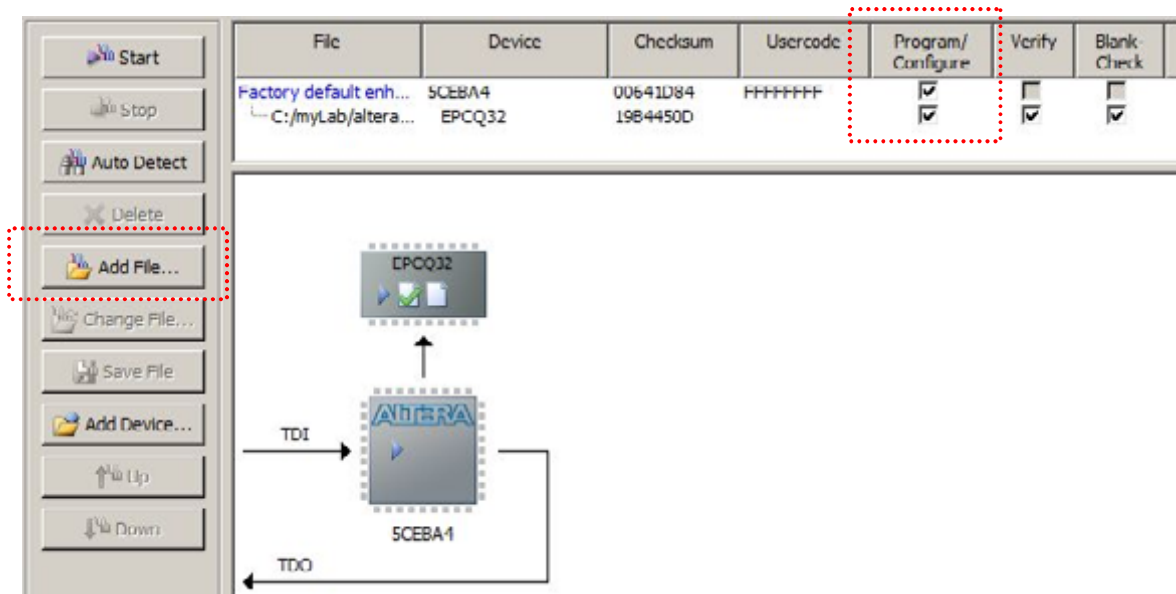
7. 【Generate】をクリックします。

## 6.2. 書き込み

設定スイッチ (SW1) により、コンフィギュレーションモードを AS モードとしてください。動作モードは「JTAG」を選択してください。



1. 【Add File...】 をクリックし JIC ファイルを選択します。
2. 【Program/Configure】 にチェックをいれ 【Start】 をクリックします。



## 7. サポートページ

改訂資料やその他参考資料は、必要に応じて各製品の資料ページに公開致します。

<http://www.hdl.co.jp/ftpdata/acm-109/index.html>

[http://www.hdl.co.jp/support\\_c.html](http://www.hdl.co.jp/support_c.html)

- 回路図
- ピン割付表
- 外形図
- ネットリスト ...等

また下記サポートページも合わせてご活用ください。

<http://www.hdl.co.jp/spc/>

## 8. 付属資料

1. 基板外形図
2. 基板回路図（別紙）

## 9. お問い合わせについて

お問い合わせ時は、製品型番とシリアル番号を添えて下さるようお願い致します。

e-mail の場合は、SPC2@hdl.co.jp へご連絡ください。

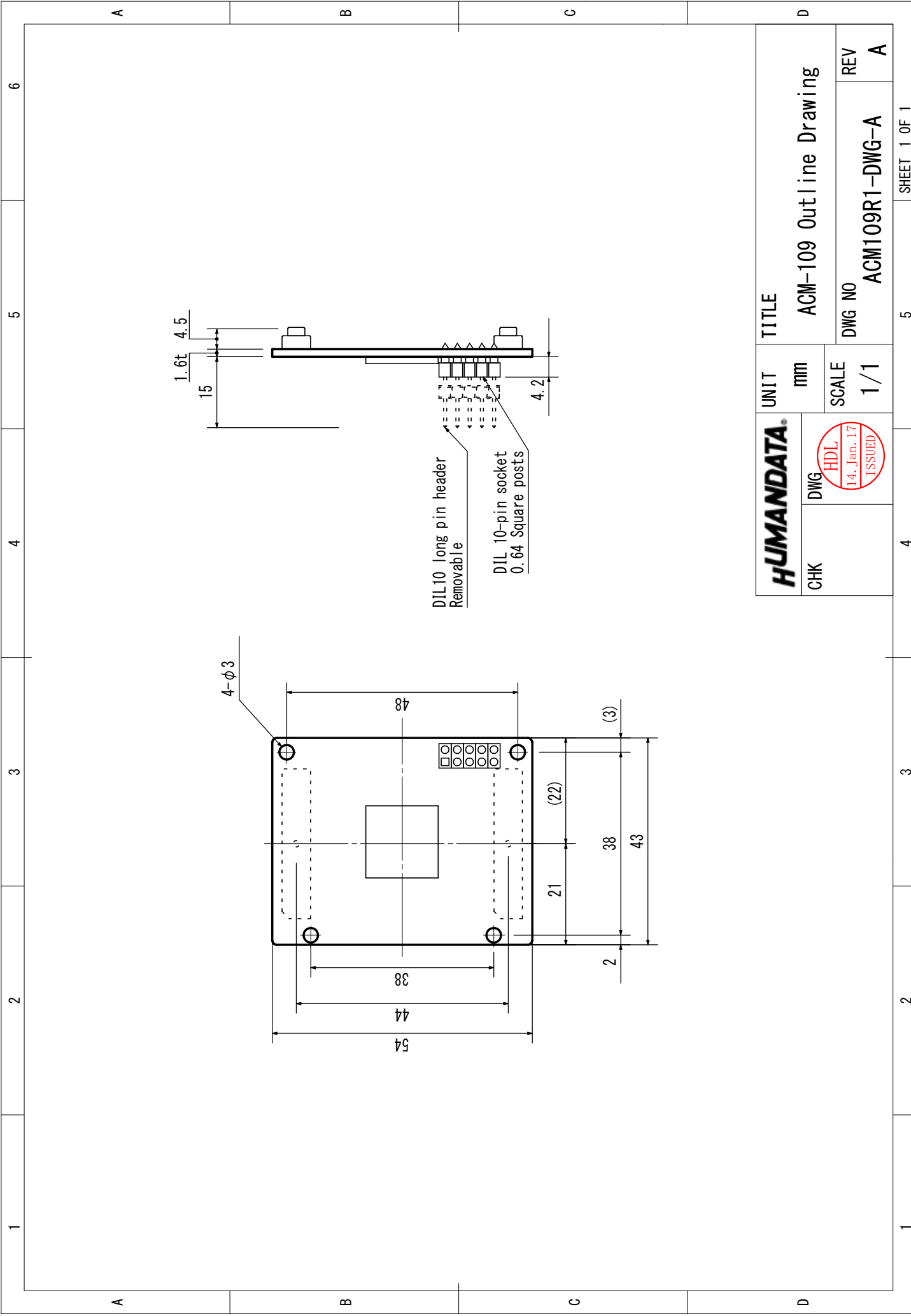
または、当社ホームページに設置のお問い合わせフォームからお問い合わせください。

技術的な内容にお電話でご対応するのは困難な場合がございます。可能な限りメールなどをご利用くださるようご協力をお願いいたします。

### おことわり

当社では、開発ツールの使用方法やFPGAなどのデバイスそのものについて、サポート外とさせていただきます。あらかじめご了承下さいませ。





<b>HUMANDATA</b>		UNIT	TITLE
CHK	DWG	mm	ACM-109 Outline Drawing
		SCALE	DWG NO
		1/1	ACM109R1-DWG-A
			REV
			A

---

Cyclone V E FPGA ボード

ACM-109 シリーズ  
ユーザーズマニュアル

---

2014/01/29 Ver. 1.0

---

有限会社ヒューマンデータ

〒567-0034  
大阪府茨木市中穂積1-2-10  
ジブラルタ生命茨木ビル  
TEL : 072-620-2002  
FAX : 072-620-2003  
URL : <http://www.hdl.co.jp/>

---