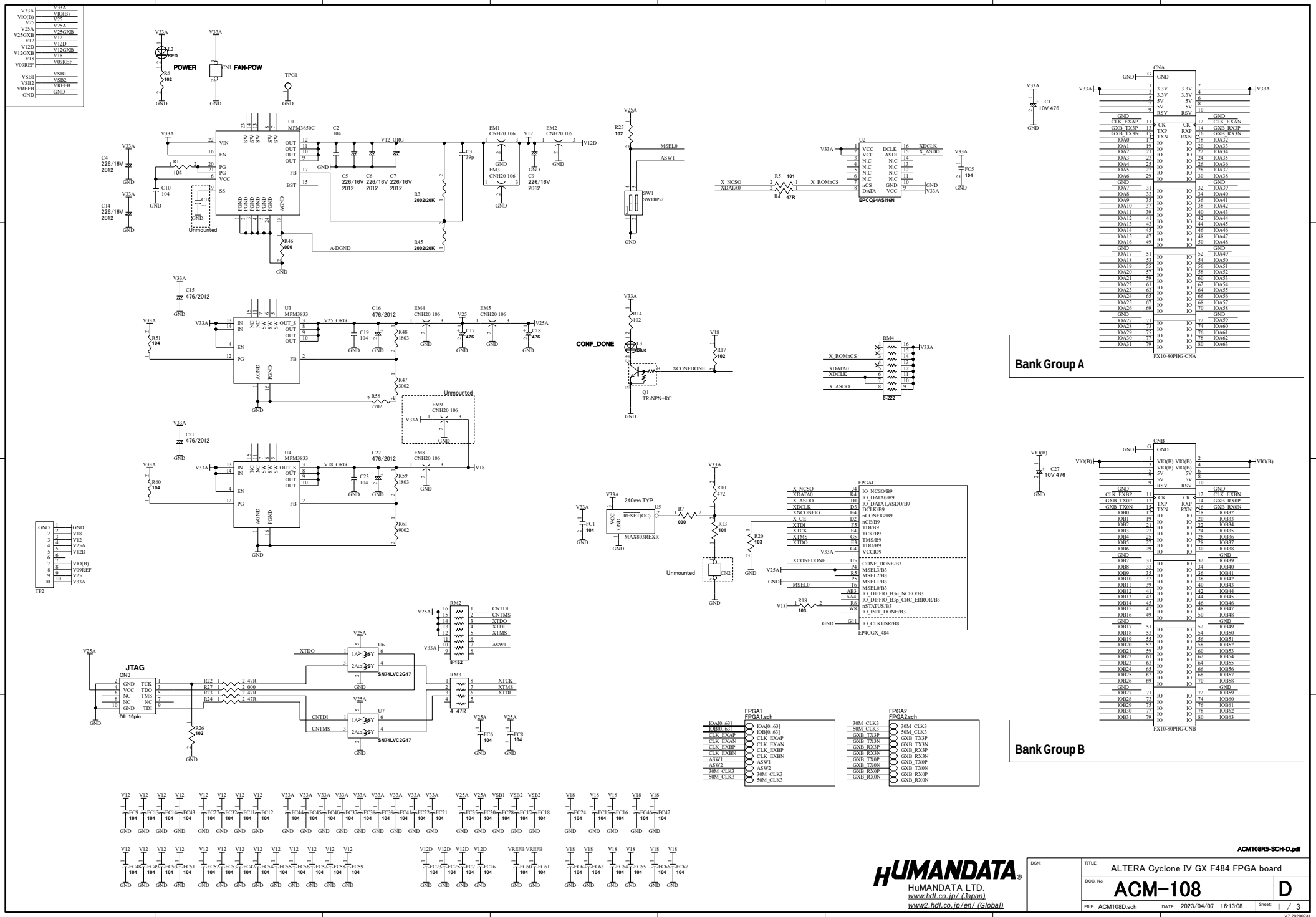
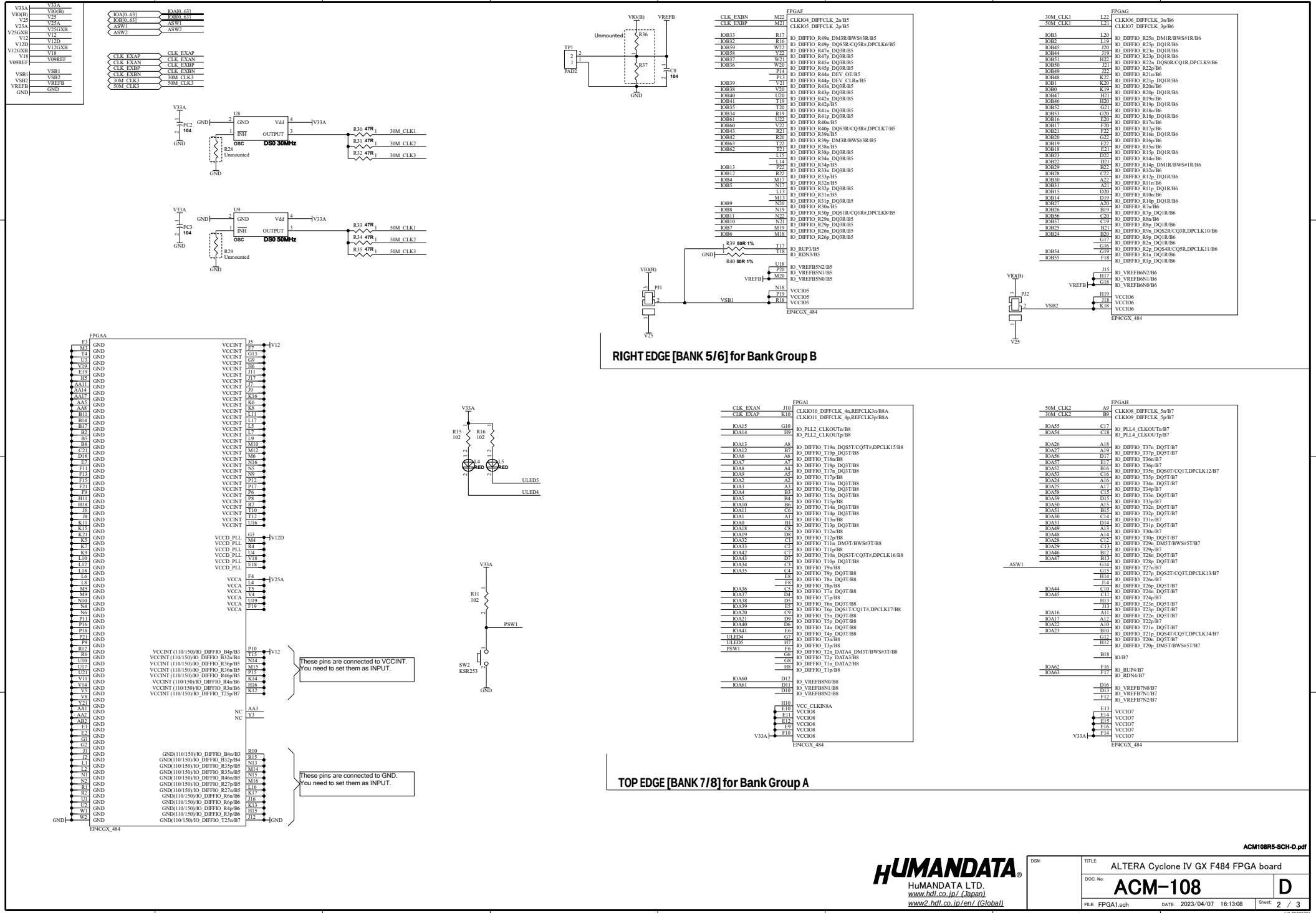
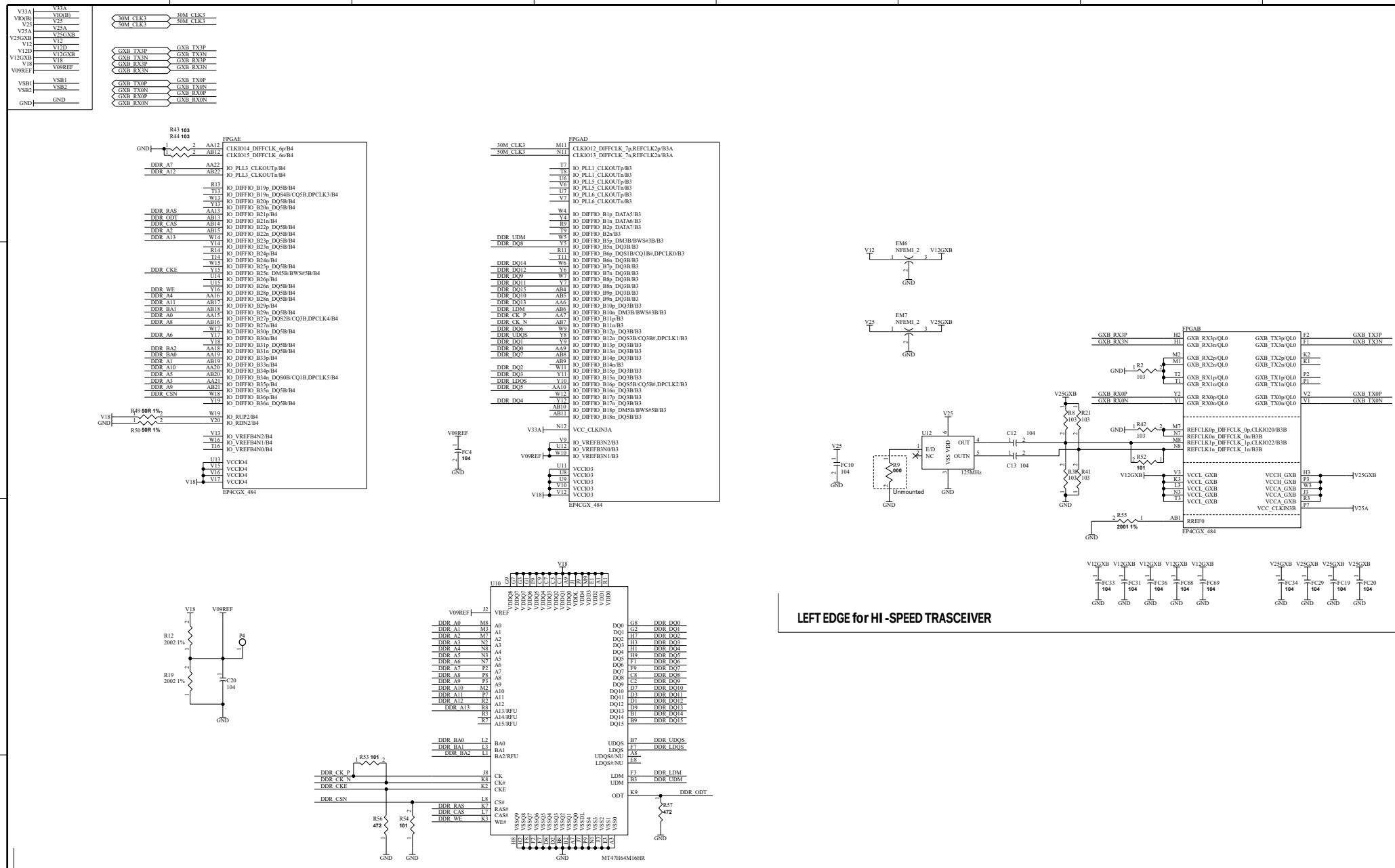

V33A
V25A
V12D
V18
V09REF
V25
VSB1
VSB2
VREFB
GND
POWER
FAN-POW
TPG1
U1 MPM3650C
U2 EPCQ64ASI16N
SW1 SWDIP-2
CNA
CNB
Bank Group A
Bank Group B
CONF_DONE
Unmounted
JTAG
DIL 10pin
SN74LVC2G17
8-152
4-47R
FPGAC
EP4CGX_484
FPGA1 FPGA1.sch
FPGA2 FPGA2.sch
FX10-80PHG-CNA
FX10-80PHG-CNB
ACM108R5-SCH-D.pdf
HuMANDATA LTD.
www.hdl.co.jp/ (Japan)
www2.hdl.co.jp/en/ (Global)
ALTERA Cyclone IV GX F484 FPGA board
ACM−108
D
ACM108D.sch
2023/04/07 16:13:08
1 / 3
V7_20200731


V33A
VIO(B)
V25
V25A
V25GXB
V12
V12D
V12GXB
V18
V09REF
VSB1
VSB2
VREFB
GND
IOA[0..63]
IOB[0..63]
ASW1
ASW2
CLK_EXAP
CLK_EXAN
CLK_EXBP
CLK_EXBN
30M_CLK3
50M_CLK3
FC2
104
U8
INH
OUTPUT
OSC
DS0 30MHz
R28
Unmounted
R30 47R
R31 47R
R32 47R
30M_CLK1
30M_CLK2
30M_CLK3
FC3
U9
DS0 50MHz
R29
R33 47R
R34 47R
R35 47R
50M_CLK1
50M_CLK2
50M_CLK3
FPGAF
CLK_EXBN M22 CLKIO4_DIFFCLK_2n/B5
CLK_EXBP M21 CLKIO5_DIFFCLK_2p/B5
IOB33 R17 IO_DIFFIO_R49n_DM3R/BWS#3R/B5
IOB32 R16 IO_DIFFIO_R49p_DQS5R/CQ5R#,DPCLK6/B5
IOB59 W22 IO_DIFFIO_R47n_DQ3R/B5
IOB58 Y22 IO_DIFFIO_R47p_DQ3R/B5
IOB37 W21 IO_DIFFIO_R45n_DQ3R/B5
IOB36 W20 IO_DIFFIO_R45p_DQ3R/B5
P14 IO_DIFFIO_R44n_DEV_OE/B5
IOB39 P13 IO_DIFFIO_R44p_DEV_CLRn/B5
IOB38 V21 IO_DIFFIO_R43n_DQ3R/B5
IOB40 V20 IO_DIFFIO_R43p_DQ3R/B5
IOB41 U20 IO_DIFFIO_R42n_DQ3R/B5
IOB35 T19 IO_DIFFIO_R42p/B5
IOB34 T20 IO_DIFFIO_R41n_DQ3R/B5
IOB61 R19 IO_DIFFIO_R41p_DQ3R/B5
IOB60 U22 IO_DIFFIO_R40n/B5
IOB43 V22 IO_DIFFIO_R40p_DQS3R/CQ3R#,DPCLK7/B5
IOB42 R21 IO_DIFFIO_R39n/B5
IOB63 R20 IO_DIFFIO_R39p_DM3R/BWS#3R/B5
IOB62 T22 IO_DIFFIO_R38n/B5
T21 IO_DIFFIO_R38p_DQ3R/B5
L15 IO_DIFFIO_R34n_DQ3R/B5
L14 IO_DIFFIO_R34p/B5
IOB13 P22 IO_DIFFIO_R33n_DQ3R/B5
IOB12 R22 IO_DIFFIO_R33p/B5
IOB4 M17 IO_DIFFIO_R32n/B5
IOB5 N17 IO_DIFFIO_R32p_DQ3R/B5
L13 IO_DIFFIO_R31n/B5
M13 IO_DIFFIO_R31p_DQ3R/B5
IOB9 N20 IO_DIFFIO_R30n/B5
IOB8 N19 IO_DIFFIO_R30p_DQS1R/CQ1R#,DPCLK8/B5
IOB11 N22 IO_DIFFIO_R29n_DQ3R/B5
IOB10 N21 IO_DIFFIO_R29p_DQ3R/B5
IOB7 M19 IO_DIFFIO_R26n_DQ3R/B5
IOB6 M18 IO_DIFFIO_R26p_DQ3R/B5
R39 50R 1%
R40 50R 1%
T17 IO_RUP3/B5
T18 IO_RDN3/B5
U18 IO_VREFB3N2/B5
P20 IO_VREFB3N1/B5
M20 IO_VREFB3N0/B5
N18 VCCIO5
P19 VCCIO5
R18 VCCIO5
EP4CGX_484
PJ1
TP1
PAD2
R36
R37
C8
104
Unmounted
FPGAG
30M_CLK1 L22 CLKIO6_DIFFCLK_3n/B6
50M_CLK1 L21 CLKIO7_DIFFCLK_3p/B6
IOB3 L20 IO_DIFFIO_R25n_DM1R/BWS#1R/B6
IOB2 L19 IO_DIFFIO_R25p_DQ1R/B6
IOB45 J20 IO_DIFFIO_R23n_DQ1R/B6
IOB44 J19 IO_DIFFIO_R23p_DQ1R/B6
IOB51 H22 IO_DIFFIO_R22n_DQS0R/CQ1R,DPCLK9/B6
IOB50 J21 IO_DIFFIO_R22p/B6
IOB49 J22 IO_DIFFIO_R21n/B6
IOB48 K22 IO_DIFFIO_R21p_DQ1R/B6
IOB1 K20 IO_DIFFIO_R20n/B6
IOB0 K19 IO_DIFFIO_R20p_DQ1R/B6
IOB47 H21 IO_DIFFIO_R19n/B6
IOB46 H20 IO_DIFFIO_R19p_DQ1R/B6
IOB52 G21 IO_DIFFIO_R18n/B6
IOB53 G20 IO_DIFFIO_R18p_DQ1R/B6
IOB16 E20 IO_DIFFIO_R17n/B6
IOB17 F20 IO_DIFFIO_R17p/B6
IOB21 F22 IO_DIFFIO_R16n_DQ1R/B6
IOB20 G22 IO_DIFFIO_R16p/B6
IOB19 F21 IO_DIFFIO_R15n/B6
IOB18 E21 IO_DIFFIO_R15p_DQ1R/B6
IOB23 D22 IO_DIFFIO_R14n/B6
IOB22 D21 IO_DIFFIO_R14p_DM1R/BWS#1R/B6
IOB29 B22 IO_DIFFIO_R12n/B6
IOB28 C22 IO_DIFFIO_R12p_DQ1R/B6
IOB30 A22 IO_DIFFIO_R11n/B6
IOB31 A21 IO_DIFFIO_R11p_DQ1R/B6
IOB15 D20 IO_DIFFIO_R10n/B6
IOB14 D19 IO_DIFFIO_R10p_DQ1R/B6
IOB27 A20 IO_DIFFIO_R7n/B6
IOB26 B19 IO_DIFFIO_R7p_DQ1R/B6
IOB56 C20 IO_DIFFIO_R8n/B6
IOB57 C19 IO_DIFFIO_R8p_DQ1R/B6
IOB25 B21 IO_DIFFIO_R9n_DQS2R/CQ3R,DPCLK10/B6
IOB24 B20 IO_DIFFIO_R9p_DQ1R/B6
G17 IO_DIFFIO_R2n_DQ1R/B6
G16 IO_DIFFIO_R2p_DQS4R/CQ5R,DPCLK11/B6
IOB54 G19 IO_DIFFIO_R1n_DQ1R/B6
IOB55 F18 IO_DIFFIO_R1p_DQ1R/B6
J15 IO_VREFB6N2/B6
H17 IO_VREFB6N1/B6
G18 IO_VREFB6N0/B6
H19 VCCIO6
J18 VCCIO6
K18 VCCIO6
EP4CGX_484
PJ2
RIGHT EDGE [BANK 5/6] for Bank Group B
FPGAA
F3 GND
M3 GND
T4 GND
U3 GND
V19 GND
E19 GND
H5 GND
AA11 GND
AA14 GND
AA17 GND
AA5 GND
AA8 GND
B11 GND
B14 GND
B17 GND
B2 GND
B5 GND
B8 GND
C21 GND
D18 GND
E7 GND
F11 GND
F13 GND
F15 GND
F21 GND
F9 GND
H11 GND
H18 GND
J6 GND
J8 GND
K11 GND
K15 GND
K21 GND
K5 GND
K7 GND
K9 GND
L10 GND
L12 GND
L18 GND
L6 GND
L8 GND
M5 GND
M9 GND
N10 GND
N4 GND
N6 GND
P11 GND
P16 GND
P18 GND
P21 GND
P9 GND
R12 GND
R6 GND
U10 GND
U17 GND
U21 GND
V11 GND
V14 GND
V5 GND
V8 GND
V21 GND
AA1 GND
AA2 GND
AB2 GND
E1 GND
E2 GND
G1 GND
G2 GND
J1 GND
J2 GND
L1 GND
L2 GND
N1 GND
N2 GND
R1 GND
R2 GND
U1 GND
U2 GND
W1 GND
W2 GND
VCCINT J5
VCCINT F7
VCCINT G13
VCCINT G9
VCCINT H6
VCCINT J11
VCCINT J17
VCCINT J7
VCCINT J9
VCCINT K16
VCCINT K6
VCCINT K8
VCCINT L11
VCCINT L17
VCCINT L5
VCCINT L7
VCCINT L9
VCCINT M10
VCCINT M12
VCCINT M6
VCCINT N16
VCCINT N5
VCCINT N9
VCCINT P12
VCCINT P17
VCCINT P6
VCCINT P8
VCCINT R7
VCCINT T10
VCCINT T12
VCCINT U16
VCCD_PLL G3
VCCD_PLL M4
VCCD_PLL R4
VCCD_PLL U4
VCCD_PLL V18
VCCD_PLL E18
VCCA F4
VCCA L4
VCCA T5
VCCA V4
VCCA U19
VCCA F19
VCCINT (110/150)/IO_DIFFIO_B4p/B3 P10
VCCINT (110/150)/IO_DIFFIO_B32n/B4 T15
VCCINT (110/150)/IO_DIFFIO_R36p/B5 N14
VCCINT (110/150)/IO_DIFFIO_R36n/B5 M15
VCCINT (110/150)/IO_DIFFIO_R46p/B5 P15
VCCINT (110/150)/IO_DIFFIO_R4n/B6 K14
VCCINT (110/150)/IO_DIFFIO_R3n/B6 H16
VCCINT (110/150)/IO_DIFFIO_T25p/B7 K12
These pins are connected to VCCINT.
You need to set them as INPUT.
NC AA3
NC Y3
GND(110/150)/IO_DIFFIO_B4n/B3 R10
GND(110/150)/IO_DIFFIO_B32p/B4 R15
GND(110/150)/IO_DIFFIO_R35p/B5 N13
GND(110/150)/IO_DIFFIO_R35n/B5 M14
GND(110/150)/IO_DIFFIO_R46n/B5 N15
GND(110/150)/IO_DIFFIO_R27p/B5 M16
GND(110/150)/IO_DIFFIO_R27n/B5 L16
GND(110/150)/IO_DIFFIO_R6n/B6 K17
GND(110/150)/IO_DIFFIO_R6p/B6 J16
GND(110/150)/IO_DIFFIO_R4p/B6 K13
GND(110/150)/IO_DIFFIO_R3p/B6 H15
GND(110/150)/IO_DIFFIO_T25n/B7 J12
These pins are connected to GND.
You need to set them as INPUT.
EP4CGX_484
V33A
R15 102
R16 102
LED4 RED
LED5 RED
ULED5
ULED4
R11 102
PSW1
SW2 KSR253
FPGAI
CLK_EXAN J10 CLKIO10_DIFFCLK_4n,REFCLK3n/B8A
CLK_EXAP K10 CLKIO11_DIFFCLK_4p,REFCLK3p/B8A
IOA15 G10 IO_PLL2_CLKOUTn/B8
IOA14 H9 IO_PLL2_CLKOUTp/B8
IOA13 A8 IO_DIFFIO_T19n_DQS5T/CQ5T#,DPCLK15/B8
IOA12 B7 IO_DIFFIO_T19p_DQ3T/B8
IOA6 A6 IO_DIFFIO_T18n/B8
IOA7 A7 IO_DIFFIO_T18p_DQ3T/B8
IOA8 A4 IO_DIFFIO_T17n_DQ3T/B8
IOA9 A5 IO_DIFFIO_T17p/B8
IOA2 A2 IO_DIFFIO_T16n_DQ3T/B8
IOA3 A3 IO_DIFFIO_T16p_DQ3T/B8
IOA4 B3 IO_DIFFIO_T15n_DQ3T/B8
IOA5 B4 IO_DIFFIO_T15p/B8
IOA10 B6 IO_DIFFIO_T14n_DQ3T/B8
IOA11 C6 IO_DIFFIO_T14p_DQ3T/B8
IOA1 A1 IO_DIFFIO_T13n/B8
IOA0 B1 IO_DIFFIO_T13p_DQ3T/B8
IOA18 C8 IO_DIFFIO_T12n/B8
IOA19 D8 IO_DIFFIO_T12p/B8
IOA32 C1 IO_DIFFIO_T11n_DM3T/BWS#3T/B8
IOA33 C2 IO_DIFFIO_T11p/B8
IOA42 C7 IO_DIFFIO_T10n_DQS3T/CQ3T#,DPCLK16/B8
IOA43 D7 IO_DIFFIO_T10p_DQ3T/B8
IOA34 C3 IO_DIFFIO_T9n/B8
IOA35 C4 IO_DIFFIO_T9p_DQ3T/B8
E8 IO_DIFFIO_T8n_DQ3T/B8
F8 IO_DIFFIO_T8p/B8
IOA36 C5 IO_DIFFIO_T7n_DQ3T/B8
IOA37 D4 IO_DIFFIO_T7p/B8
IOA38 D5 IO_DIFFIO_T6n_DQ3T/B8
IOA39 E5 IO_DIFFIO_T6p_DQS1T/CQ1T#,DPCLK17/B8
IOA20 C9 IO_DIFFIO_T5n_DQ3T/B8
IOA21 D9 IO_DIFFIO_T5p_DQ3T/B8
IOA40 D6 IO_DIFFIO_T4n_DQ3T/B8
IOA41 E6 IO_DIFFIO_T4p_DQ3T/B8
ULED4 G7 IO_DIFFIO_T3n/B8
ULED5 H7 IO_DIFFIO_T3p/B8
PSW1 F6 IO_DIFFIO_T2n_DATA4_DM3T/BWS#3T/B8
G6 IO_DIFFIO_T2p_DATA3/B8
G8 IO_DIFFIO_T1n_DATA2/B8
H8 IO_DIFFIO_T1p/B8
IOA60 D12 IO_VREFB8N0/B8
IOA61 D11 IO_VREFB8N1/B8
D10 IO_VREFB8N2/B8
H10 VCC_CLKIN8A
E10 VCCIO8
E11 VCCIO8
E12 VCCIO8
E9 VCCIO8
F10 VCCIO8
EP4CGX_484
FPGAH
50M_CLK2 A9 CLKIO8_DIFFCLK_5n/B7
30M_CLK2 B9 CLKIO9_DIFFCLK_5p/B7
IOA55 C17 IO_PLL4_CLKOUTn/B7
IOA54 C18 IO_PLL4_CLKOUTp/B7
IOA26 A18 IO_DIFFIO_T37n_DQ5T/B7
IOA27 A19 IO_DIFFIO_T37p_DQ5T/B7
IOA56 D17 IO_DIFFIO_T36n/B7
IOA57 E17 IO_DIFFIO_T36p/B7
IOA52 B16 IO_DIFFIO_T35n_DQS0T/CQ1T,DPCLK12/B7
IOA53 C16 IO_DIFFIO_T35p_DQ5T/B7
IOA24 A16 IO_DIFFIO_T34n_DQ5T/B7
IOA25 A17 IO_DIFFIO_T34p/B7
IOA58 C15 IO_DIFFIO_T33n_DQ5T/B7
IOA59 D15 IO_DIFFIO_T33p/B7
IOA50 A15 IO_DIFFIO_T32n_DQ5T/B7
IOA51 B15 IO_DIFFIO_T32p_DQ5T/B7
IOA30 C14 IO_DIFFIO_T31n/B7
IOA31 D14 IO_DIFFIO_T31p_DQ5T/B7
IOA49 A13 IO_DIFFIO_T30n/B7
IOA48 A14 IO_DIFFIO_T30p_DQ5T/B7
IOA28 C12 IO_DIFFIO_T29n_DM5T/BWS#5T/B7
IOA29 C13 IO_DIFFIO_T29p/B7
IOA46 B12 IO_DIFFIO_T28n_DQ5T/B7
IOA47 B13 IO_DIFFIO_T28p_DQ5T/B7
ASW1 G14 IO_DIFFIO_T27n/B7
G15 IO_DIFFIO_T27p_DQS2T/CQ3T,DPCLK13/B7
H14 IO_DIFFIO_T26n/B7
J14 IO_DIFFIO_T26p_DQ5T/B7
IOA44 C10 IO_DIFFIO_T24n_DQ5T/B7
IOA45 C11 IO_DIFFIO_T24p/B7
H13 IO_DIFFIO_T23n_DQ5T/B7
J13 IO_DIFFIO_T23p_DQ5T/B7
IOA16 A11 IO_DIFFIO_T22n_DQ5T/B7
IOA17 A12 IO_DIFFIO_T22p/B7
IOA22 A10 IO_DIFFIO_T21n_DQ5T/B7
IOA23 B10 IO_DIFFIO_T21p_DQ5T/CQ5T,DPCLK14/B7
G12 IO_DIFFIO_T20n_DQ5T/B7
H12 IO_DIFFIO_T20p_DM5T/BWS#5T/B7
B18 IO/B7
IOA62 F16 IO_RUP4/B7
IOA63 F17 IO_RDN4/B7
D16 IO_VREFB7N0/B7
D13 IO_VREFB7N1/B7
F12 IO_VREFB7N2/B7
E13 VCCIO7
E14 VCCIO7
E15 VCCIO7
E16 VCCIO7
F14 VCCIO7
EP4CGX_484
TOP EDGE [BANK 7/8] for Bank Group A
ACM108R5-SCH-D.pdf
HuMANDATA LTD.
www.hdl.co.jp/ (Japan)
www2.hdl.co.jp/en/ (Global)
DSN:
TITLE: ALTERA Cyclone IV GX F484 FPGA board
DOC. No: ACM-108
D
FILE FPGA1.sch DATE: 2023/04/07 16:13:08
Sheet: 2 / 3
V7_20200731



BOTTOM EDGE [BANK 3/4] for DDR2 SDRAM

LEFT EDGE for HI -SPEED TRASCEIVER

ACM108R5-SCH-D.pdf

HuMANDATA LTD.
www.hdl.co.jp/ (Japan)
www2.hdl.co.jp/en/ (Global)

DSN:	
TITLE:	ALTERA Cyclone IV GX F484 FPGA board
DOC. No:	ACM-108 D
FILE	FPGA2.sch
DATE:	2023/04/07 16:13:08
Sheet:	3 / 3

V7_20200731