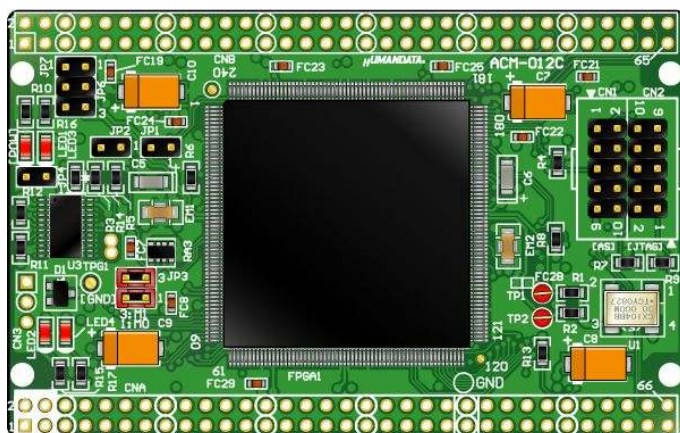




Cyclone ブレッドボード
(カードサイズ)
ACM-012Y
ユーザーズマニュアル
Ver. 1.0



目次


● はじめに	1
● ご注意	1
● 改訂記録	2
1. 製品の内容について	2
2. 開発環境	2
3. 固定ピンについて 【重要】	3
4. 仕様	4
5. 製品概要	5
5.1. 各部の名称	5
5.2. ブロック図	6
5.3. 電源入力	6
5.4. コネクタ (CN1, CN2)	7
6. ジャンプスイッチの説明	8
6.1. コンフィギュレーションモード設定ジャンパ (JP3)	8
6.2. CNB 設定ジャンパ (JP6, JP7)	8
7. FPGA ピン割付け表	9
7.1. ユーザ I/O (CNA)	9
7.2. ユーザ I/O (CNB)	10
7.3. バススイッチ アウトプットイネーブル	10
7.4. 汎用 LED	10
8. 参考資料について	11
9. 付属資料	11
10. お問い合わせについて	11


● はじめに

この度は、Cyclone ブレッドボード/ACM-012Y シリーズをお買い上げいただきまして誠にありがとうございます。

ACM-012Y シリーズは、ALTERA 社の高性能 FPGA Cyclone を用いた評価用ボードで、電源回路、リセット回路、クロック回路、コンフィギュレーション回路、コンフィギュレーションROMなどを装備した、使いやすいボードになっています。I/O 部に 5V 対応バススイッチを搭載しておりますので、5V 系のインタフェースと安心して接続することができます。どうぞご活用ください。

● ご注意

 禁止	1. 本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
	2. 水中、高湿度の場所での使用はご遠慮ください。
	3. 腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください。
	4. 基板表面に他の金属が接触した状態で電源を入れしないでください。
	5. 定格を越える電源を加えないでください。

 注意	6. 本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承願います。
	7. 本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
	8. 本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承願います。
	9. 本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
	10. 本書および、回路図、サンプル回路などを無断で複製、引用、配布することはお断りいたします。
	11. 発煙や発火、異常な発熱があった場合はすぐに電源を切ってください。
	12. ノイズの多い環境での動作は保障しかねますのでご了承ください。
13. 静電気にご注意ください。	

● 改訂記録

日付	バージョン	改訂内容
2012/11/01	1.0	・ 初版

1. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

FPGA ブレッドボード ACM-012Y シリーズ	1
付属品	1
マニュアル(本書)	1*
ユーザー登録はがき	1*

* オーダー毎に各 1 部の場合があります。(ご要望により追加請求できます。)

2. 開発環境

FPGAの内部回路設計には、回路図エディタやHDL入力ツール、論理合成ツール等が必要です。開発ツールの選択はユーザー様で行っていただくようお願いいたします。

当社では開発ツールについてのサポートと搭載デバイスそのもののサポートは一切行っておりません。

本マニュアルは、マニュアル作成時に当社で使用している開発ツールを元に作成しています。

3. 固定ピンについて **【重要】**

本ボードでは、一部の I/O ピンが GND または VCCINT (1.5V) に固定されています。デバイスによっては、ダミー入力として他に使わないようにする必要があります。

EP1C12 では GND や VCCINT になっているものの、より小さなデバイスでは I/O として割り付けられています。

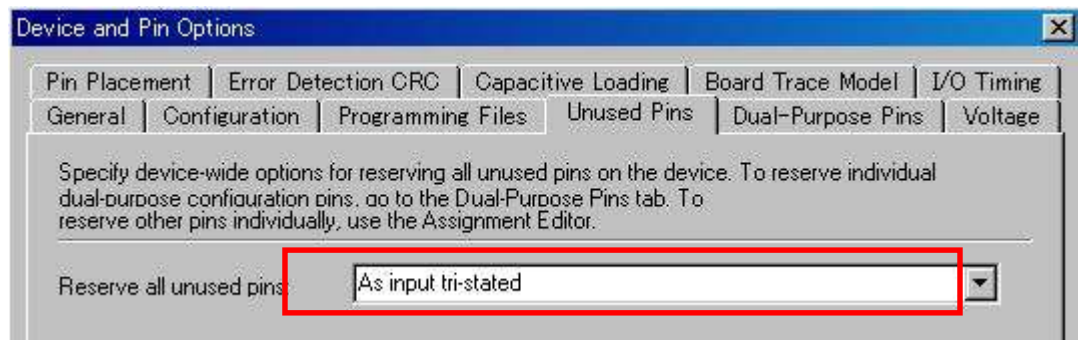
固定ピン一覧

NET LABEL	FPGA ピン#
GND	80
GND	96
GND	102
GND	199
GND	205
GND	221

NET LABEL	FPGA ピン#
VCCINT	81
VCCINT	97
VCCINT	103
VCCINT	198
VCCINT	204
VCCINT	220

ダミー入力とする方法によらず未使用ピンを全て入力とすることもできます。Quartus II の Device Option により設定できます。以下に設定方法を示します。

1. **【Assignments -> Device】** をクリックします
2. **【Device and Pin Options..】** をクリックします
3. **【Reserve all unused pins】** を **【As input tri-stated】** に設定します



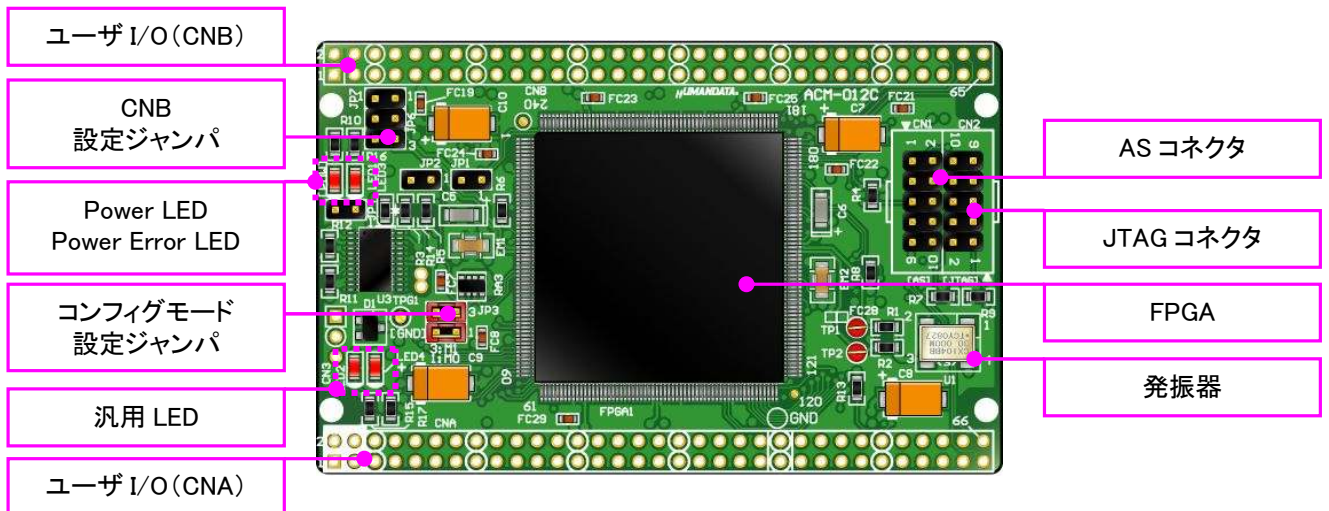
4. 仕様

製品型番	ACM-012Y-6	ACM-012Y-12
搭載 FPGA	EP1C6Q240C8N	EP1C12Q240C8N
コンフィグ ROM	EPCS4S18N (ALTERA, 4Mbit)	
バススイッチ	SN74CB3T3245PWR (Texas Instruments)	
電源	DC 5.0V (内部電源はオンボードで生成)	
消費電流	N/A (詳細は FPGA データシートご参照)	
基板寸法	86 x 54 [mm]	
質量	約 30 [g]	
ユーザ I/O	100 本	
I/O コネクタ	66 ピンスルーホール 0.9[mmφ] × 2 組 2.54mm ピッチ	
プリント基板	ガラスエポキシ 6 層基板 1.6t	
オンボードクロック	30MHz (外部供給可能)	
コンフィグ用リセット回路	内蔵 (320ms TYP)	
JTAG コネクタ	DIL10 ピンヘッダ 2.54mm ピッチ	
AS コネクタ	DIL10 ピンヘッダ 2.54mm ピッチ	
ステータス LED	2 個 (Power、Power-Error)	
汎用 LED	2 個	
付属品	DIL80 ピンヘッダ(任意にカット可能) 2 本 ジャンパソケット 4 個	

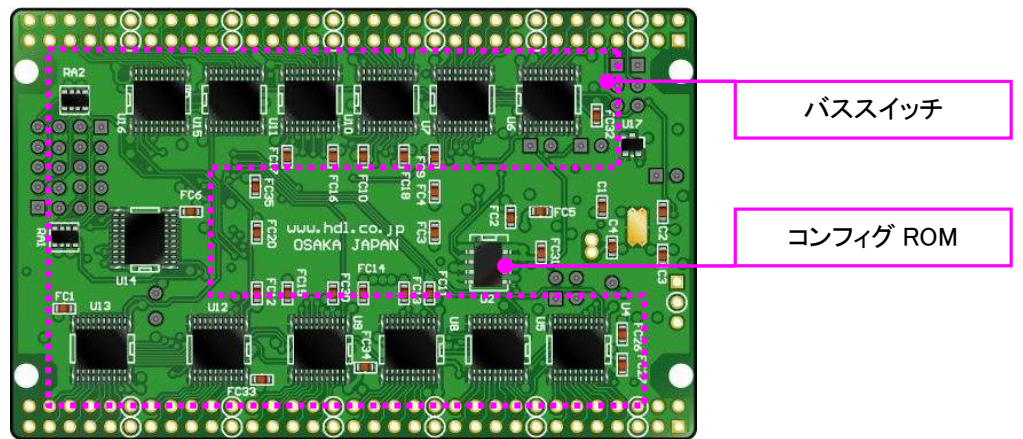
* これらの部品や仕様は変更となる場合があります。

5. 製品概要

5.1. 各部の名称

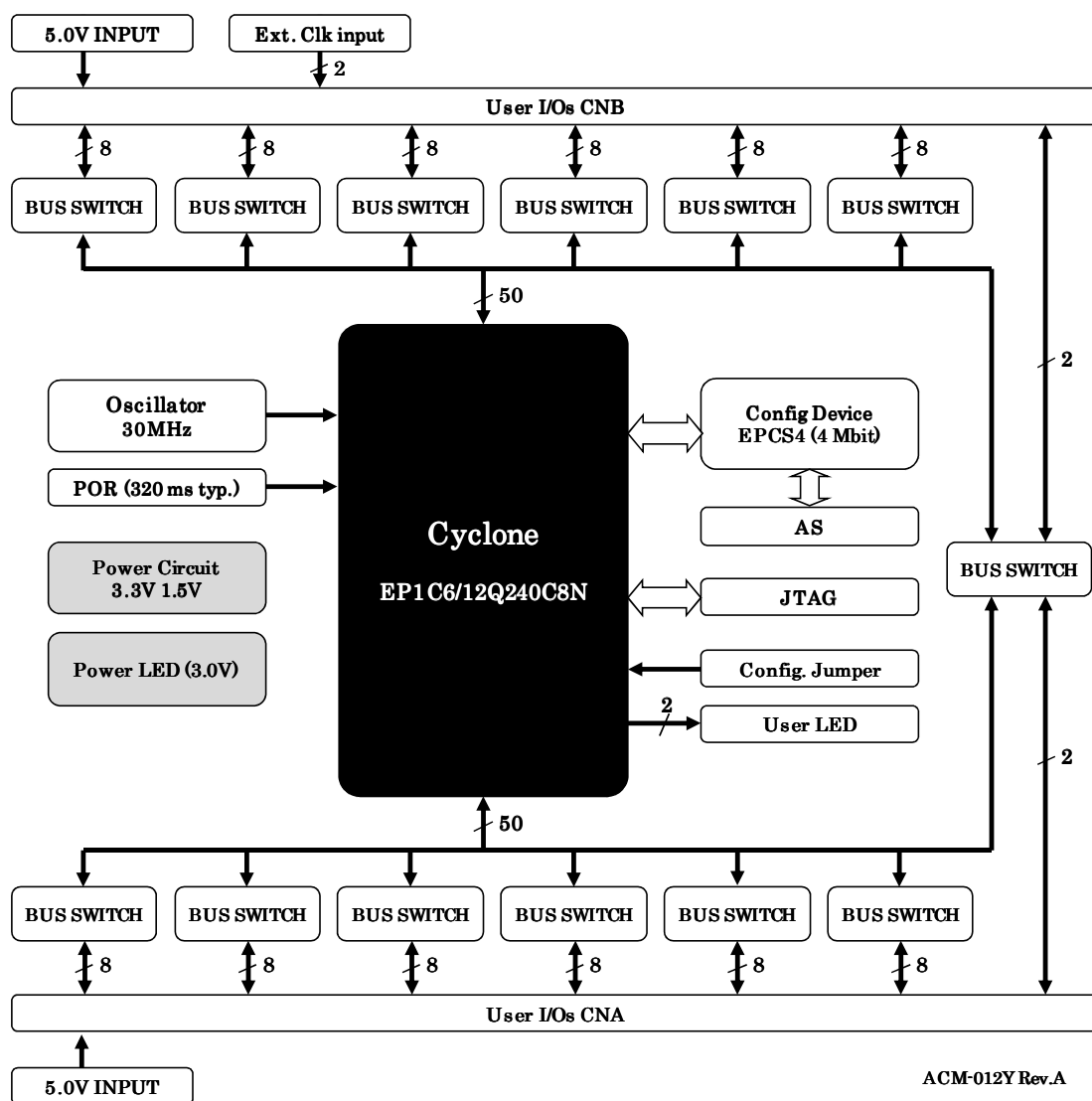


部品面



はんだ面

5.2. ブロック図



5.3. 電源入力

本ボードは、DC 5.0V 単一電源で動作します。外部から供給する 5.0V 電源は充分安定して、充分な余裕のあるものをご用意ください。

電源は、CNA、CNB から供給してください。また電源の立ち上がりは単調増加である必要があります。良質の電源を使用するようにしてください。

5.4. コネクタ (CN1, CN2)

JTAG コネクタ (CN2) は FPGA へのコンフィギュレーション時に使用します。ピン配置は次表のとおりです。

信号	ピン番号		方向
TCK	1	2	GND
TDO	3	4	VCC
TMS	5	6	-
-	7	8	-
TDI	9	10	GND

AS コネクタ (CN1) はコンフィギュレーション ROM (EPCS) への ISP (In System Programming) 時に使用します。ピン配置は次表のとおりです。

信号	ピン番号		方向
DCLK	1	2	GND
CONF_DONE	3	4	VCC
nCONFIG	5	6	-
DATAOUT	7	8	-
ASDI	9	10	GND

注意

ダウンロードケーブルとコネクタの対応に注意して接続して下さい。

6. ジャンプスイッチの説明

6.1. コンフィギュレーションモード設定ジャンパ (JP3)

JP3 は FPGA のコンフィギュレーションモードピン (MSEL0, MSEL1) を設定します。コンフィグ ROM へのデータ書込や、電源投入時に ROM から FPGA をコンフィギュレーションするには AS モードに設定してください。

(ALTERA 社データシートより)

MSEL1	MSEL0	Configuration Scheme
0	0	AS
0	1	PS
0	1	JTAG-based (1)

Note to Table 13-2:

- (1) JTAG-based configuration takes precedence over other schemes, which means that MSEL pin settings are ignored.

コンフィギュレーション モード	JP3 [3-4] (MSEL1)	JP3 [1-2] (MSEL0)
AS	ショート (0)	ショート (0)
JTAG	ショート (0)	オープン (1)

6.2. CNB 設定ジャンパ (JP6, JP7)

JP6, JP7 により、CNB コネクタ 7, 8 番ピンの接続を切り替えることができます。

JP6	CNB (7) への接続
1-2 間ショート	外部クロック入力 (EXCLK0)
2-3 間ショート	汎用 I/O (IOB0)

JP7	CNB (8) への接続
1-2 間ショート	外部クロック入力 (EXCLK1)
2-3 間ショート	汎用 I/O (IOB1)

7. FPGA ピン割付け表

7.1. ユーザ I/O (CNA)

NET LABEL	FPGA ピン	CNA		FPGA ピン	NET LABEL
	電源予備	1	2	電源予備	
V50	5V	3	4	5V	V50
GND	GND	5	6	GND	GND
IOA0	53	7	8	54	IOA1
IOA2	55	9	10	56	IOA3
IOA4	57	11	12	58	IOA5
IOA6	59	13	14	60	IOA7
GND	GND	15	16	GND	GND
IOA8	61	17	18	62	IOA9
IOA10	63	19	20	64	IOA11
IOA12	65	21	22	66	IOA13
IOA14	67	23	24	68	IOA15
GND	GND	25	26	GND	GND
IOA16	73	27	28	74	IOA17
IOA18	75	29	30	76	IOA19
IOA20	77	31	32	78	IOA21
IOA22	79	33	34	82	IOA23
GND	GND	35	36	GND	GND
IOA24	83	37	38	84	IOA25
IOA26	85	39	40	86	IOA27
IOA28	87	41	42	88	IOA29
IOA30	93	43	44	94	IOA31
GND	GND	45	46	GND	GND
IOA32	95	47	48	98	IOA33
IOA34	99	49	50	100	IOA35
IOA36	101	51	52	104	IOA37
IOA38	105	53	54	106	IOA39
GND	GND	55	56	GND	GND
IOA40	107	57	58	108	IOA41
IOA42	113	59	60	114	IOA43
IOA44	115	61	62	116	IOA45
IOA46	117	63	64	118	IOA47
IOA48	120	65	66	119	IOA49

7.2. ユーザ I/O (CNB)

NET LABEL	FPGA ピン	CNB		FPGA ピン	NET LABEL
	電源予備	1	2	電源予備	
V50	5V	3	4	5V	V50
GND	GND	5	6	GND	GND
CKL0/I0B0	28/238	7	8	29/237	CKL1/I0B1
I0B2	236	9	10	235	I0B3
I0B4	234	11	12	233	I0B5
I0B6	228	13	14	227	I0B7
GND	GND	15	16	GND	GND
I0B8	226	17	18	225	I0B9
I0B10	224	19	20	223	I0B11
I0B12	222	21	22	219	I0B13
I0B14	218	23	24	217	I0B15
GND	GND	25	26	GND	GND
I0B16	216	27	28	215	I0B17
I0B18	214	29	30	213	I0B19
I0B20	208	31	32	207	I0B21
I0B22	206	33	34	203	I0B23
GND	GND	35	36	GND	GND
I0B24	202	37	38	201	I0B25
I0B26	200	39	40	197	I0B27
I0B28	196	41	42	195	I0B29
I0B30	194	43	44	193	I0B31
GND	GND	45	46	GND	GND
I0B32	188	47	48	187	I0B33
I0B34	186	49	50	185	I0B35
I0B36	184	51	52	183	I0B37
I0B38	182	53	54	181	I0B39
GND	GND	55	56	GND	GND
I0B40	179	57	58	180	I0B41
I0B42	177	59	60	178	I0B43
I0B44	175	61	62	176	I0B45
I0B46	173	63	64	174	I0B47
I0B48	170	65	66	169	I0B49

7.3. バススイッチ アウトプットイネーブル

NET LABEL	FPGA ピン
OEX	141

7.4. 汎用 LED

LED	FPGA ピン
LED2	47
LED4	48

8. 参考資料について

改訂資料やその他参考資料は、必要に応じて各製品の資料ページに公開致します。

<http://www.hdl.co.jp/ftpdata/acm-012Y/index.html>

http://www.hdl.co.jp/support_c.html

- 回路図
- ピン割付表
- 外形図
- ネットリスト
- ...等

また下記サポートページも合わせてご活用ください。

<http://www.hdl.co.jp/spc/>

9. 付属資料

1. 基板外形図
2. 回路図（別紙）

10. お問い合わせについて

お問い合わせ時は、製品型番とシリアル番号を添えて下さるようお願い致します。

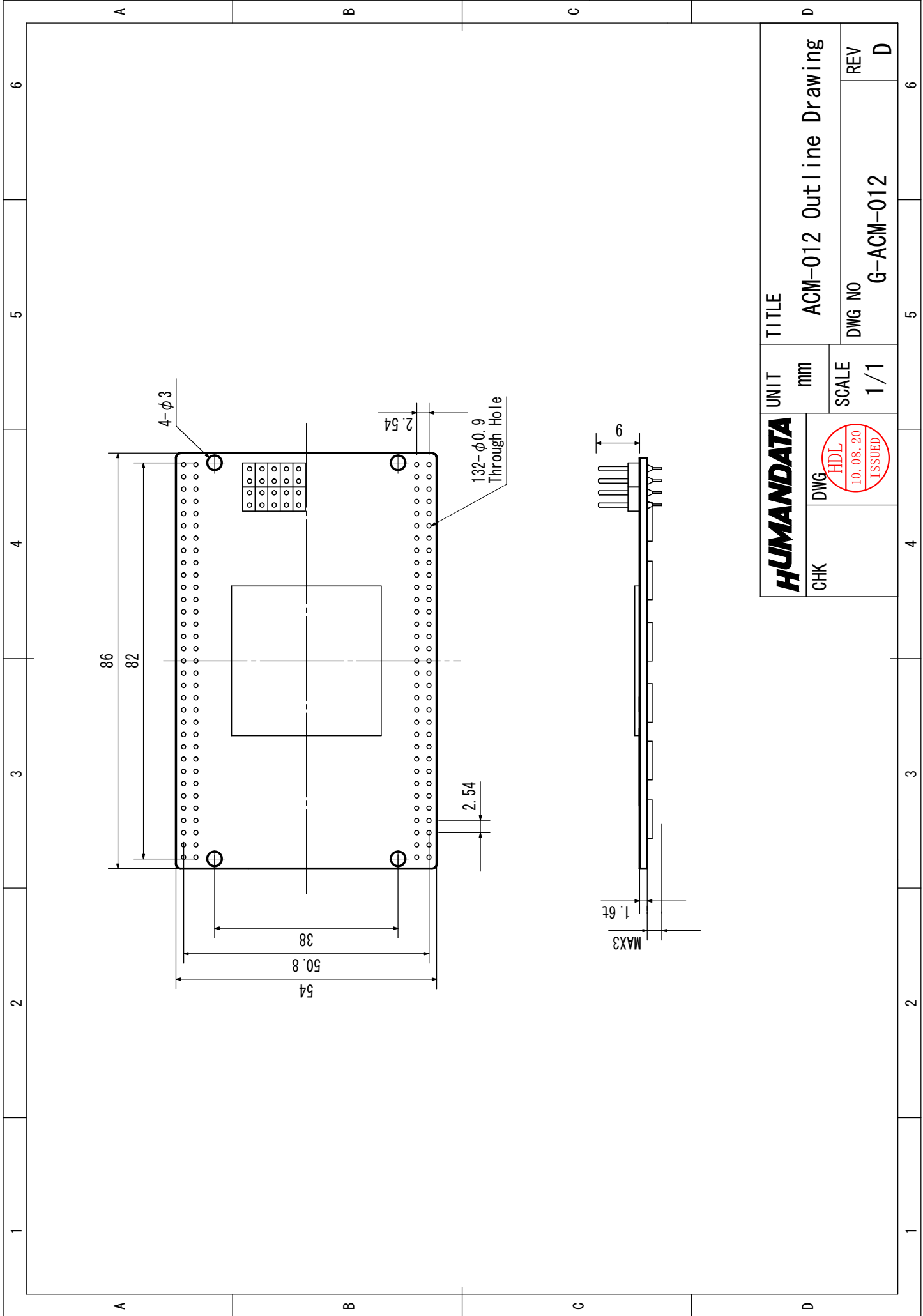
e-mail の場合は、SPC2@hdl.co.jp へご連絡ください。


または、当社ホームページに設置のお問い合わせフォームからお問い合わせください。

技術的な内容にお電話でご対応するのは困難な場合がございます。可能な限りメールなどをご利用くださるようご協力をお願いいたします。

おことわり

当社では、開発ツールの使用方法や FPGA などのデバイスそのものについて、サポート外とさせていただきます。あらかじめご了承下さいませ。



HUMANDATA	UNIT	TITLE	
	mm	ACM-012 Outline Drawing	
CHK	DWG	DWG NO	REV
		G-ACM-012	D
		SCALE	
		1/1	
			

Cyclone ブレッドボード

ACM-012Y シリーズ
ユーザーズマニュアル

2012/11/01 Ver. 1.0

有限会社ヒューマンデータ

〒567-0034
大阪府茨木市中穂積 1-2-10
ジブラルタ生命茨木ビル

TEL 072-620-2002
FAX 072-620-2003
URL <http://www.hdl.co.jp/>
