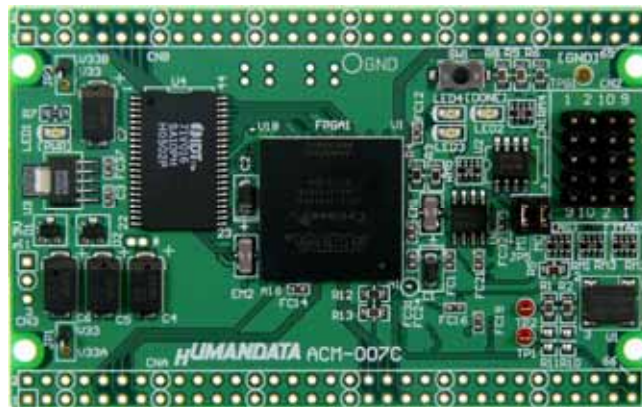


Cyclone ブレッドボード
ACM-007 シリーズ
ユーザズマニュアル
初版



ヒューマンデータ

目次

はじめに	1
ご注意	1
1. 製品の内容について	2
2. 仕様	2
3. 各部の名称	3
3.1. 電源入力	4
3.2. JTAG コネクタ	4
3.3. AS コネクタ	5
4. ピン割付表	6
4.1. ユーザ I/O	6
4.2. SRAM	8
4.3. FLASH-ROM	8
4.4. SDRAM	9
5. ACM-007 シリーズ 参考資料について	10
6. 付属資料	10

はじめに

この度は、Cyclone ブレッドボード / ACM-007 シリーズをお買い上げいただきまして誠にありがとうございます。

ACM-007 シリーズは、アルテラ社の高性能 FPGA である Cyclone を用いた評価用ボードで、電源回路、リセット回路、クロック回路、コンフィグレーション回路、ISP 可能なコンフィグレーション ROM などを装備した使いやすいボードになっています。

どうぞご活用ください。

ご注意

1. 本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください。
2. 本書の内容については万全の記して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
3. 本製品の運用の結果につきましては、2 . 項にかかわらず当社は責任を負いかねますので、ご了承ください。
4. 本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
5. 本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします。

1. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

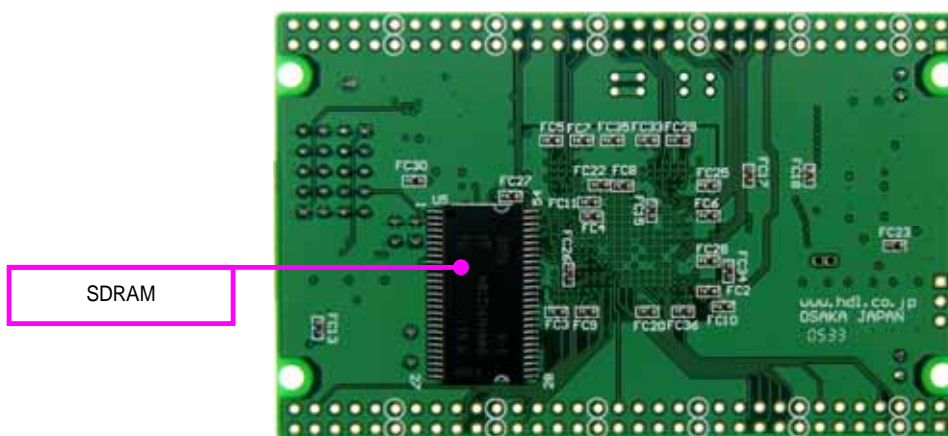
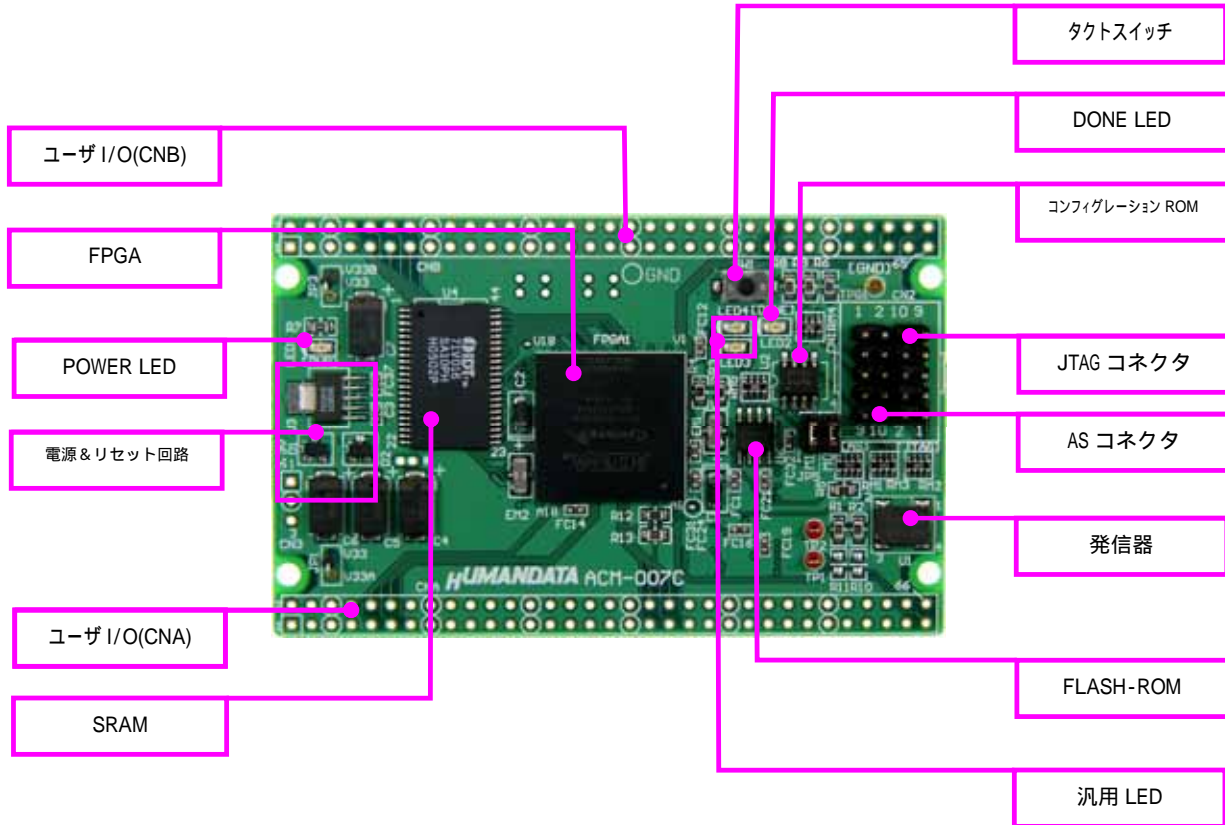
FPGA ブレッドボード	ACM-007 シリーズ	1
付属品		1
マニュアル (本書)		1
ユーザー登録はがき		1

2. 仕様

製品型番	ACM-007-4C8	ACM-007-12C8	ACM-007-20C8
搭載 FPGA	EP1C4F324C8	EP1C12F324C8	EP1C20F324C8
電源	DC 3.3V (内部に必要な 1.5V 生成回路内蔵)		
消費電流	N/A (詳細は FPGA データシートご参照)		
外形寸法	86 × 54 [mm]		
重量	約 25 [g]		
ユーザ I/O	100 本(50 本 × 2)		
I/O コネクタ	66 ピンスルーホール 0.9[mm] × 2 組 2.54mm ピッチ		
プリント基板	ガラスエポキシ 8 層基板 1.6t		
コンフィグレーション ROM	EPCS4SI8 (ALTERA)		
SRAM	IDT71V016SA10PH (IDT) *1		
SDRAM	MT48LC16M16A2TG-75 (MICRON) *1		
シリアル FLASH-ROM	M25P40-VMN6P (STM) *1		
クロック	オンボード 30MHz、外部供給可能		
リセット回路	内蔵 (200ms TYP)		
JTAG コネクタ	DIP10 ピンヘッダ 2.54mm ピッチ		
AS コネクタ	DIP10 ピンヘッダ 2.54mm ピッチ		
ステータス LED	2 個 (POWER-LED , DONE-LED)		
汎用 LED	2 個		
汎用タクトスイッチ	1 個		
付属品	DIP80 ピンヘッダ 2 個(任意にカット可能) ジャンパソケット 2 個		

*1 互換品に変更されることがあります

3. 各部の名称



3.1. 電源入力

本ボードは、DC 3.3V 単一電源で動作します。

外部から供給する 3.3V 電源は充分安定して、充分な余裕のあるものをご用意ください。

電源は CAN、CNB から供給してください。

3.2. JTAG コネクタ

FPGA へのコンフィグレーション時に使用します。

ピン配置は次表のとおりです。

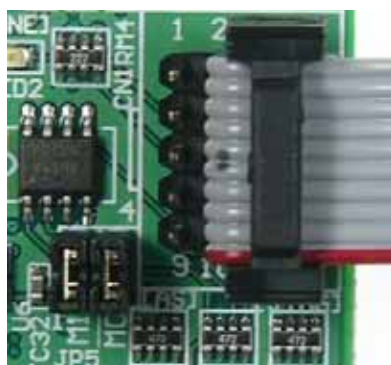
CN2

回路図上信号名	ダウンロードケーブル 信号名	ピン番号	ピン番号	ダウンロードケーブル 信号名	回路図上信号名
XTCK	TCK	1	2	GND	GND
XTDO	TDO	3	4	VCC(3.3V)	VCC(3.3V)
XTMS	TMS	5	6	-	-
-	-	7	8	-	-
XTDI	TDI	9	10	GND	GND

弊社製ダウンロードケーブル B L 3、B L K I T の 10 ピンコネクタと 1 : 1 で対応しています。

ALTERA 社の純正ケーブルを用いることもできます。

CN2、CN1 は逆さし防止のため、逆向きに実装されています。



3.3.AS コネクタ

コンフィグレーション ROM(EPCS)への ISP (In System Programming) 時に使用します。

ピン配置は次表のとおりです。

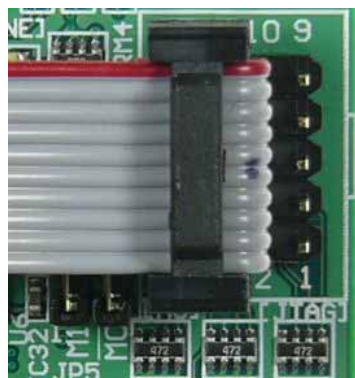
CN1

回路図上信号名	ダウンロードケーブル 信号名	ピン番号	ピン番号	ダウンロードケーブル 信号名	回路頭上信号名
XDCLK	DCLK	1	2	GND	GND
XCONFDONE	CONF_DONE	3	4	VCC(3.3V)	VCC(3.3V)
XNCONFIG	nCONFIG	5	6	nCE	nCE
XDATA0	DATAOUT	7	8	nCS	nCS
X_ASDO	ASDI	9	10	GND	GND

弊社製ダウンロードケーブル B L 3、B L K I T の 10 ピンコネクタと 1 : 1 で対応しています。

ALTERA 社の純正ケーブルを用いることもできます。

CN2、CN1 は逆さし防止のため、逆向きに実装されています



4. ピン割付表

4.1. ユーザ I/O

CNA

NET LABEL	FPGA ピン #	CNA ピン #	FPGA ピン #	NET LABEL
	3.3V	1	2	3.3V
	N.C	3	4	N.C
GND	GND	5	6	GND
IOA0	C16	7	8	B16
IOA2	A15	9	10	A13
IOA4	A12	11	12	A11
IOA6	A10	13	14	B15
GND	GND	15	16	GND
IOA8	B14	17	18	B13
IOA10	B12	19	20	B11
IOA12	B10	21	22	C15
IOA14	C14	23	24	C13
GND	GND	25	26	GND
IOA16	C12	27	28	C11
IOA18	C10	29	30	D14
IOA20	D13	31	32	D12
IOA22	D11	33	34	D10
GND	GND	35	36	GND
IOA24	A9	37	38	A8
IOA26	A7	39	40	A6
IOA28	A4	41	42	B9
IOA30	B8	43	44	B7
GND	GND	45	46	GND
IOA32	B6	47	48	B5
IOA34	B4	49	50	B3
IOA36	C9	51	52	C8
IOA38	C7	53	54	C6
GND	GND	55	56	GND
IOA40	C5	57	58	C4
IOA42	D9	59	60	D8
IOA44	D7	61	62	D6
IOA46	D5	63	64	E8
IOA48	E7 *1	65	66	E6 *2

*1 抵抗を介して FPGA ピン#J16(NET LABEL CLK-C)に接続可能

*2 抵抗を介して FPGA ピン#J15(NET LABEL CLK-D)に接続可能

CNB

NET LABEL	FPGA ピン #	CNB ピン #		FPGA ピン #	NET LABEL
	3.3V	1	2	3.3V	
	N.C	3	4	N.C	
GND	GND	5	6	GND	GND
IOB0	D18	7	8	F18	IOB1
IOB2	G18	9	10	H18	IOB3
IOB4	L18	11	12	M18	IOB5
IOB6	N18	13	14	R18	IOB7
GND	GND	15	16	GND	GND
IOB8	C17	17	18	D17	IOB9
IOB10	E17	19	20	F17	IOB11
IOB12	G17	21	22	H17	IOB13
IOB14	L17	23	24	M17	IOB15
GND	GND	25	26	GND	GND
IOB16	N17	27	28	P17	IOB17
IOB18	R17	29	30	T17	IOB19
IOB20	T16	31	32	R16	IOB21
IOB22	P16	33	34	N16	IOB23
GND	GND	35	36	GND	GND
IOB24	T3	37	38	R3	IOB25
IOB26	P2	39	40	N3	IOB27
IOB28	N4	41	42	L3	IOB29
IOB30	H3	43	44	T2	IOB31
GND	GND	45	46	GND	GND
IOB32	R2	47	48	R1	IOB33
IOB34	N2	49	50	N1	IOB35
IOB36	M2	51	52	M1	IOB37
IOB38	L2	53	54	P4	IOB39
GND	GND	55	56	GND	GND
IOB40	H2	57	58	H1	IOB41
IOB42	G2	59	60	G1	IOB43
IOB44	F2	61	62	F1	IOB45
IOB46	E2	63	64	D2	IOB47
IOB48	D1 *3	65	66	C2 *4	IOB49

*3 抵抗を介して FPGA ピン#J3(NET LABEL CLK-A)に接続

*4 抵抗を介して FPGA ピン#J4(NET LABEL CLK-B)に接続

4.2. SRAM

SRAM (IDT71V016SA10PH)

SRAM ピン #	NET LABEL	FPGA ピン #
1	RAM A4	U3
2	RAM A3	U4
3	RAM A2	U5
4	RAM A1	U6
5	RAM A0	U7
6	RAM CS	U8
7	RAM D0	U9
8	RAM D1	U10
9	RAM D2	U11
10	RAM D3	U12
11	3.3V	3.3V
12	GND	GND
13	RAM D4	P13
14	RAM D5	P12
15	RAM D6	P10
16	RAM D7	P9
17	RAM WE	T12
18	RAM A15	P7
19	RAM A14	P6
20	RAM A13	R5
21	RAM A12	R4
22	N.C	N.C

SRAM ピン #	NET LABEL	FPGA ピン #
23	N.C	N.C
24	RAM A11	T11
25	RAM A10	T13
26	RAM A9	T14
27	RAM A8	U13
28	N.C	N.C
29	RAM D8	T15
30	RAM D9	U14
31	RAM D10	U16
32	RAM D11	U15
33	3.3V	3.3V
34	GND	GND
35	RAM D12	V15
36	RAM D13	V13
37	RAM D14	V12
38	RAM D15	V11
39	RAM BLE	V10
40	RAM BHE	V9
41	RAM OE	V8
42	RAM A7	V7
43	RAM A6	V6
44	RAM A5	V4

4.3. FLASH-ROM

FLASH-ROM (M25P40-VMN6P)

FLASH-ROM ピン #	NET LABEL	FPGA ピン #
1	FMCS0	P3
2	FMQ	M3
3	FMWPO	L4
4	GND	GND
5	FMD	K4
6	FMCK	K5
7	FMHOLD	H4
8	3.3V	3.3V

4.4.SDRAM

SDRAM (MT48LC16M16A2TG-75)

SDRAM ピン #	NET LABEL	FPGA ピン #
1	3.3V	3.3V
2	DRAMD0	R15
3	3.3V	3.3V
4	DRAMD1	P15
5	DRAMD2	N15
6	GND	GND
7	DRAMD3	M15
8	DRAMD4	L15
9	3.3V	3.3V
10	DRAMD5	H15
11	DRAMD6	G15
12	GND	GND
13	DRAMD7	F15
14	3.3V	3.3V
15	SDLDQM	K16
16	nSDWE	J13
17	nSDCAS	H13
18	nSDRAS	J14
19	nSDCS	H14
20	SDBS0	G13
21	SDBS1	G14
22	SDADD10	F13
23	SDADD0	F14
24	SDADD1	E14
25	SDADD2	D15
26	SDADD3	E15
27	3.3V	3.3V

SDRAM ピン #	NET LABEL	FPGA ピン #
28	GND	GND
29	SDADD4	F5
30	SDADD5	F4
31	SDADD6	F3
32	SDADD7	G6
33	SDADD8	G5
34	SDADD9	G4
35	SDADD11	G3
36	SDADD12	H6
37	nSDCLKE	H5
38	SDDCLK	K15
39	SDUDQM	M5
40	N.C	N.C
41	GND	GND
42	DRAMD8	M4
43	3.3V	3.3V
44	DRAMD9	D16
45	DRAMD10	E16
46	GND	GND
47	DRAMD11	E5
48	DRAMD12	F6
49	3.3V	3.3V
50	DRAMD13	H16
51	DRAMD14	L16
52	GND	GND
53	DRAMD15	M16
54	GND	GND

5.ACM-007 シリーズ 参考資料について

追加資料や参考資料がつけられた場合は
製品サポートページ

http://www.hdl.co.jp/support_c.html

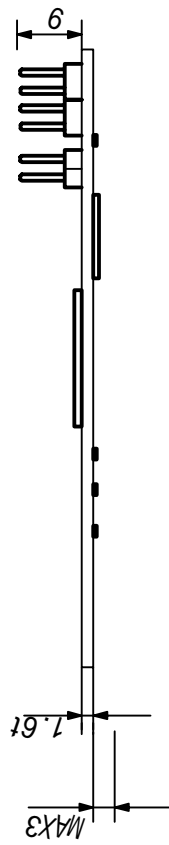
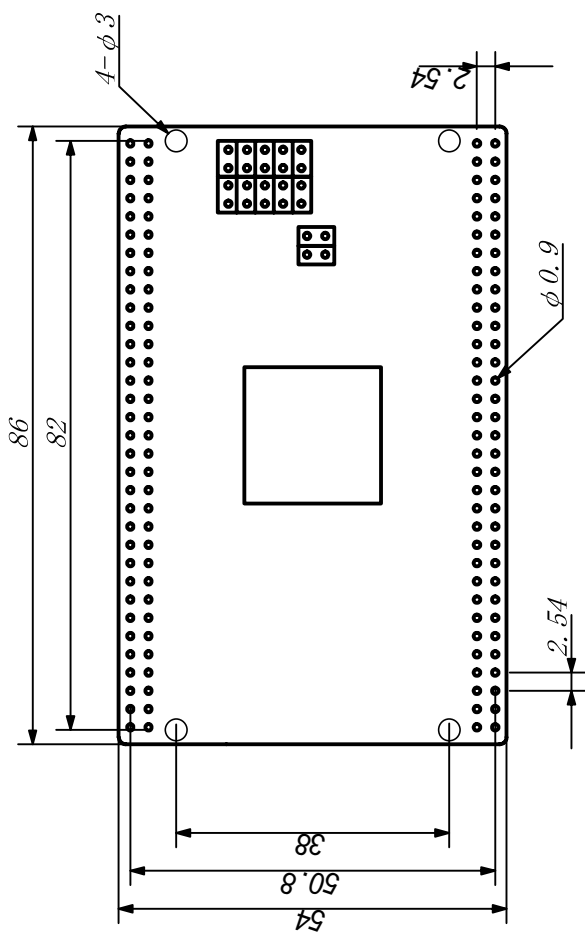
にデータをアップロードすることにいたします。

拡張子 “.exe” のときは、自己解凍ファイルといたします。

ときどきチェックしていただき必要に応じてご利用くださいませ。

6. 付属資料

- 1 . 基板回路図
- 2 . 外形寸法図



HUMANDATA		UNIT	TITLE
CHK	DWG	SIZE	ACM-007シリーズ 外形寸法
		DWG NO	REV
		G-ACM-007	A

Cyclone ブレッドボード

ACM-007 シリーズ

ユーザーズマニュアル

2005/09/14 初版

有限会社ヒューマンデータ

〒567-0034

大阪府茨木市中穂積1-2-51

シャトー春日第3ビル

TEL 072-620-2002

FAX 072-620-2003

URL <http://www.hdl.co.jp/>

Mail support@hdl.co.jp
