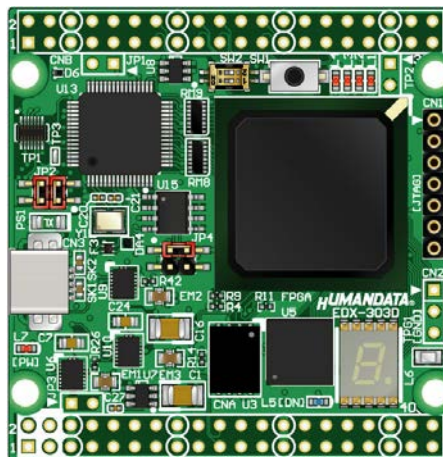


Spartan-7 USB-FPGA ボード

EDX-303 シリーズ Rev3

ユーザーズマニュアル

Ver. 3.0



ヒューマンデータ

目 次

● はじめに	1
● ご注意	1
● 改訂記録	2
1. 製品の内容について	2
2. 開発環境	2
3. 仕様	3
4. 製品説明	4
4.1. 各部の名称	4
4.2. ブロック図	5
4.3. ボード電源, USBバスパワー設定ジャンパ	6
4.4. I/O用電源	6
4.5. 発振器	7
4.6. 汎用スイッチ	7
4.7. 汎用LED、7セグメントLED	7
4.8. MRAM	7
4.9. デバッグI/F	7
4.10. 設定スイッチ	7
4.11. FT2232H設定ジャンパ	8
5. デバイスドライバのインストール	8
6. FPGA コンフィギュレーション	9
6.1. 専用ツールを使用する	9
6.2. JTAGダウンロードケーブルを使用する	9
6.3. コンフィギュレーションROMを使用する	10
7. FT2232H EEPROM 設定	10
8. 製品サポートページ	11
9. お問い合わせについて	11

● はじめに

この度は USB-FPGA ボード EDX-303 をお買い上げ頂き、ありがとうございます。



Spartan-7 搭載 USB-FPGA ボード EDX-303 は、USB インタフェースをもつ PC に接続し、AMD 社の開発ソフト (Vivado) により設計した回路を USB 経由でコンフィギュレーションできる USB-FPGA ボードです。

USB コントローラに FTDI 社の FT2232H を採用しており、FPGA とのアプリケーション通信にご使用いただけます。アプリケーション通信は仮想 COM ポートドライバより行うことができます。

専用コンフィギュレーションツール「BBC[EDX-303]」により、USB ケーブルのみで FPGA のコンフィギュレーション、コンフィギュレーション ROM への書込みを行うことが出来ます。

AMD 社提供の開発環境などのインストールが必要ありませんので、検査治具などにも便利にご利用いただけます。どうぞご活用ください。

● ご注意

 禁止	1	本製品には、民生用の一般電子部品が使用されています。 宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途での使用はご遠慮ください。
	2	水中、高湿度の場所での使用はご遠慮ください。
	3	腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください。
	4	基板表面に他の金属が接触した状態で電源を入れないでください。
	5	定格を越える電圧を加えないでください。
 注意	6	本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください。
	7	本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
	8	本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承ください。
	9	本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
	10	本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします。
	11	発煙や発火、異常な発熱があった場合はすぐに電源を切ってください。
	12	ノイズの多い環境での動作は保障しかねますのでご了承ください。
	13	静電気にご注意ください。

● 改訂記録

日付	バージョン	改訂内容
2023/07/07	3.0	製品リビジョンの更新

1. 製品の内容について

製品パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

USB-FPGA ボード	EDX-303	1
付属品		1
ユーザ登録はがき		1

マニュアルなどは付属していません。製品の資料ページからダウンロードしてください。

2. 開発環境

FPGA の内部回路設計には、回路図エディタや HDL 入力ツール、論理合成ツール等が必要です。開発ツールの選択はお客様で行っていただくようお願いいたします。当社では開発ツールについてのサポートと搭載デバイスそのもののサポートは一切行っておりません。

本マニュアルは、マニュアル作成時に当社で使用している開発ツールを元に作成しています。

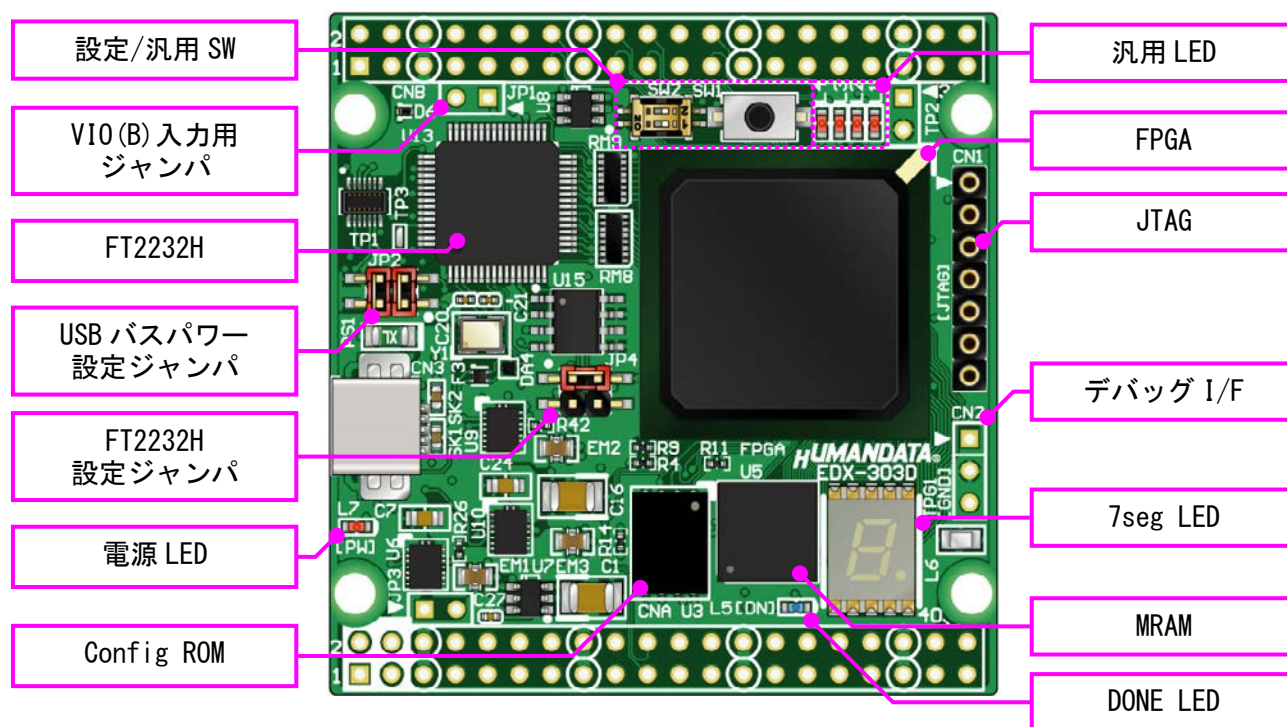
3. 仕様

製品型番	EDX-303-50	EDX-303-75	EDX-303-100
搭載 FPGA	XC7S50-1FGGA484C	XC7S75-1FGGA484C	XC7S100-1FGGA484C
USB2.0 コントローラ	FT2232H (FTDI)		
コンフィグ ROM	MT25QL128ABA1EW9-OSIT (Micron, 128Mbit)		
MRAM	MR2A16AMA35 (Everspin, 4Mbit)		
電源入力	DC 5.0V		
ユーザ I/O	56 本 (CNA:28, CNB:28)		
オンボードクロック	50MHz (外部供給可能)		
汎用 LED	4		
7 セグメント LED	1		
汎用スイッチ	2 (押しボタン x1, DIP x1bit)		
ステータス LED	2 (POWER, DONE)		
リセット信号	コンフィグ用リセット信号 (typ. 240ms)		
I/O コネクタ	40 ピンスルーホール 0.9 (typ.) [mmφ] x2 (2.54mm ピッチ)		
JTAG コネクタ	SIL7 ピン 丸ピンソケット 2.54mm ピッチ		
プリント基板	ガラスエポキシ 6 層基板 1.6t		
基板寸法	54 x 53 [mm]		
質量	約 22 [g]		
付属品	SIL7 ロングピンヘッダ x1		
	DIL40 ピンヘッダ x2		
	USB2.0 ケーブル (Mini-B, 1.0m) x1		

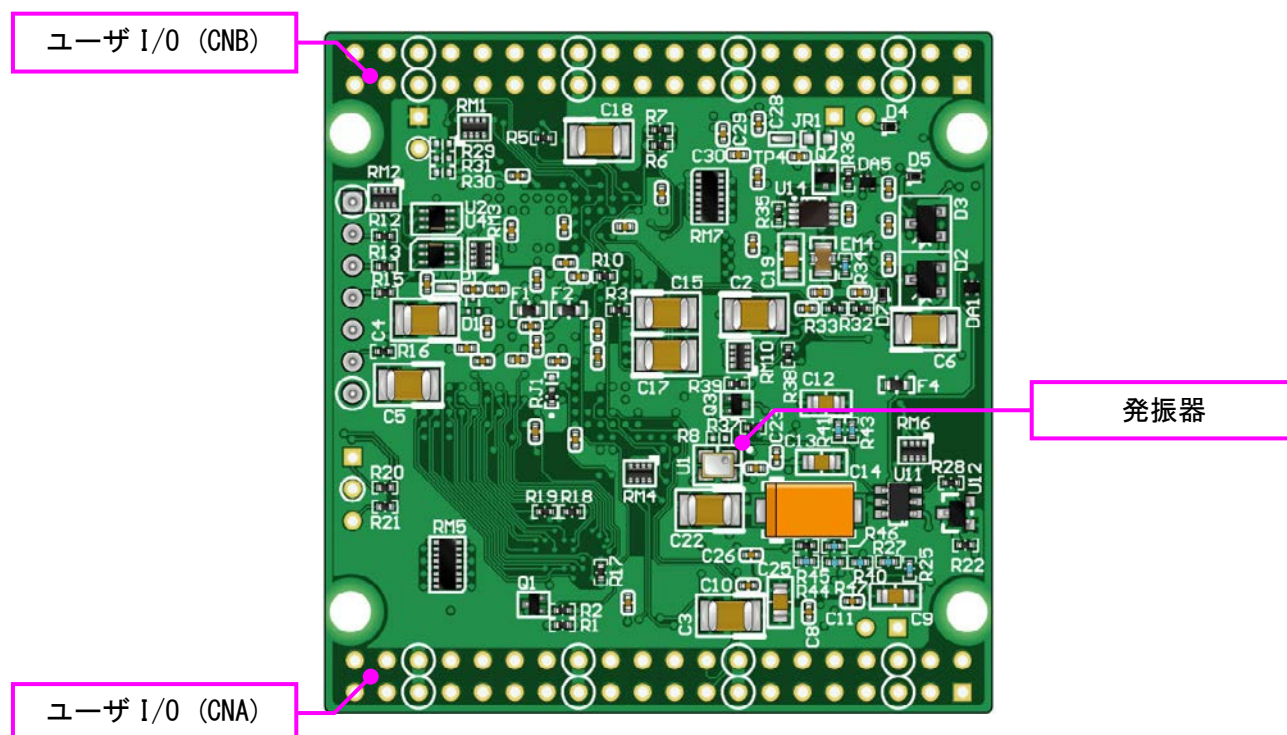
* これらの部品や仕様は変更となる場合がございます

4. 製品説明

4.1. 各部の名称

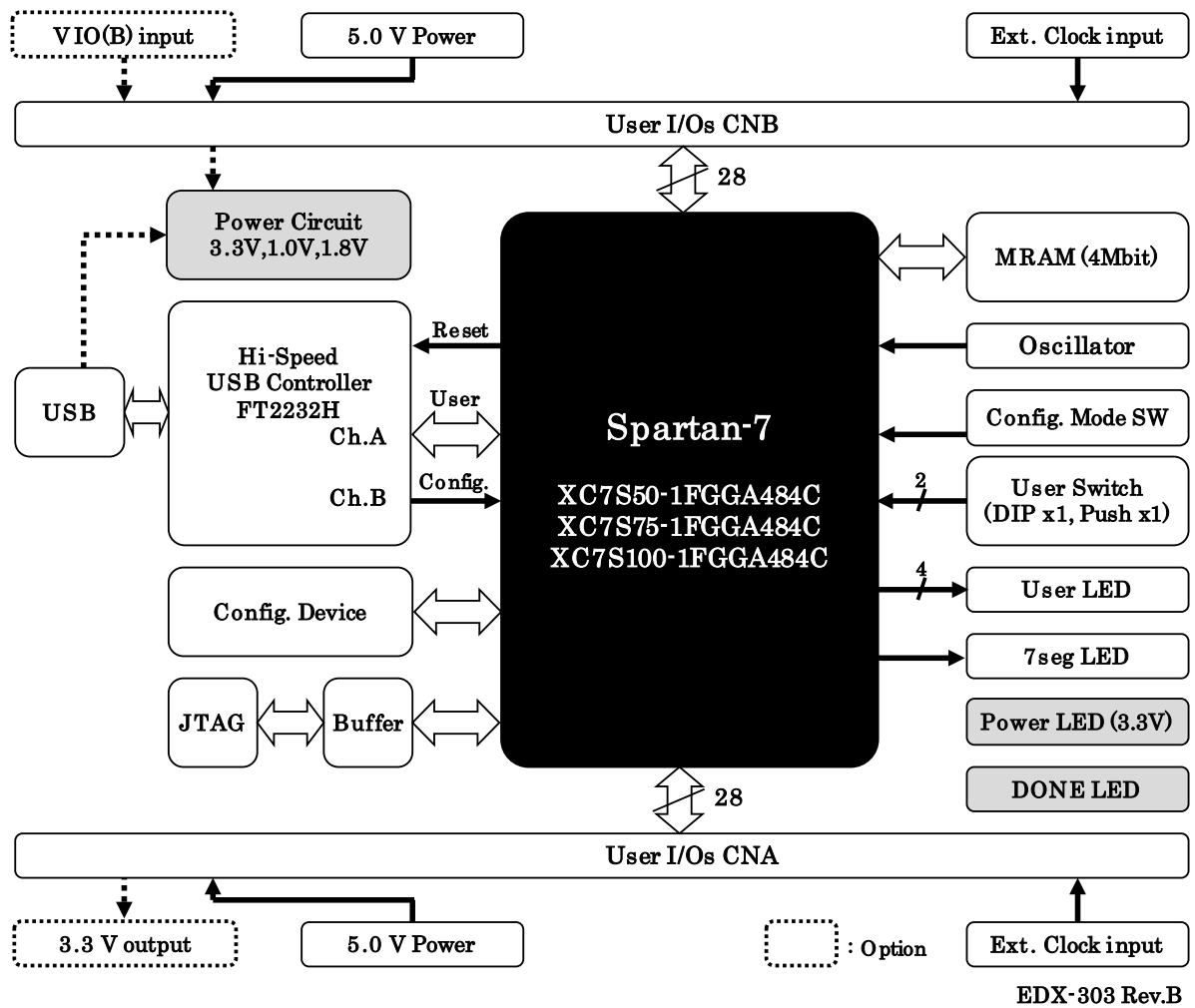


部品面



はんだ面

4.2. ブロック図

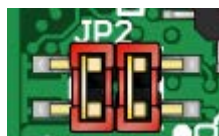


EDX-303 Rev.B

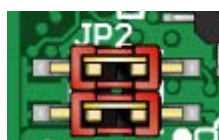
4.3. ボード電源, USB バスパワー設定ジャンパ

電源は CNA, CNB より 5.0V を供給してください。内部で必要になる電源はオンボードで生成されます。供給する電源は充分安定して、充分な余裕のあるものをご用意ください。いずれも 5.0V を超えることはできません。

USB バスパワー設定ジャンパ (JP2) により、USB バスパワーを使用できます。FPGA の設計によって電流が不足する場合がありますのでご注意ください。



- ◆ 1-3, 2-4 間をショート (出荷時設定)
- ユーザコネクタからの電源入力のみを使用します



- ◆ 1-2, 3-4 間をショート
- USB バスパワーをボードに接続します

4.4. I/O 用電源

FPGA のバンクはボードでの用途によって、下表のようにグループ化されています。

FPGA Bank	Bank Group	接続 NET	用途
14	A	V33A	CNA I/O
15	A	V33A	MRAM
16	A	V33A	MRAM
34	A	V33A	USB I/F
35	B	VIO (B)	CNB I/O

CNA の I/O (IOA) 電源にはオンボードで生成された 3.3V が供給されています。

CNB の I/O (IOB) 電源 (VIO (B)) には外部より FPGA の設計にあった電圧が供給可能です。VIO (B) 供給用ジャンパ (JP1) をショートすることによりオンボードの 3.3V を接続することも可能です。



4. 5. 発振器

50MHz の発振器 (U1) を搭載しています。また、一部汎用 I/O をクロック入力ピンとして使用可能です。詳しくは回路図をご確認ください。



4. 6. 汎用スイッチ

プッシュスイッチ (SW1) と DIP スイッチ (SW2) を搭載しています。プルアップされていますので押し込みまたは ON 状態で FPGA に Low が入力されます。



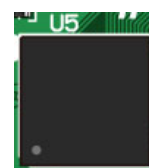
4. 7. 汎用 LED、7 セグメント LED

汎用用途に使用できます。Low 出力で点灯します。



4. 8. MRAM

SRAM 制御で扱える不揮発性のメモリです。制御タイミングなどについてはメモリのデータ使途を参照してください。



4. 9. デバッグ I/F

直列抵抗を介して FPGA に接続されています。2 番ピンは GND です。汎用用途に使用できます。

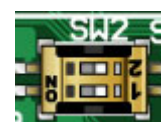


4. 10. 設定スイッチ

FPGA のコンフィギュレーションモードを変更できます。1 番ピンは汎用用途です。

コンフィギュレーションモード	2	1
	USER (ASW)	MODE
Slave Serial	X	OFF
Master SPI	X	ON

※ON=Low, X=Don't Care



- Slave Serial : JTAG または専用コンフィギュレーションツールを使用する
- Master SPI : コンフィギュレーション ROM を使用して起動する

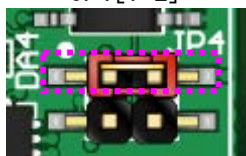
4. 11. FT2232H 設定ジャンパ

USB コントローラとして FTDI 社の FT2232H を搭載しています。デュアルチャンネル IC ですので 2 つのチャンネル (A/B) が PC に認識されます。

チャンネル A はユーザ通信用として FPGA の汎用ポートに、チャンネル B は FPGA コンフィギュレーション用として制御ピンに接続されています。

FT2232H 設定ジャンパ (JP4) により、リセットと EEPROM への接続を設定できます。

JP4[1-2]

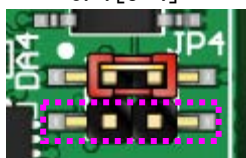


SHORT: FT2232H 用 EEPROM を使用する (出荷時設定)

OPEN: FT2232H 用 EEPROM を使用しない

- FT2232H をデフォルト設定で PC に認識させる場合に使用します (デフォルトディスクリプタ、A/B チャンネル共に UART モード)

JP4[3-4]



SHORT: FPGA ピンを FT2232H リセットに接続する

- High 出力で FT2232H にリセットすることが出来ます

OPEN: 接続しない (出荷時設定)

- BBC[EDX-303]を使用する場合は OPEN としてください

5. デバイスドライバのインストール

USB コントローラを PC に認識させるため、デバイスドライバをインストールする必要があります。初回接続前に、デバイスドライバのインストールを行ってください。

デバイスドライバファイルは、製品サポートページからダウンロードしてください。

デバイスドライバインストールガイドも公開しておりますので併せてご参照ください。

6. FPGA コンフィギュレーション

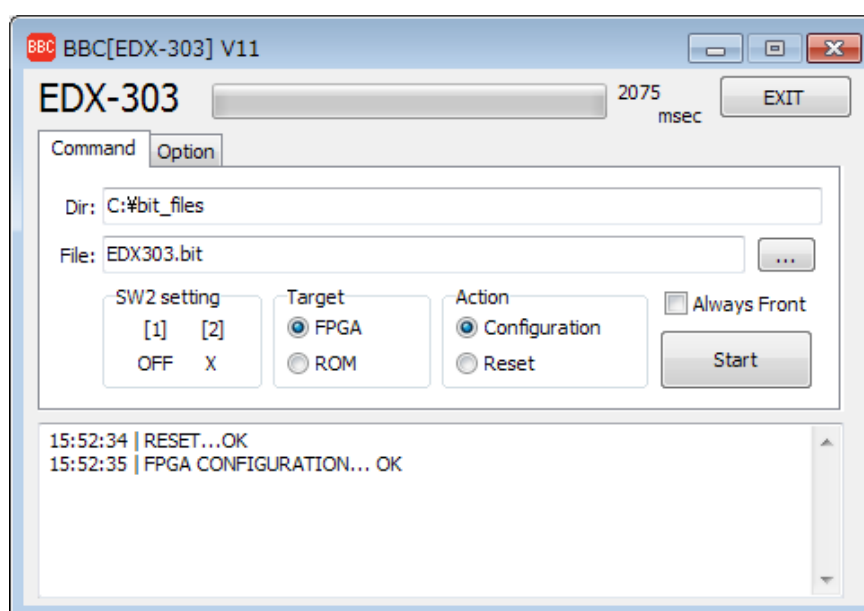
6.1. 専用ツールを使用する

BBC[EDX-303]をお使いいただくと、USB ケーブルのみで下記の操作を行うことができます。

- FPGA コンフィギュレーション
- コンフィギュレーション ROM への書込み、消去

製品サポートページからダウンロードしてご活用ください。

使用時にはコンフィギュレーションモードを Slave Serial に設定してください。



6.2. JTAG ダウンロードケーブルを使用する

AMD 社のツール (ChipScope など) を使用する場合には JATG コネクタを使用します。別途専用ダウンロードケーブルが必要となります。

ダウンロードケーブルとの接続には、付属のロングピンヘッダをご利用ください。JTAG コネクタのピン配置は下表のとおりです。

CN1

ピン番号	信号	方向
1	GND	I/O
2	TCK	IN
3	TDO	OUT
4	TMS	IN
5	VCC	OUT
6	TDI	IN
7	GND	I/O



6.3. コンフィギュレーション ROM を使用する

コンフィギュレーションモードを Master SPI とすることで、電源投入時に FPGA はコンフィギュレーション ROM に書込まれた回路データでコンフィギュレーションされます。

ROM には十分に検査した回路データを書き込むようにしてください。誤った回路データをコンフィギュレーションした場合、FPGA などに重大な不具合が生じることがあります。

7. FT2232H EEPROM 設定

出荷時には以下のように設定されております。掲載の無い項目は FT Prog におけるテンプレートの初期設定のままです。

項目	設定
Vendor ID	0F87
Product ID	1046
Bus Powered	Check
Max Bus Power	500
Manufacturer	HuMANDATA
Product Description	EDX-303 HuMANDATA
Serial Number Enabled	Disable
Port A - Hardware	245 FIFO
Port A - Driver	Virtual COM Port
Port B - Hardware	245 FIFO
Port B - Driver	D2XX Direct

Spartan-7 USB-FPGA ボード

EDX-303 シリーズ Rev3
ユーザーズマニュアル

2023/07/07 Ver. 3.0

有限会社ヒューマンデータ

〒567-0034

大阪府茨木市中穂積 1-2-10

茨木ビル

TEL 072-620-2002

FAX 072-620-2003

URL <https://www.hdl.co.jp> (Japan)

<https://www2.hdl.co.jp/en/> (Global)
