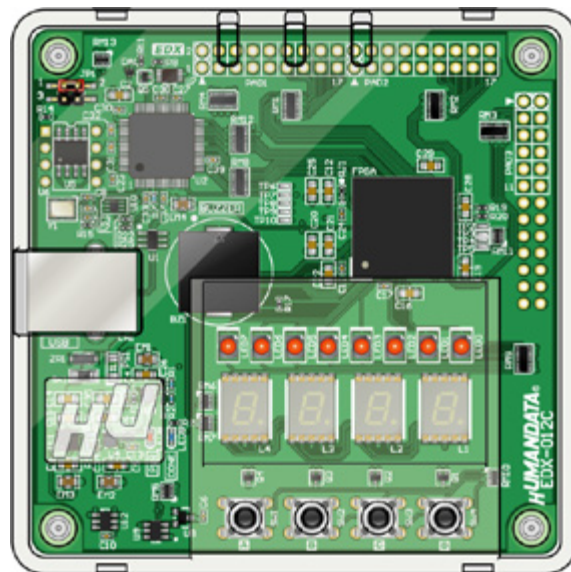


Spartan-7 FPGA トレーナ
EDX-012
ユーザーズマニュアル
Ver. 1.0



ヒューマンデータ

目次

1. 開発環境.....	4
2. 製品の内容について.....	4
3. 仕様.....	5
4. 製品説明.....	5
4.1. 各部名称.....	5
4.2. ブロック図.....	6
4.3. 電源.....	6
4.4. オンボードクロック.....	7
4.5. 汎用LED.....	7
4.6. 汎用スイッチ.....	7
4.7. ブザー.....	8
4.8. 7セグメントLED表示器.....	8
4.8.1. ポートをオープンドレイン出力に設定する.....	8
4.8.2. ダイナミック点灯.....	9
4.8.3. セグメントパターン.....	10
4.9. ユーザI/O.....	10
4.10. USBインタフェース.....	11
4.10.1. PCからデータを受信する.....	11
4.10.2. PCへデータを送信する.....	11
5. USBデバイスドライバ.....	12
5.1. インストール.....	12
5.2. 仮想COMポート.....	12
6. FPGAのコンフィギュレーション.....	12
6.1. コンフィギュレーションツール.....	12
7. FPGAピン割付け表.....	13
7.1. オンボードクロック.....	13
7.2. 汎用LED.....	13
7.3. 7セグメントLED.....	13
7.4. 汎用スイッチ.....	13
7.5. ブザー.....	13
7.6. USBインタフェース.....	14
7.7. ユーザI/O.....	14
8. サポートページ.....	15
9. お問い合わせについて.....	15

● はじめに

この度は Spartan-7 FPGA トレーナ “EDX-012” をお買い上げいただきまして、誠にありがとうございます。
 ございます。


EDX-012 は、USB インタフェースをもつ PC に接続し、XILINX 社の開発ソフト (Vivado) により設計した回路を USB 経由でコンフィギュレーションできる FPGA トレーナです。


USB ケーブルのみで動作しますので、電源装置を用意する必要がありません。
 専用コンフィギュレーションツールにより、USB ケーブルのみで FPGA のコンフィギュレーションを行うことができます。別途ダウンロードケーブルを購入する必要がありません。

USB コントローラには FTDI 社の FT2232H を採用しており、仮想 COM ポートドライバにより FPGA とのアプリケーション通信も可能です。

どうぞご活用ください。

● ご注意

 禁止	1 本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途での使用はご遠慮ください
	2 水中、高湿度の場所での使用はご遠慮ください
	3 腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください
	4 基板表面に他の金属が接触した状態で電源を入れしないでください
	5 定格を越える電圧を加えないでください

 注意	6 本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください
	7 本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします
	8 本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承ください
	9 本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません
	10 本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします
	11 発煙や発火、異常な発熱があった場合はすぐに電源を切ってください
	12 ノイズの多い環境での動作は保障しかねますのでご了承ください
	13 静電気にご注意ください

● 改訂記録

日付	バージョン	改訂内容
2019/03/08	1.0	・ 初版発行

1. 開発環境

FPGA の内部回路設計には、回路図エディタやHDL入力ツール、論理合成ツール等が必要です。開発ツールの選択はユーザー様で行っていただくようお願いいたします。当社では開発ツールについてのサポートと搭載デバイスそのもののサポートは一切行っておりません。

本マニュアルは、マニュアル作成時に当社で使用している開発ツールを元に作成しています。

2. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら弊社宛にご連絡ください。

Spartan-7 FPGA トレーナ EDX-012	1
付属品	1
ユーザ登録はがき	1

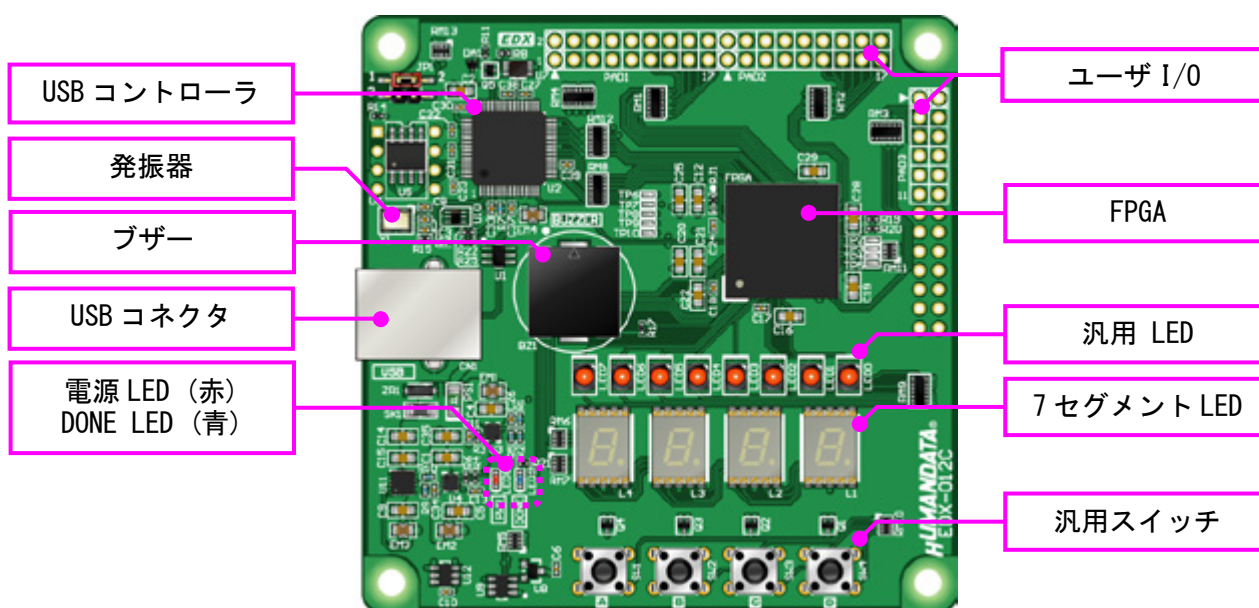
3. 仕様

製品型番	EDX-012
搭載 FPGA	XC7S6-1FTGB196C
コンフィグ ROM	非搭載
電源	USB バスパワー (DC 5.0[V])
消費電流	約 200mA (USB 認識有り、FPGA 未コンフィギュレーション)
USB コントローラ	FT2232H (FTDI, USB2.0 Hi-Speed(480Mbps))
オンボードクロック	12MHz
外形寸法	85 x 85 x 17 [mm] (ケースを含む)
質量	約 60 [g] (ケースを含む)
ユーザ I/O	42 本
汎用スイッチ	4 (押しボタン)
汎用 LED	8 (赤)
7セグメント LED	4桁 (赤)
圧電ブザー	ピエゾ式 (中心周波数 4kHz)
リセット信号	コンフィグ用リセット信号 (typ. 240ms)
ステータス LED	POWER (赤), DONE (青)
プリント基板	ガラスエポキシ 4 層基板 1.6t
付属品	USB ケーブル (1.8m) x1

*これらの部品や仕様は変更となる場合がございます

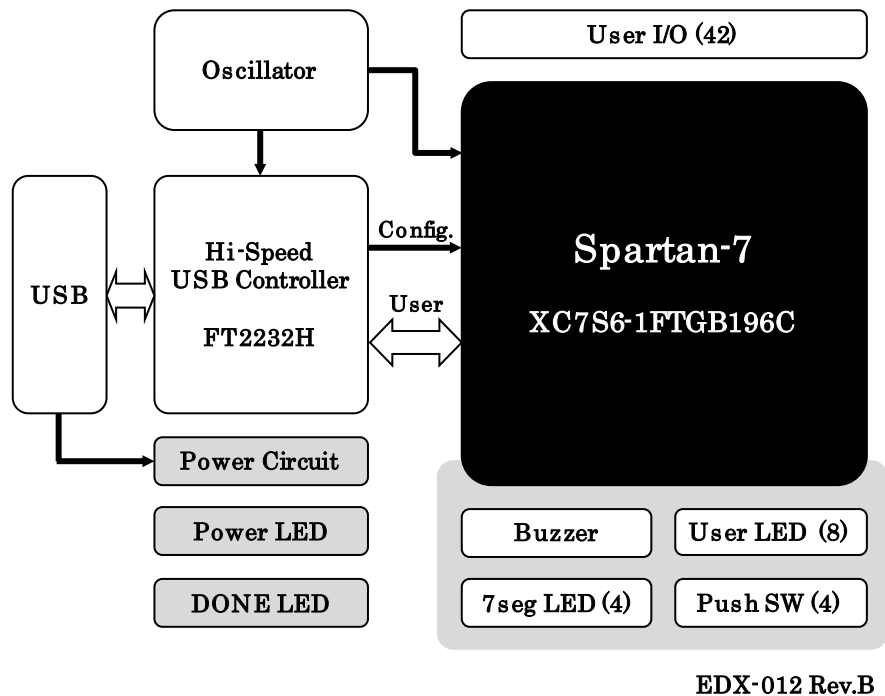
4. 製品説明

4.1. 各部名称



部品面
(はんだ面の部品実装はありません)

4.2. ブロック図



4.3. 電源

電源は USB から 5.0V が供給されます。別途ボードが必要とする 3.3V、1.0V、1.8V はオンボードのレギュレータにより生成されます。

消費電力にご注意下さい

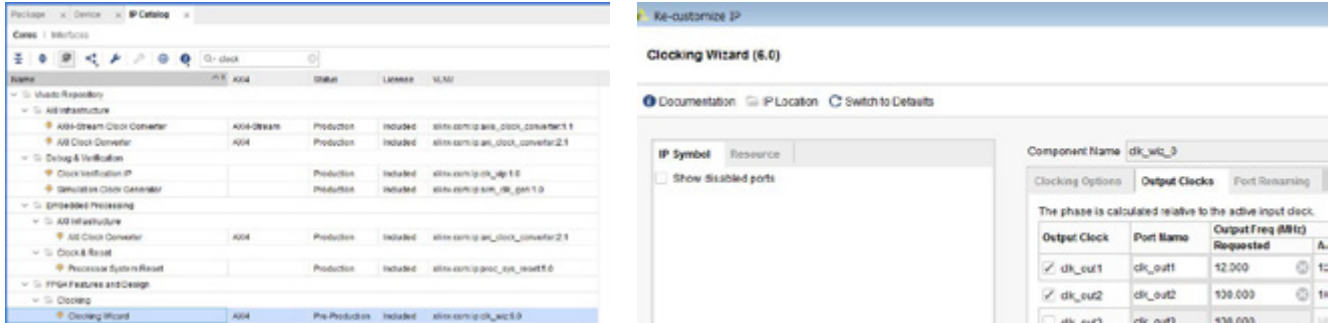
ボードの消費電力は FPGA の設計に依存します。USB ポートからの供給電力には一定の制限があります。設計したデザインとボードの合計消費電力にご注意下さい。

Xilinx Power Estimator (XPE) を使用して消費電力の見積もりが可能です。XPE については Xilinx 社の HP を参照してください。

安定した電源を得るため、セルフパワーの USB ハブをご使用できます

4.4. オンボードクロック

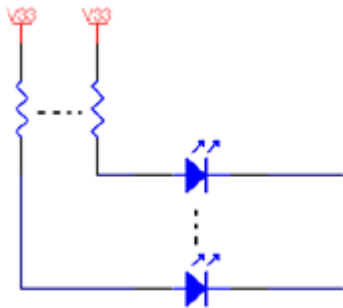
FPGA に 12MHz が供給されています。FPGA 内部で異なる周波数が必要である場合、FPGA 内蔵の PLL を使用することが出来ます。“IP Catalog”→“clocking Wizard”から生成できます。



(100MHz と 12MHz を生成した例)

4.5. 汎用 LED

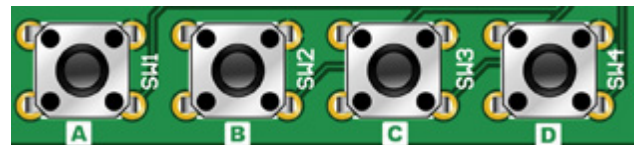
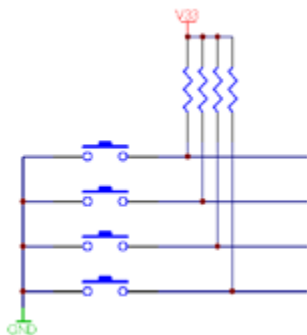
8 つの汎用 LED を搭載しています。アノード側が 3.3V に接続されていますので、FPGA ポートを “Low” 出力とすることで点灯します。



4.6. 汎用スイッチ

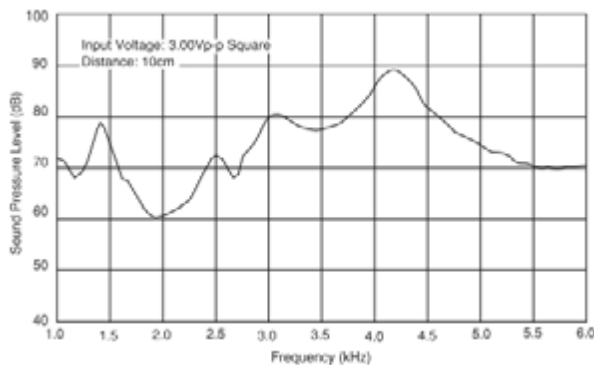
押しボタンを搭載しています。プルアップされていますので、ボタンを押すと “Low” レベルになります。

FPGA ポート出力に設定した状態で操作しないようご注意ください。

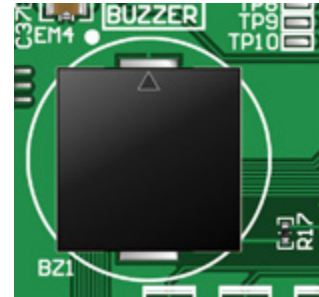


4.7. ブザー

圧電ブザーを搭載しています。1kHz~6kHz の方形波を与えることで鳴らすことができます。

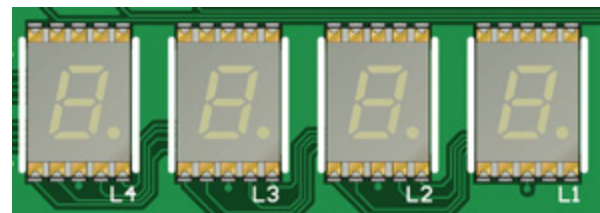
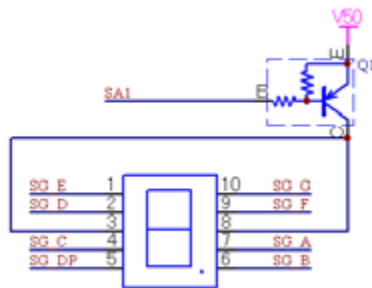


(データシートから引用)



4.8. 7セグメントLED表示器

アノードコモン7セグメントLED表示器を搭載しています。アノード側のトランジスタを駆動し、FPGAに接続されたカソードから電流を引き込むことで各セグメントが点灯します。FPGAポートは“オープンドレイン”に設定して制御して下さい。

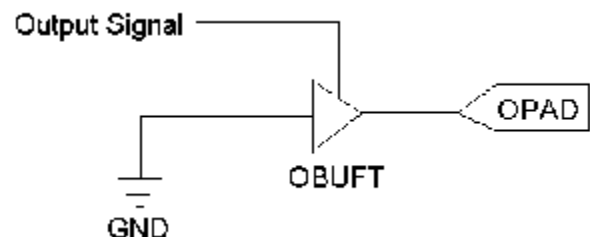


4.8.1. ポートをオープンドレイン出力に設定する

オープンドレインバッファ“OBUFT”を使用します。下記のようにインスタンス化することができます。

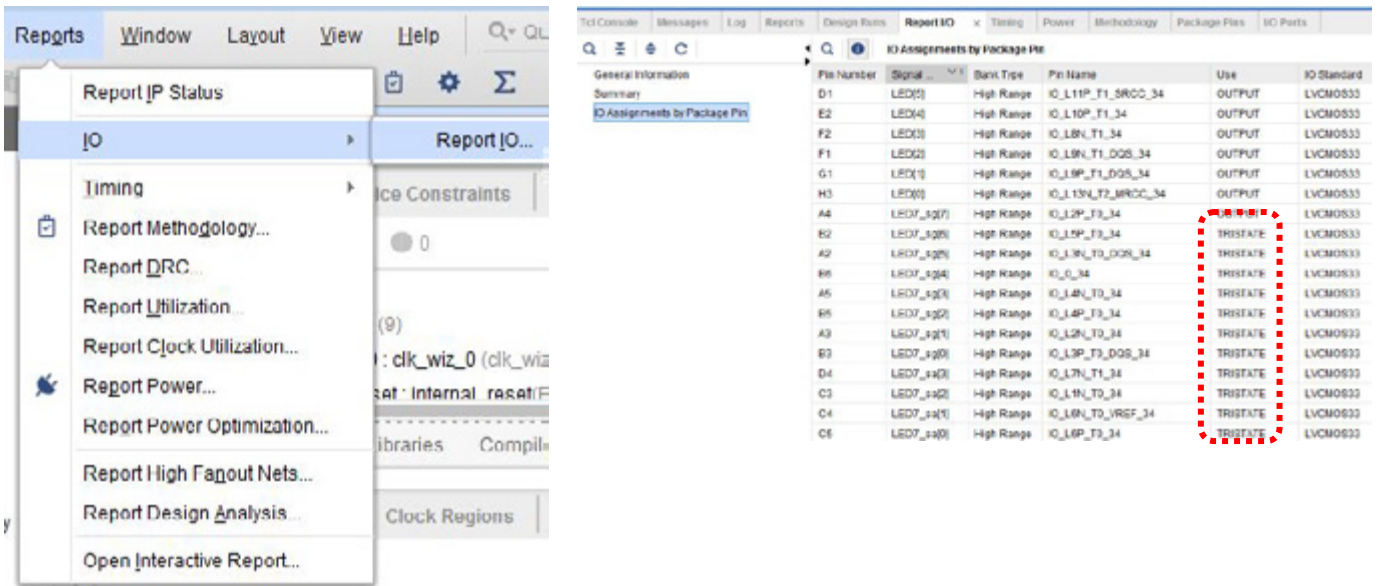
```
<instance_name> : OBUFT
port map (
  0 => <output_pin>,
  I => '0',
  T => <input_wire>
);
```

VHDL コード



回路図記述

Report IO からポートの状況を確認することができます。



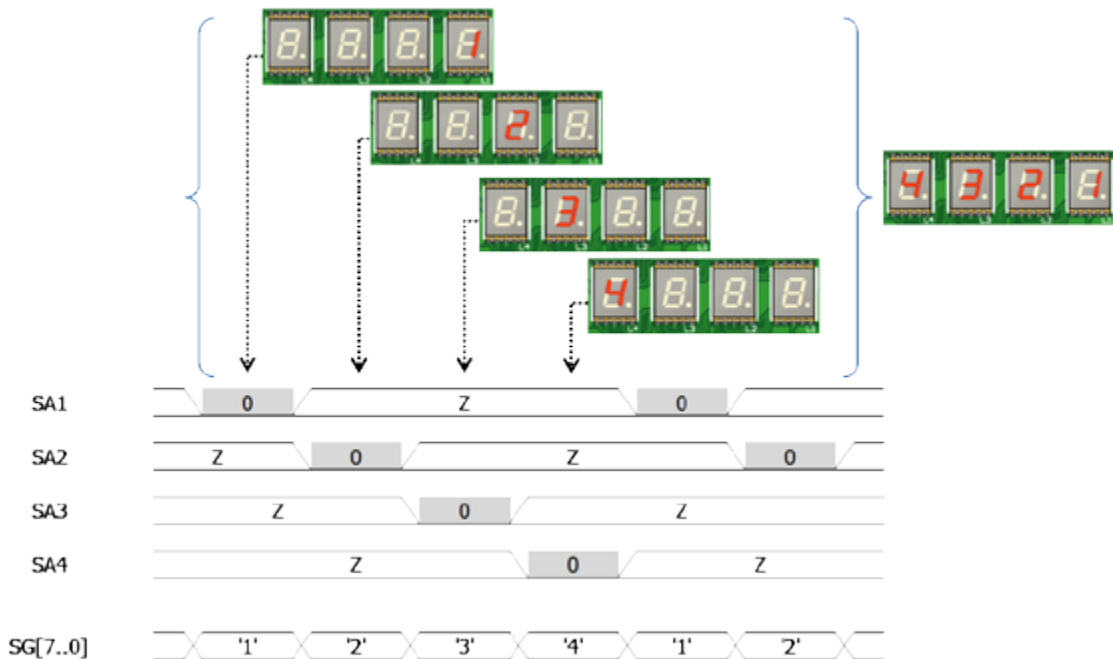
4.8.2. ダイナミック点灯

4桁ある表示器の各セグメントピンは共通となってFPGAに接続されています。コモン(アノード)はトランジスタにより、1桁ずつ選択してドライブします。

4桁それぞれに異なったパターンを表示するには、各桁の表示を数kHzで順番に切り替えて表示する“ダイナミック点灯制御”を行います。

下図は1～4の点灯パターンを表示する場合のタイミング例です。各桁の表示が高速で切り替わることにより、同時に点灯されているように見えます。

複数のLEDモジュールを同時にアクティブにすると電流が過大となりますので、ご注意ください



4.8.3. セグメントパターン

代表的なセグメント点灯パターンを VHDL 文で示します。

```

--Dg fedcba
when B"0011_0000" => output <= "11000000"; --0x30 = 0
when B"0011_0001" => output <= "11111001"; --0x31 = 1
when B"0011_0010" => output <= "10100100"; --0x32 = 2
when B"0011_0011" => output <= "10110000"; --0x33 = 3
when B"0011_0100" => output <= "10011001"; --0x34 = 4
when B"0011_0101" => output <= "10010010"; --0x35 = 5
when B"0011_0110" => output <= "10000010"; --0x36 = 6
when B"0011_0111" => output <= "11111000"; --0x37 = 7
when B"0011_1000" => output <= "10000000"; --0x38 = 8
when B"0011_1001" => output <= "10010000"; --0x39 = 9
when B"0100_0001" => output <= "10001000"; --0x41 = A
when B"0100_0010" => output <= "10000011"; --0x42 = B
when B"0100_0011" => output <= "10100111"; --0x43 = C
when B"0100_0100" => output <= "10100001"; --0x44 = D
when B"0100_0101" => output <= "10000110"; --0x45 = E
when B"0100_0110" => output <= "10001110"; --0x46 = F

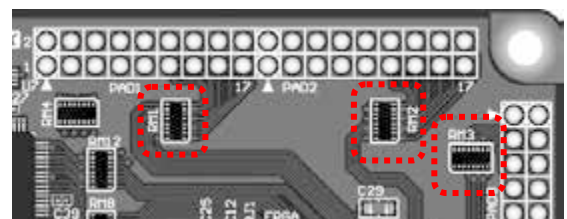
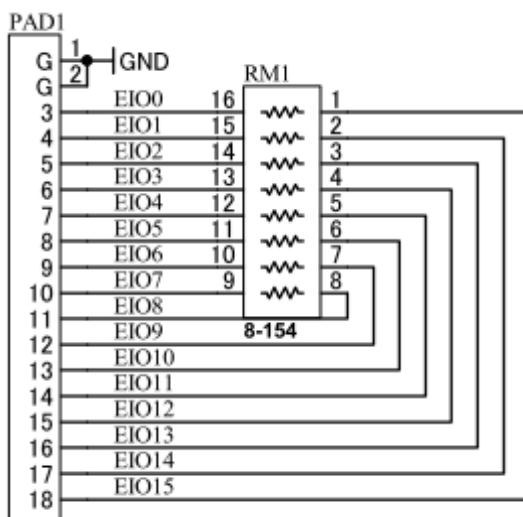
```

4.9. ユーザ I/O

ユーザ I/O には、オンボード部品の制御に使用しない FPGA ピンが接続されています。

これらのピンは 2 ピン 1 組で 150kΩ にて互いに接続されています。(セルフテスト機能) これらの抵抗がユーザの用途に影響を及ぼす場合は、取り外してご使用下さい。

詳しくは回路図をご参照下さい。



ピン割付表は「7.7: ユーザ I/O」をご参照下さい。

4. 10. USB インタフェース

PC との通信に USB コントローラ“FT2232H”を使用できます。USB コントローラは FIFO インタフェースで起動するように設定されています。

FIFO モードでのデータ送受信手順を簡単に解説します。詳しいタイミングにつきましては、FT2232H のデータシートをご参照下さい。

4. 10. 1. PC からデータを受信する

1. FT2232H からの受信データがある場合、RXF# が Low となることにより FPGA に通知されます
2. RD# を立ち下げ、ADBUS[7..0] からデータを取り込みます
3. RD# を立ち上げ、FT2232H に受信動作を完了します

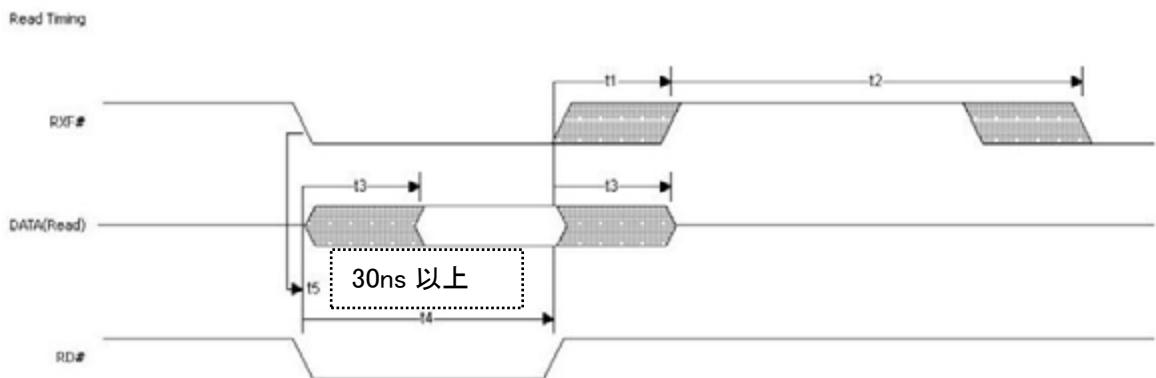


Figure 4.5 FT245 asynchronous FIFO Interface READ Signal Waveforms

(FTDI 社 FT2232H データシートより引用)

4. 10. 2. PC へデータを送信する

1. ADBUS[7..0] に出力するデータをセットします
2. TXE# が Low であることを確認します、High の場合は FT2232H への書込が出来ません
3. WR# を立ち下げることによって FT2232H にデータが取り込まれます
4. WR# の Low 幅を確保後に WR# を High へ戻し、送信動作を完了します

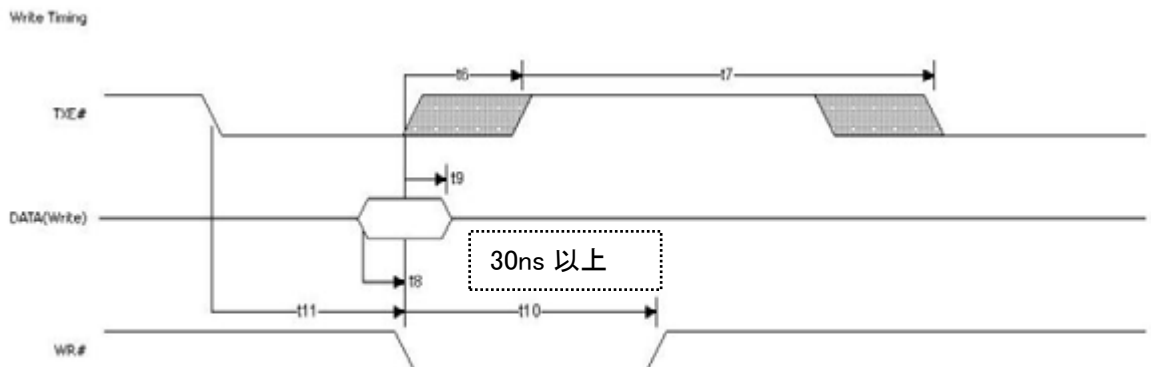


Figure 4.6 FT245 asynchronous FIFO Interface WRITE Signal Waveforms

(FTDI 社 FT2232H データシートより引用)

5. USB デバイスドライバ

USB により、PC との通信や FPGA のコンフィギュレーションが可能です。
初回の接続時にデバイスドライバをインストールする必要があります。

5.1. インストール

EDX-012 を PC に認識させるため、デバイスドライバをインストールする必要があります。初回接続時に、お使いの OS の指示に従いインストールを行ってください。

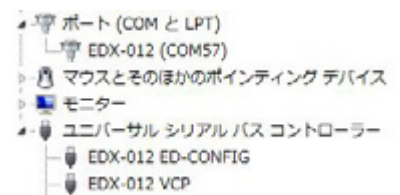
製品サポートページにて、デバイスドライバ インストールガイドを公開しておりますのでご参照ください。

デバイスドライバファイルは、製品サポートページからダウンロード出来ます。

5.2. 仮想 COM ポート

PC に接続された USB コントローラは仮想 COM ポートとして認識されます。ターミナル等により COM ポートを開き通信することが出来ます。

デバイスマネージャにて COM 番号を確認することが出来ます。

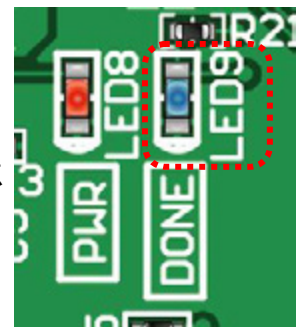


6. FPGA のコンフィギュレーション

USB 経由で FPGA をコンフィギュレーションすることができます。コンフィギュレーションには弊社提供のツール“BBC[EDX-012]”をご利用下さい。

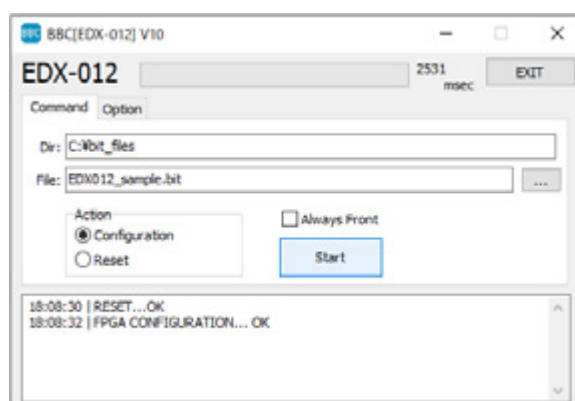
コンフィギュレーションが正常に終了すると、DONE LED(青色)が点灯します。

※JTAG I/F は使用できません



6.1. コンフィギュレーションツール

HuMANDATA が提供するソフトウェアをご利用下さい。コンフィギュレーションデータは rbf 形式に対応しています。



7. FPGA ピン割付け表

7.1. オンボードクロック

周波数	NET LABEL	FPGA Pin
12MHz	CLK12R	G4
	CLK12L	G11

7.2. 汎用 LED

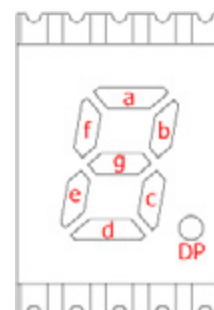
LED	NET LABEL	FPGA Pin
LED0	LED0	H3
LED1	LED1	G1
LED2	LED2	F1
LED3	LED3	F2
LED4	LED4	E2
LED5	LED5	D1
LED6	LED6	D2
LED7	LED7	C1

* Low で点灯します



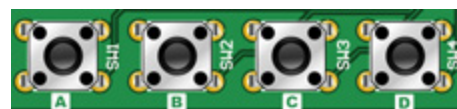
7.3. 7セグメント LED

セグメント	NET LABEL	FPGA Pin
L1 アノード	SA1	C5
L2 アノード	SA2	C4
L3 アノード	SA3	C3
L4 アノード	SA4	D4
A	XSG_A	B3
B	XSG_B	A3
C	XSG_C	B5
D	XSG_D	A5
E	XSG_E	B6
F	XSG_F	A2
G	XSG_G	B2
DP	XSG_DP	A4



7.4. 汎用スイッチ

シルク	NET LABEL	FPGA Pin
SW1	PSW_A	F3
SW2	PSW_B	F4
SW3	PSW_C	E4
SW4	PSW_D	D3



7.5. ブザー

シルク	NET LABEL	FPGA Pin
BZ1	BUZZER	B1

7.6. USB インタフェース

FT232H Pin	NET LABEL	FPGA Pin
16	ADBUS0	A10
17	ADBUS1	A12
18	ADBUS2	C12
19	ADBUS3	A13
21	ADBUS4	B13
22	ADBUS5	B14
23	ADBUS6	C14
24	ADBUS7	D13
26	ACBUS0	D14
27	ACBUS1	E13
28	ACBUS2	F13
29	ACBUS3	F14
30	ACBUS4	G14
32	ACBUS5	H11
33	ACBUS6	E12
34	ACBUS7	F12

*その他の機能ピン名につきましては FT232H のデータシートをご参照下さい

7.7. ユーザ I/O

NET LABEL	FPGA Pin
EI00	N14
EI01	M14
EI02	M13
EI03	L14
EI04	J14
EI05	J13
EI06	H14
EI07	H13
EI08	M12
EI09	M11
EI010	L13
EI011	L12
EI012	K12
EI013	K11
EI014	J12
EI015	J11
EI016	P10
EI017	P11
EI018	P12
EI019	P13
EI020	N10

NET LABEL	FPGA Pin
EI021	N11
EI022	J4
EI023	J3
EI024	K4
EI025	K3
EI026	M2
EI027	M3
EI028	N4
EI029	P5
EI030	M4
EI031	M5
EI032	L2
EI033	L3
EI034	L1
EI035	M1
EI036	J2
EI037	J1
EI038	N1
EI039	P2
EI040	P3
EI041	P4

*これらのピンは 2 ピン 1 組で 150k Ω にて互いに接続されています

8. サポートページ

改訂資料やその他参考資料は、必要に応じて各製品の資料ページに公開致します。

<https://www.hdl.co.jp/ftpdata/EDX-012/index.html>

https://www.hdl.co.jp/support_c.html

- 回路図
 - ピン割付表
 - デバイスドライバ
 - デバイスドライバインストールガイド
 - コンフィギュレーションツール
- ... 等

またサポートセンターも合わせてご利用ください。

<https://www3.hdl.co.jp/spc/>

9. お問い合わせについて

お問い合わせ時は、製品型番とシリアル番号を添えて下さるようお願い致します。

e-mail の場合は、SPC2@hdl.co.jp へご連絡ください。

または、当社ホームページに設置のお問い合わせフォームからお問い合わせください。

技術的な内容にお電話でご対応するのは困難な場合がございます。可能な限りメールなどをご利用くださるようご協力をお願いいたします。

おことわり

当社では、開発ツールの使用方法やFPGAなどのデバイスそのものについて、サポート外とさせていただきます。あらかじめご了承下さいませ。

Spartan-7 FPGA トレーナ
EDX-012
ユーザーズマニュアル

2019/03/08 Ver.1.0

有限会社ヒューマンデータ

〒567-0034
大阪府茨木市中穂積 1-2-10
ジブラルタ生命茨木ビル

TEL 072-620-2002
FAX 072-620-2003
URL <https://www.hdl.co.jp/> (Japan)
<https://www2.hdl.co.jp/en/> (Global)
