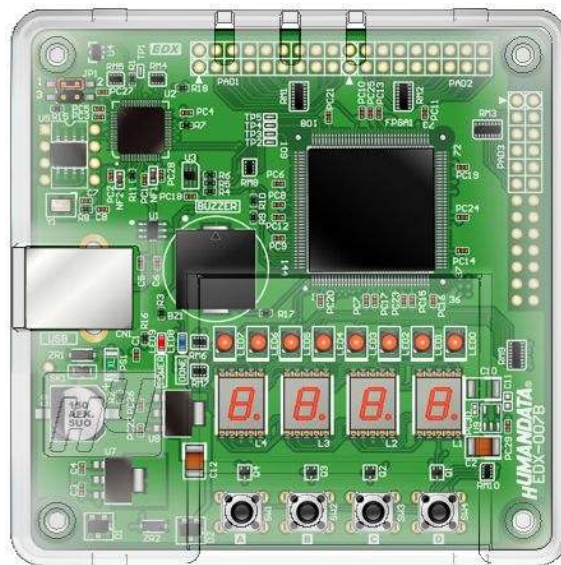


XILINX 対応 FPGA トレーナ
EDX-007
ユーザーズマニュアル
Ver. 1.0



ヒューマンデータ

目次

1. 開発環境.....	2
2. 製品の内容について.....	2
3. 仕様.....	3
4. 製品説明.....	3
4.1. 各部名称.....	3
4.2. ブロック図.....	4
4.3. 電源.....	4
4.4. オンボードクロック.....	5
4.5. 汎用 LED.....	5
4.6. 汎用スイッチ.....	5
4.7. ブザー.....	6
4.8. 7セグメント LED 表示器.....	6
4.8.1. ポートをオープンドレイン出力に設定する.....	6
4.8.2. ダイナミック点灯.....	7
4.8.3. セグメントパターン.....	8
4.9. ユーザ I/O.....	8
4.10. USB インタフェース.....	9
4.10.1. PC からデータを受信する.....	9
4.10.2. PC へデータを送信する.....	9
5. USB デバイスドライバ.....	10
5.1. インストール.....	10
5.2. 仮想 COM ポート.....	10
6. FPGA のコンフィギュレーション.....	10
6.1. コンフィギュレーションツール.....	10
7. FPGA ピン割付け表.....	11
7.1. オンボードクロック.....	11
7.2. 汎用 LED.....	11
7.3. 7セグメント LED.....	11
7.4. 汎用スイッチ.....	11
7.5. ブザー.....	11
7.6. USB インタフェース.....	12
7.7. ユーザ I/O.....	12
8. サポートページ.....	13
9. お問い合わせについて.....	13

● はじめに

この度は XILINX 対応 FPGA トレーナ “EDX-007” をお買い上げいただきまして、誠にありがとうございます。ごぞいます。

EDX-007 は、USB インタフェースをもつ PC に接続し、XILINX 社の開発ソフト (ISE Design Suite) により設計した回路を USB 経由でコンフィギュレーションできる FPGA トレーナです。


USB ケーブルのみで動作しますので、電源装置を用意する必要がありません。


専用コンフィギュレーションツールにより、USB ケーブルのみで FPGA のコンフィギュレーションを行うことができます。別途ダウンロードケーブルを購入する必要がありません。

USB コントローラには FTDI 社の FT232H を採用しており、仮想 COM ポートドライバにより FPGA とのアプリケーション通信も可能です。

どうぞご活用ください。

● ご注意

 禁止	1 本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください
	2 水中、高湿度の場所での使用はご遠慮ください
	3 腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください
	4 基板表面に他の金属が接触した状態で電源を入れないでください
	5 定格を越える電源を加えないでください

 注意	6 本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください
	7 本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします
	8 本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承ください
	9 本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません
	10 本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします
	11 発煙や発火、異常な発熱があった場合はすぐに電源を切ってください
	12 ノイズの多い環境での動作は保障しかねますのでご了承ください
	13 静電気にご注意ください

● 改訂記録

日付	バージョン	改訂内容
2013/04/02	1.0	・初版発行

1. 開発環境

FPGA の内部回路設計には、回路図エディタやHDL 入力ツール、論理合成ツール等が必要です。開発ツールの選択はユーザー様で行っていただくようお願いいたします。当社では開発ツールについてのサポートと搭載デバイスそのもののサポートは一切行っておりません。

本マニュアルは、マニュアル作成時に当社で使用している開発ツールを元に作成しています。

2. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら弊社宛にご連絡ください。

XILINX 対応 FPGA トレーナ EDX-007	1
付属品	1
ユーザ登録はがき	1

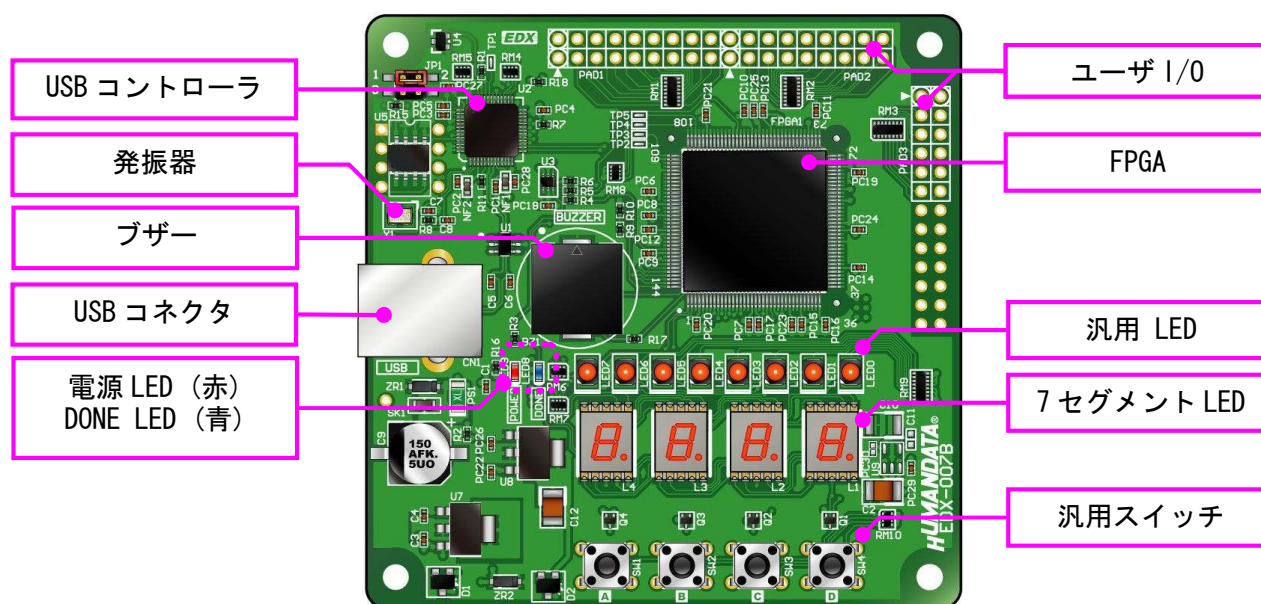
3. 仕様

製品型番	EDX-007
搭載 FPGA	XC6SLX4-2TQG144C
コンフィグ ROM	非搭載
電源	USB バスパワー (DC 5.0[V])
消費電流	約 100mA (USB 認識有り、FPGA 未コンフィギュレーション)
USB コントローラ	FT232H (FTDI, USB2.0 Hi-Speed(480Mbps))
オンボードクロック	12MHz
外形寸法	85 x 85 x 17 [mm] (ケースを含む)
質量	約 71 [g] (ケースを含む)
ユーザ I/O	42 本
汎用スイッチ	4 (押しボタン)
汎用 LED	8 (赤)
7 セグメント LED	4 桁 (赤)
圧電ブザー	ピエゾ式 (中心周波数 4kHz)
リセット信号	コンフィグ用リセット信号 (typ. 240ms)
ステータス LED	POWER (赤), DONE (青)
プリント基板	ガラスエポキシ 4 層基板 1.6t
付属品	USB ケーブル (1.8m) x1

*これらの部品や仕様は変更となる場合がございます

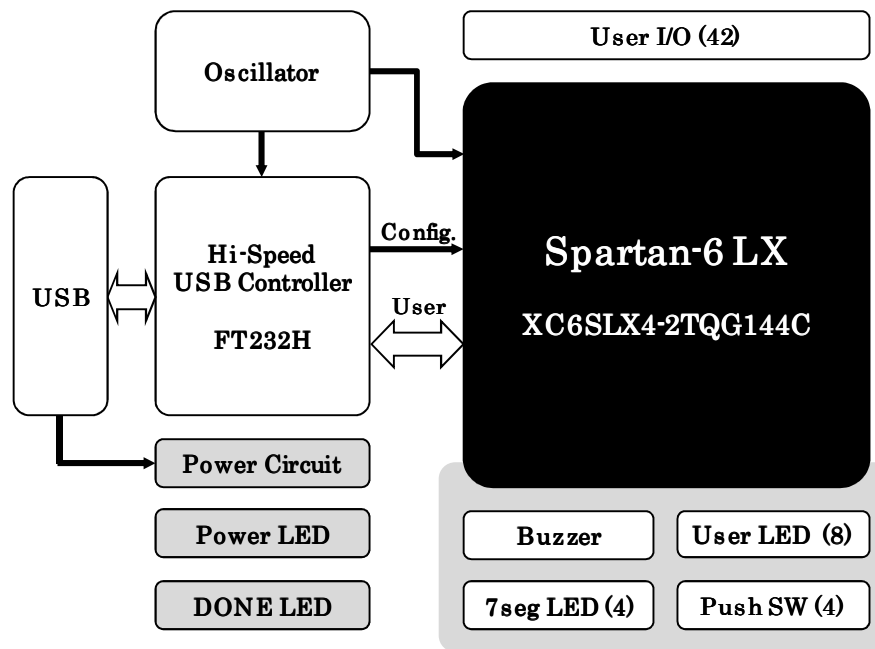
4. 製品説明

4.1. 各部名称



部品面
(はんだ面の部品実装はありません)

4.2. ブロック図



EDX-007 Rev.B

4.3. 電源

電源は USB から 5.0V が供給されます。別途ボードが必要とする 3.3V、1.2V はオンボードのレギュレータにより生成されます。

消費電力にご注意下さい

ボードの消費電力は FPGA の設計に依存します。USB ポートからの供給電力には一定の制限があります。設計したデザインとボードの合計消費電力にご注意下さい。

ISE Design Suite での電力計算は“Tools” → “XPower Analyzer”より行えます。



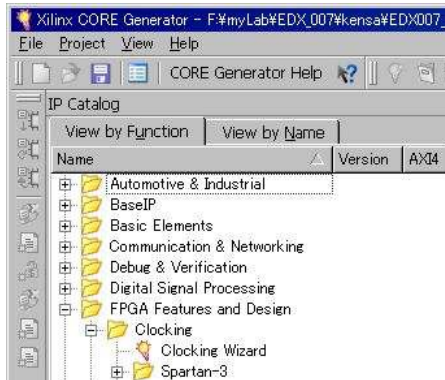
Supply Summary		Total	Dynamic	Quiescent
Source	Voltage	Current (A)	Current (A)	Current (A)
Vccint	1.200	0.004	0.000	0.004
Vccaux	2.500	0.007	0.000	0.007
Vcco25	2.500	0.000	0.000	0.000
Supply Power (W)		Total	Dynamic	Quiescent
		0.022	0.000	0.022

(電力計算結果の例)

安定した電源を得るため、セルフパワーの USB ハブをご使用できます

4.4. オンボードクロック

FPGA に 12MHz が供給されています。FPGA 内部で異なる周波数が必要である場合、FPGA 内蔵の PLL を使用することが出来ます。“Tool”→“MegaWizard Plug-In Manager”から生成できます。



LogiCORE™
Clocking Wizard

Input Clock Summary

Input Clock	Input Freq (MHz)	Input Jitter (UI)
primary	12.000	0.010

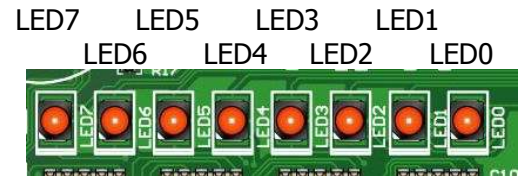
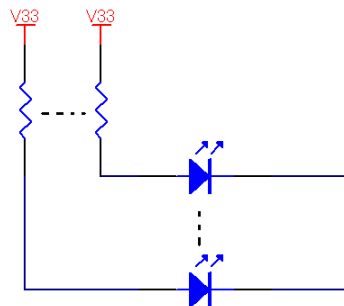
Output Clock Summary

Output Clock	Output Freq (MHz)	Phase (degrees)	Duty Cycle (%)	Pk-to-Pk Jitter (ps)	Phase Error (ps)
CLK_OUT1	100.000	0.000	50.0	1210.561	60.000
CLK_OUT2	12.000	0.000	50.0	200.000	60.000

(100MHz と 12MHz を生成した例)

4.5. 汎用 LED

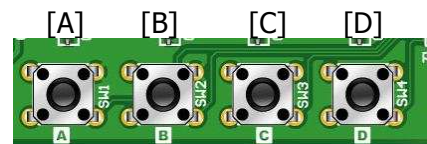
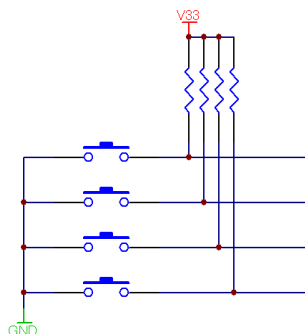
8 つの汎用 LED を搭載しています。アノード側が 3.3V に接続されていますので、FPGA ポートを “Low” 出力とすることで点灯します。



4.6. 汎用スイッチ

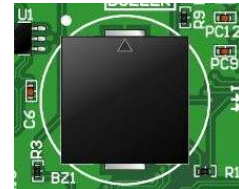
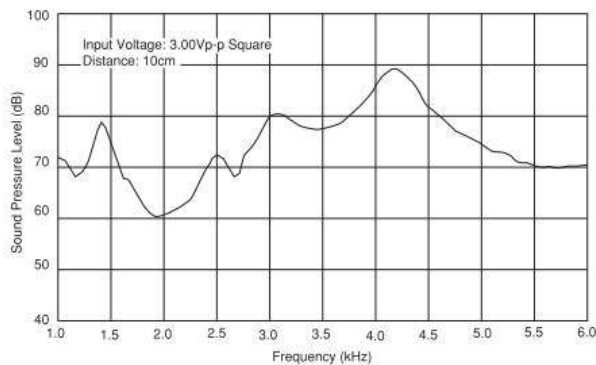
押しボタンを搭載しています。プルアップされていますので、ボタンを押すと “Low” レベルになります。

FPGA ポート出力に設定した状態で操作しないようご注意ください。



4.7. ブザー

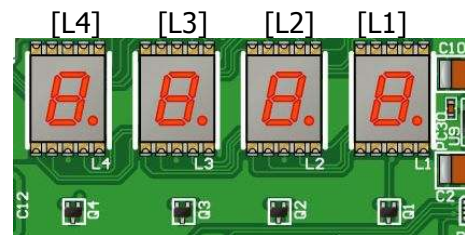
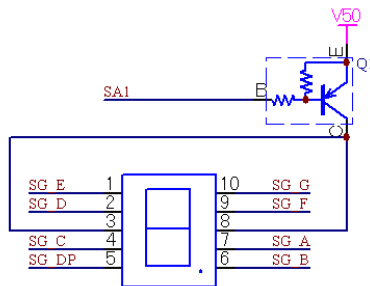
圧電ブザーを搭載しています。1kHz~6kHz の方形波を与えることで鳴らすことができます。



(データシートから引用)

4.8. 7セグメントLED表示器

アノードコモン7セグメントLED表示器を搭載しています。アノード側のトランジスタを駆動し、FPGAに接続されたカソードから電流を引き込むことで各セグメントが点灯します。FPGAポートは“オープンドレイン”に設定して制御して下さい。

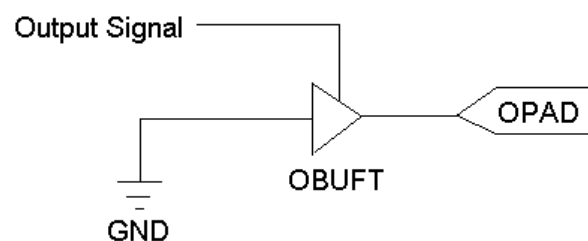


4.8.1. ポートをオープンドレイン出力に設定する

オープンドレインバッファ“OBUFT”を使用します。下記のようにインスタンス化することができます。

```
<instance_name> : OBUFT
port map (
  0 => <output_pin>,
  1 => '0',
  T => <input_wire>
);
```

VHDL コード



回路図記述

Fitter レポートから、ポートの状況を確認することができます。

	Pin Number	Signal Name	Pin Usage	Pin Name	Direction	IO Standard	IO Bank Number	Drive (mA)
	16	LED7_sg<7>	IOB	IO_L51P_3	TRISTATE	VCMOS25*	3	12
	17	LED7_sg<6>	IOB	IO_L52P_3	TRISTATE	VCMOS25*	3	12
	18	LED7_sg<5>	IOB	IO_L51N_3	TRISTATE	VCMOS25*	3	12
	19	LED7_sg<4>	IOB	IO_L52N_3	TRISTATE	VCMOS25*	3	12
	20	LED7_sg<3>	IOB	IO_L50N_3	TRISTATE	VCMOS25*	3	12
	21	LED7_sg<2>	IOB	IO_L49N_3	TRISTATE	VCMOS25*	3	12
	22	LED7_sg<1>	IOB	IO_L49P_3	TRISTATE	VCMOS25*	3	12
	23	LED7_sg<0>	IOB	IO_L50P_3	TRISTATE	VCMOS25*	3	12
	24	LED7_sa<3>	IOB	IO_L44N_GCLK20_3	TRISTATE	VCMOS25*	3	12
	25	LED7_sa<2>	IOB	IO_L44P_GCLK21_3	TRISTATE	VCMOS25*	3	12
	26	LED7_sa<1>	IOB	IO_L43N_GCLK22_IRDY2_3	TRISTATE	VCMOS25*	3	12
	27	LED7_sa<0>	IOB	IO_L43P_GCLK23_3	TRISTATE	VCMOS25*	3	12

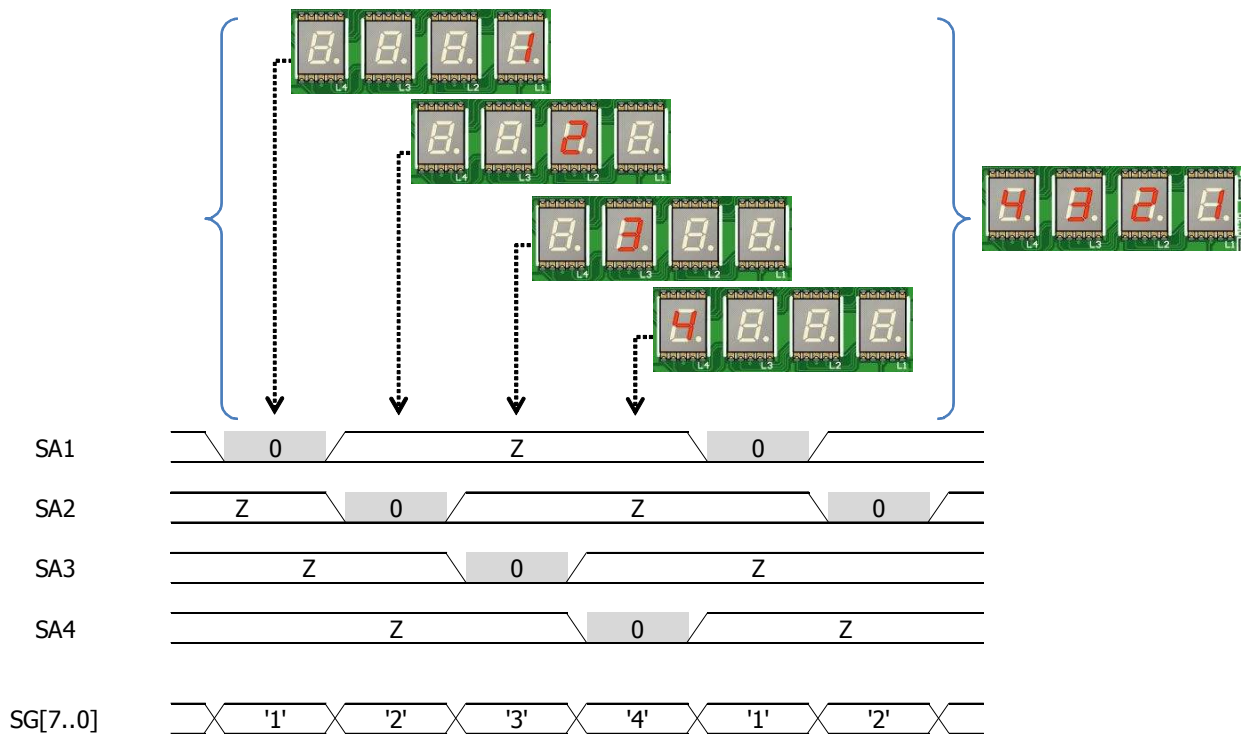
4.8.2. ダイナミック点灯

4桁ある表示器の各セグメントピンは共通となつて FPGA に接続されています。コモン(アノード)はトランジスタにより、1桁ずつ選択してドライブします。

4桁それぞれに異なつたパターンを表示するには、各桁の表示を数 kHz で順番に切り替えて表示する“ダイナミック点灯制御”を行います。

下図は1~4の点灯パターンを表示する場合のタイミング例です。各桁の表示が高速で切り替わることにより、同時に点灯されているように見えます。

複数の LED モジュールを同時にアクティブにすると電流が過大となりますので、ご注意ください



4.8.3. セグメントパターン

代表的なセグメント点灯パターンを VHDL 文で示します。

```

--Dg fedcba
when B"0011_0000" => output <= "11000000"; --0x30 = 0
when B"0011_0001" => output <= "11111001"; --0x31 = 1
when B"0011_0010" => output <= "10100100"; --0x32 = 2
when B"0011_0011" => output <= "10110000"; --0x33 = 3
when B"0011_0100" => output <= "10011001"; --0x34 = 4
when B"0011_0101" => output <= "10010010"; --0x35 = 5
when B"0011_0110" => output <= "10000010"; --0x36 = 6
when B"0011_0111" => output <= "11111000"; --0x37 = 7
when B"0011_1000" => output <= "10000000"; --0x38 = 8
when B"0011_1001" => output <= "10010000"; --0x39 = 9
when B"0100_0001" => output <= "10001000"; --0x41 = A
when B"0100_0010" => output <= "10000011"; --0x42 = B
when B"0100_0011" => output <= "10100111"; --0x43 = C
when B"0100_0100" => output <= "10100001"; --0x44 = D
when B"0100_0101" => output <= "10000110"; --0x45 = E
when B"0100_0110" => output <= "10001110"; --0x46 = F

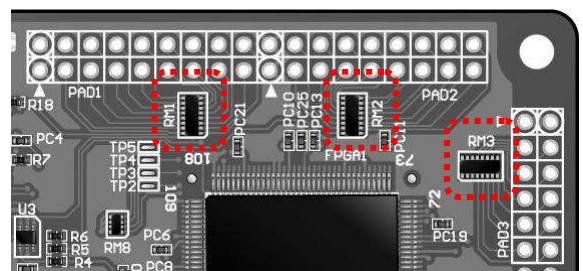
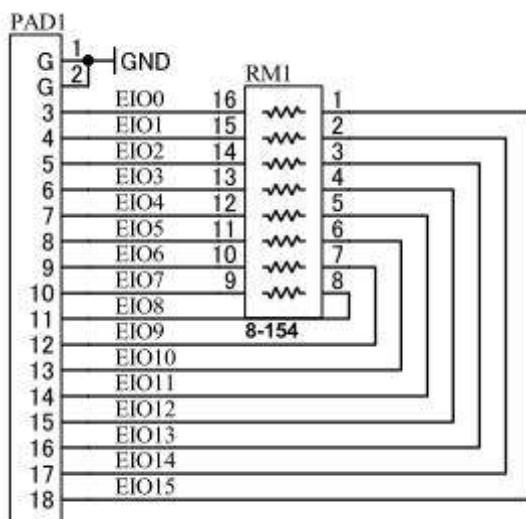
```

4.9. ユーザ I/O

ユーザ I/O には、オンボード部品の制御に使用しない FPGA ピンが接続されています。

これらのピンは 2 ピン 1 組で 150kΩ にて互いに接続されています。(セルフテスト機能) これらの抵抗がユーザの用途に影響を及ぼす場合は、取り外してご使用下さい。

詳しくは回路図をご参照下さい。



ピン割付表は「7.7: ユーザ I/O」をご参照下さい。

4. 10. USB インタフェース

PC との通信に USB コントローラ“FT232H”を使用できます。USB コントローラは FIFO インタフェースで起動するように設定されています。

FIFO モードでのデータ送受信手順を簡単に解説します。詳しいタイミングにつきましては、FT232H のデータシートをご参照下さい。

4. 10. 1. PC からデータを受信する

1. FT232H からの受信データがある場合、RXF#が Low となることにより FPGA に通知されます
2. RD#を立ち下げ、ADBUS[7..0]からデータを取り込みます
3. RD#を立ち上げ、FT232H に受信動作を完了します

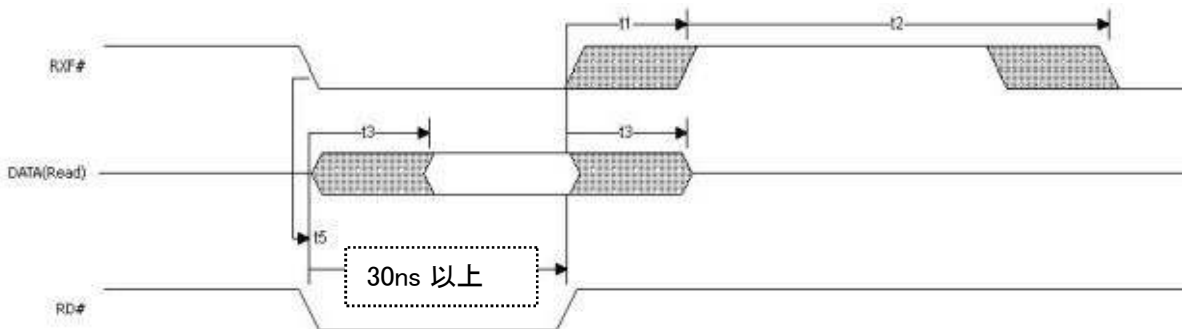


Figure 4.5 FT245 Asynchronous FIFO Interface READ Signal Waveforms

(FTDI 社 FT232H データシートより引用)

4. 10. 2. PC へデータを送信する

1. ADBUS[7..0]に出力するデータをセットします
2. TXE#が Low であることを確認します、High の場合は FT232H への書込が出来ません
3. WR#を立ち下げることによって FT232H にデータが取り込まれます
4. WR#の Low 幅を確保後に WR#を High へ戻し、送信動作を完了します

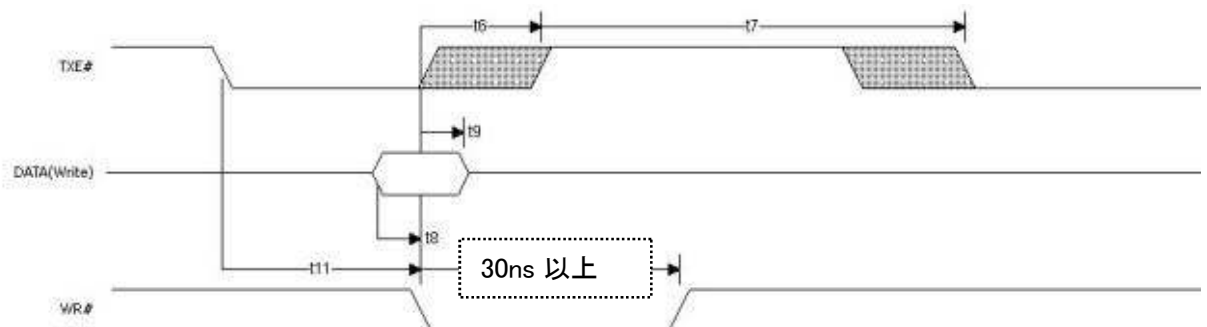


Figure 4.6 FT245 Asynchronous FIFO Interface WRITE Signal Waveforms

(FTDI 社 FT232H データシートより引用)

5. USB デバイスドライバ

USB により、PC との通信や FPGA のコンフィギュレーションが可能です。
初回の接続時にデバイスドライバをインストールする必要があります。

5.1. インストール

EDX-007 を PC に認識させるため、デバイスドライバをインストールする必要があります。初回接続時に、お使いの OS の指示に従いインストールを行ってください。

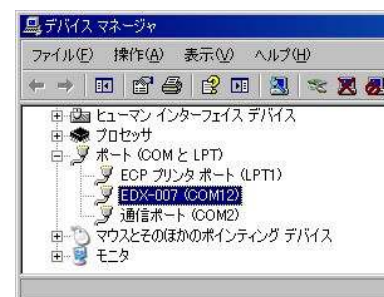
製品サポートページにて、デバイスドライバ インストールガイドを公開しておりますのでご参照ください。

デバイスドライバファイルは、製品サポートページからダウンロード出来ます。

5.2. 仮想 COM ポート

PC に接続された USB コントローラは仮想 COM ポートとして認識されます。ターミナル等により COM ポートを開き通信することが出来ます。

デバイスマネージャにて COM 番号を確認することが出来ます。

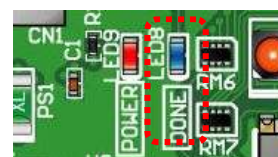


6. FPGA のコンフィギュレーション

USB 経由で FPGA をコンフィギュレーションすることが出来ます。コンフィギュレーションには弊社提供のツール“BBC [EDX-007]”をご利用下さい。

コンフィギュレーションが正常に終了すると、DONE LED (青色) が点灯します。

※JTAG I/F は使用できません



6.1. コンフィギュレーションツール

HuMANDATA が提供するソフトウェアをご利用下さい。コンフィギュレーションデータは rbf 形式に対応しています。



7. FPGA ピン割付け表

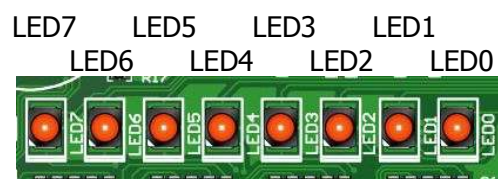
7.1. オンボードクロック

周波数	NET LABEL	FPGA Pin
12MHz	CLK_0	P134
	CLK_1	P95
	CLK_2	P55

7.2. 汎用 LED

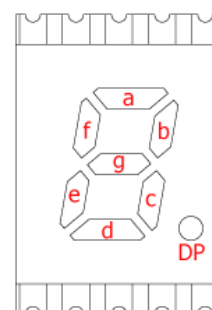
LED	NET LABEL	FPGA Pin
LED0	LED0	P30
LED1	LED1	P29
LED2	LED2	P27
LED3	LED3	P26
LED4	LED4	P24
LED5	LED5	P23
LED6	LED6	P22
LED7	LED7	P21

* Low で点灯します



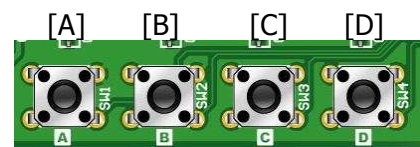
7.3. 7セグメント LED

セグメント	NET LABEL	FPGA Pin
L1 アノード	SA1	P17
L2 アノード	SA2	P16
L3 アノード	SA3	P15
L4 アノード	SA4	P14
A	XSG_A	P10
B	XSG_B	P12
C	XSG_C	P11
D	XSG_D	P9
E	XSG_E	P5
F	XSG_F	P7
G	XSG_G	P6
DP	XSG_DP	P8



7.4. 汎用スイッチ

シルク	NET LABEL	FPGA Pin
SW1	PSW_A	P34
SW2	PSW_B	P33
SW3	PSW_C	P2
SW4	PSW_D	P1



7.5. ブザー

シルク	NET LABEL	FPGA Pin
BZ1	BUZZER	P32

7.6. USB インタフェース

FT232H Pin	NET LABEL	FPGA Pin	234 FIFO モード 機能ピン名
ADBUS0	ADBUS0	P70	D0
ADBUS1	ADBUS1	P65	D1
ADBUS2	ADBUS2	P38	D2
ADBUS3	ADBUS3	P39	D3
ADBUS4	ADBUS4	P40	D4
ADBUS5	ADBUS5	P41	D5
ADBUS6	ADBUS6	P43	D6
ADBUS7	ADBUS7	P44	D7
ACBUS0	ACBUS0	P45	RXF#
ACBUS1	ACBUS1	P46	TXE#
ACBUS2	ACBUS2	P47	RD#
ACBUS3	ACBUS3	P48	WR#
ACBUS4	ACBUS4	P50	SIWU#
ACBUS5	ACBUS5	P51	ACBUS5
ACBUS6	ACBUS6	P35	ACBUS6

*その他の機能ピン名につきましては FT232H のデータシートをご参照下さい

7.7. ユーザ I/O

NET LABEL	FPGA Pin	NET LABEL	FPGA Pin
EI00	P143	EI021	P114
EI01	P142	EI022	P112
EI02	P141	EI023	P111
EI03	P140	EI024	P105
EI04	P139	EI025	P104
EI05	P138	EI026	P102
EI06	P137	EI027	P101
EI07	P133	EI028	P100
EI08	P132	EI029	P99
EI09	P131	EI030	P98
EI010	P127	EI031	P97
EI011	P126	EI032	P94
EI012	P124	EI033	P93
EI013	P123	EI034	P92
EI014	P121	EI035	P88
EI015	P120	EI036	P87
EI016	P119	EI037	P85
EI017	P118	EI038	P84
EI018	P117	EI039	P83
EI019	P116	EI040	P82
EI020	P115	EI041	P81

*これらのピンは 2 ピン 1 組で 150kΩ にて互いに接続されています

8. サポートページ

改訂資料やその他参考資料は、必要に応じて各製品の資料ページに公開致します。
ソースファイルはサポートページにて公開されております。ご自由に改造し、用途に合ったツールを開発していただけます。

<http://www.hdl.co.jp/ftpdata/EDX-007/index.html>

http://www.hdl.co.jp/support_c.html

- 回路図
- ピン割付表
- デバイスドライバ
- デバイスドライバインストールガイド
- コンフィギュレーションツール ... 等

また下記サポートページも合わせてご活用ください。

<http://www.hdl.co.jp/spc/>

9. お問い合わせについて

お問い合わせ時は、製品型番とシリアル番号を添えて下さるようお願い致します。

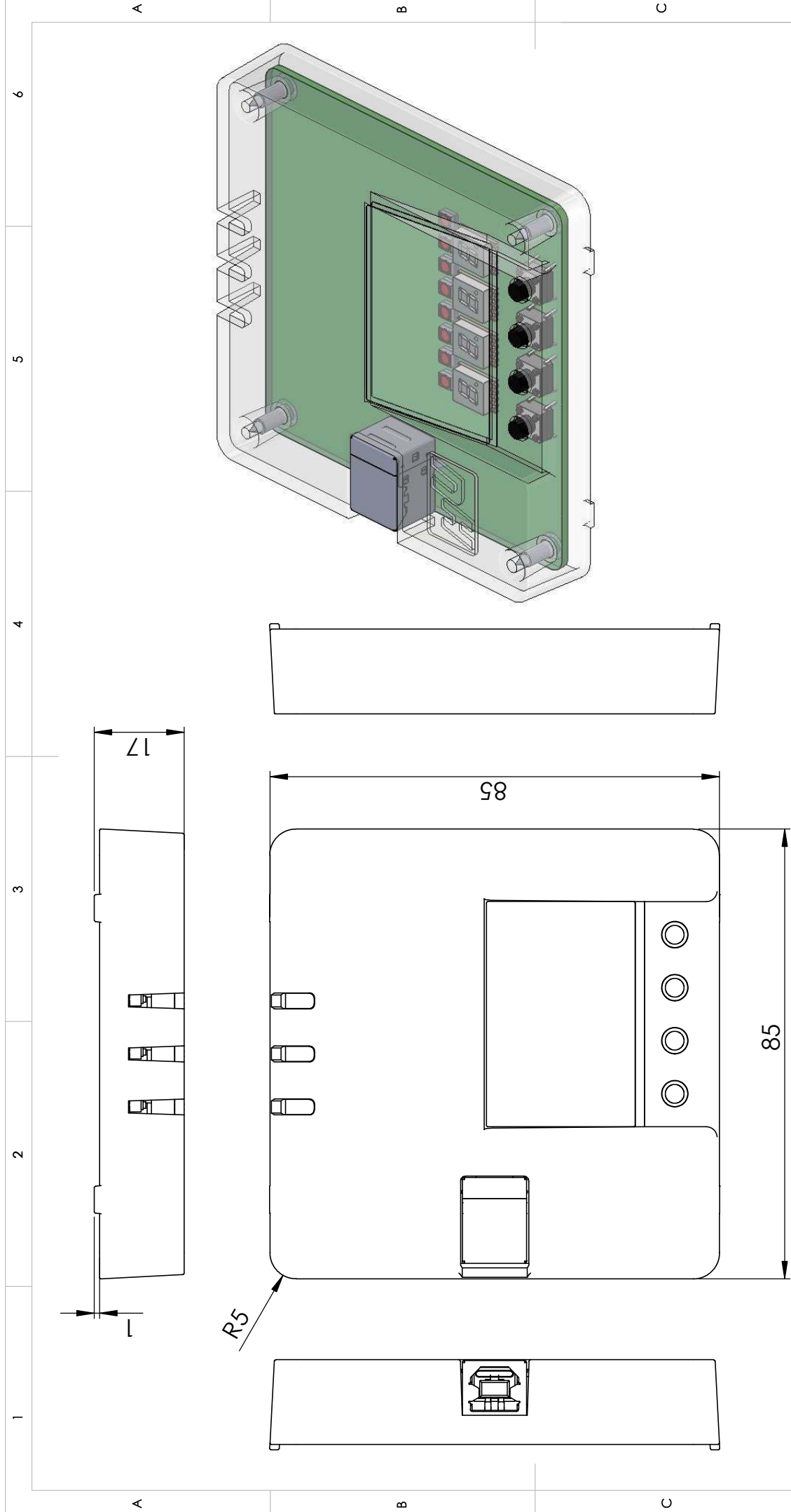
e-mail の場合は、SPC2@hdl.co.jp へご連絡ください。

または、当社ホームページに設置のお問い合わせフォームからお問い合わせください。

技術的な内容にお電話でご対応するのは困難な場合がございます。可能な限りメールなどをご利用くださるようご協力をお願いいたします。

おことわり

当社では、開発ツールの使用方法やFPGAなどのデバイスそのものについて、サポート外とさせていただきます。あらかじめご了承下さいませ。



	SCALE	UNIT	MATERIAL
	1:1	mm	Polycarbonate
	TITLE		
	EDA/EDX-007 Outline Drawing		
	DRAWING NO		REV
	EDA-EDX-007-DWG-A		A

XILINX 対応 FPGA トレーナ
EDX-007
ユーザーズマニュアル

2013/04/02 Ver.1.0

有限会社ヒューマンデータ

〒567-0034
大阪府茨木市中穂積1-2-10
ジブラルタ生命茨木ビル
TEL : 072-620-2002
FAX : 072-620-2003
URL : <http://www.hdl.co.jp/>
