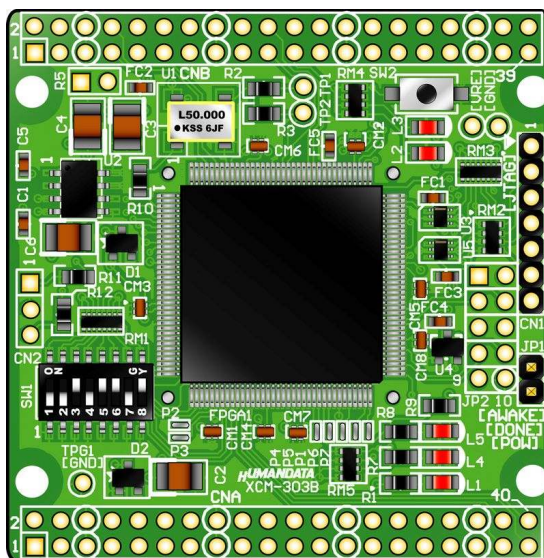


Spartan-3AN ブレッドボード  
(セミカードサイズ)  
XCM-303-50AN  
ユーザーズマニュアル  
Ver. 1.4





## 目次

● はじめに.....	1
● ご注意.....	1
● 改訂記録.....	2
1. 製品の内容について.....	2
2. 仕様.....	2
3. 3. 製品説明.....	3
3.1. 各部名称.....	3
3.2. ブロック図.....	4
3.3. 開発環境.....	4
3.4. 電源入力.....	5
3.5. JTAG コネクタ.....	5
4. FPGA ピン割付表.....	6
4.1. ユーザ I/O (CNA).....	6
4.2. ユーザ I/O (CNB).....	7
4.3. オンボードクロック.....	7
4.4. 汎用 LED.....	7
4.5. 汎用 SW.....	7
4.6. シリアル I/F (CN2).....	8
5. ディップスイッチの説明.....	8
6. FPGA へのコンフィギュレーション.....	9
6.1. JTAG から FPGA へコンフィギュレーション.....	9
7. インシステムフラッシュメモリへの書込み.....	9
7.1. プログラミングファイルの作成.....	9
7.2. インシステムフラッシュメモリへの書込み.....	10
7.3. インシステムフラッシュメモリの Erase.....	10
8. サポートページ.....	10
9. 付属資料.....	11
10. お問い合わせについて.....	11



## ● はじめに

この度は、Spartan3AN ブレッドボード／XCM-303 をお買い上げいただきまして誠にありがとうございます。

XCM-303 は、XILINX の高性能 FPGA Spartan3AN を用いた評価用ボードで、電源回路、クロック回路、コンフィギュレーション回路などを装備した、使いやすいボードになっています。

どうぞご活用ください。

## ● ご注意

 <b>禁止</b>	1	本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
	2	水中、高湿度の場所での使用はご遠慮ください。
	3	腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください。
	4	基板表面に他の金属が接触した状態で電源を入れないでください。
	5	定格を越える電源を加えないでください。
 <b>注意</b>	6	本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承願います。
	7	本書の内容については万全の記して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
	8	本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承願います。
	9	本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
	10	本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします。
	11	発煙や発火、異常な発熱があった場合はすぐに電源を切ってください。
	12	ノイズの多い環境での動作は保障しかねますのでご了承願います。
	13	静電気にご注意ください。

## ● 改訂記録

日付	バージョン	改訂内容
2009/11/11	1.2	・ 6. FPGA へのコンフィギュレーションを追加 ・ 搭載 FPGA 誤植修正
2011/05/09	1.3	・ 誤植修正
2012/09/14	1.4	・ R5 (V10(B) 内部接続用) を不実装に変更、ピン割付表更新 他誤植修正

## 1. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

FPGA ブレッドボード XCM-303	1
付属品	1
マニュアル (本書)	1*
ユーザ登録はがき	1*

\* オーダー毎に各 1 部の場合があります。(ご要望により追加請求できます)

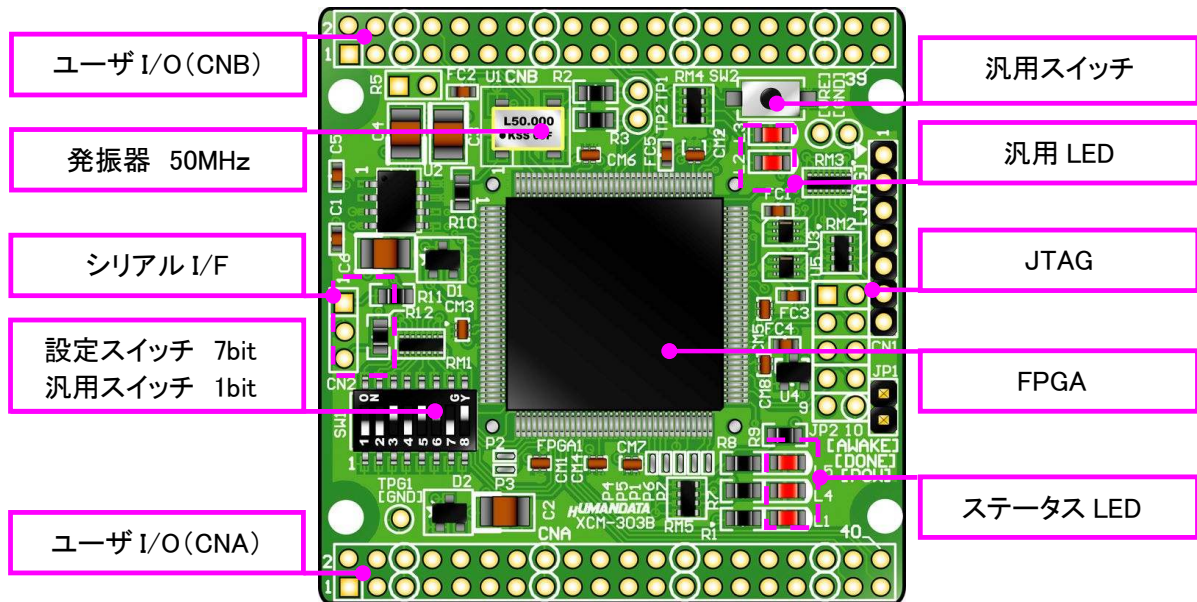
## 2. 仕様

製品型番	XCM-303-50AN
搭載 FPGA	XC3S50AN-4TQG144C
電源	DC 3.3V
消費電流	N/A (詳細は FPGA データシートご参照)
外形寸法	54 × 53 [mm]
質量	約 15 [g]
ユーザー I/O	56 本
I/O コネクタ	40 ピンスルーホール 0.9 [mmφ] × 2 組 2.54mm ピッチ
プリント基板	ガラスエポキシ 4 層基板 1.6t
オンボードクロック	50MHz
リセット信号	コンフィグ用リセット信号 (240ms TYP)
JTAG コネクタ	SIL7 ピン ピンヘッダ 2.54mm ピッチ
ステータス LED	3 個 (POWER, DONE, AWAKE)
付属品	SIL7 ピンヘッダ (本体に取付け済み) 1 個 DIL40 ピンヘッダ 2 個

\* これらの部品や仕様は変更となる場合がございます

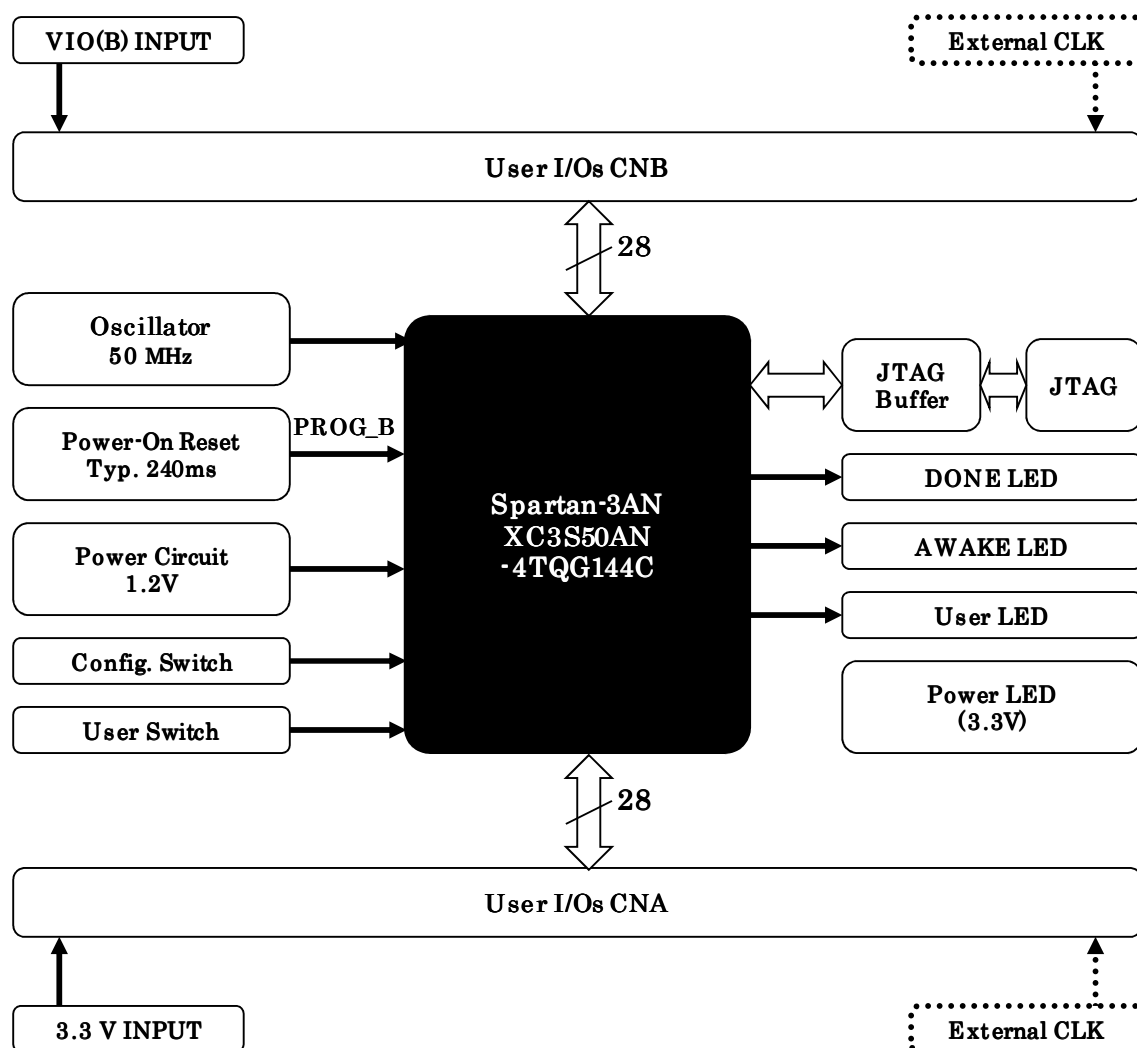
### 3. 3. 製品説明

#### 3. 1. 各部名称



部品面

### 3.2. ブロック図



### 3.3. 開発環境

FPGA の内部回路設計には、回路図エディタや HDL 入力ツール、論理合成ツール等が必要です。

開発ツールの選択はユーザー様で行っていただくようお願いいたします。当社では開発ツールについてのサポートと搭載デバイスそのもののサポートは一切行っておりません。

本マニュアルは、マニュアル作成時に当社で使用している開発ツールを元に作成しています。

### 3.4. 電源入力

本ボードは、DC **3.3V** 単一電源で動作します。内部に必要な、1.2V はオンボードのレギュレータにより生成されます。外部から供給する 3.3V 電源は充分安定して十分な余裕のあるものをご用意ください。

電源は、CNA、CNB から供給してください。CNA は BANK-A、CNB は BANK-B の VCCIO となっております。適切な電源を供給してください。

**いずれも 3.3V を超えることはできません。**

詳しくは FPGA のデータシート、回路図などを参照してください。また電源の立ち上がりは単調増加である必要があります。良質の電源を使用するようにしてください。

### 3.5. JTAG コネクタ

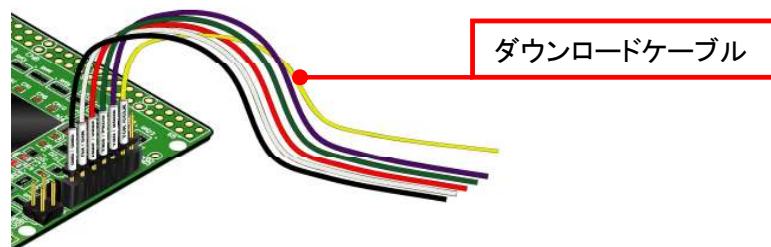
FPGA へのコンフィギュレーション及び内部マスタ SPI Flash モードに使用します。ピン配置は次表のとおりです。



CN1

信号	方向	ピン番号
GND	I/O	1
TCK	IN	2
TDO	OUT	3
TMS	IN	4
VCC	OUT (POW)	5
TDI	IN	6
GND	I/O	7

使用例



**注意**

ダウンロードケーブルを接続する場合、誤差しなどにご注意ください



## 4. FPGA ピン割付表

### 4.1. ユーザ I/O (CNA)

BANK	NET LABEL	FPGA ピン	コネクタピン		FPGA ピン	NET LABEL	BANK
		3.3V	1	2	3.3V		
		電源予約	3	4	電源予約		
		GND	5	6	GND		
A	IOA0	3	7	8	4	IOA1	A
A	IOA2	5	9	10	6	IOA3	A
A	IOA4	7	11	12	8	IOA5	A
A	IOA6	10	13	14	11	IOA7	A
		GND	15	16	GND		
A	IOA8	12	17	18	13	IOA9	A
A	IOA10	15	19	20	16	IOA11	A
A	IOA12	18	21	22	19	IOA13	A
A	IOA14	20	23	24	21	IOA15	A
		GND	25	26	GND		
A	IOA16	24	27	28	25	IOA17	A
A	IOA18	27	29	30	28	IOA19	A
A	IOA20	29	31	32	30	IOA21	A
A	IOA22	31	33	34	32	IOA23	A
		GND	35	36	GND		
A	IOA24	46	37	38	47	IOA25	A
A	IOA26	48	39	40	49	IOA27	A

#### 4.2. ユーザ I/O (CNB)

BANK	NET LABEL	FPGA ピン	コネクタピン		FPGA ピン	NET LABEL	BANK
		VIO (B)	1	2	VIO (B)		
		電源予約	3	4	電源予約		
		GND	5	6	GND		
B	I0B0	141	7	8	139	I0B1	B
B	I0B2	138	9	10	135	I0B3	B
B	I0B4	134	11	12	132	I0B5	B
B	I0B6	131	13	14	130	I0B7	B
		GND	15	16	GND		
B	I0B8	129	17	18	127	I0B9	B
B	I0B10	125	19	20	121	I0B11	B
B	I0B12	120	21	22	117	I0B13	B
B	I0B14	116	23	24	115	I0B15	B
		GND	25	26	GND		
B	I0B16	114	27	28	113	I0B17	B
B	I0B18	112	29	30	111	I0B19	B
B	I0B20	110	31	32	105	I0B21	B
B	I0B22	104	33	34	103	I0B23	B
		GND	35	36	GND		
B	I0B24	101	37	38	102	I0B25	B
B	I0B26	98	39	40	99	I0B27	B

#### 4.3. オンボードクロック

周波数	NET LABEL	FPGA ピン
50MHz	CLK0	57, 59
	CLK1	124, 126

#### 4.4. 汎用 LED

LED	NET LABEL	FPGA ピン
LED2	ULED2	93
LED3	ULED3	96

#### 4.5. 汎用 SW

SW	NET LABEL	FPGA ピン
SW1-1	PSW1	33
SW2	PSW2	35

#### 4.6. シリアル I/F (CN2)

NET LABEL	FPGA ピン
TXDB	60
RXDB	58

### 5. ディップスイッチの説明

XCM-303 のディップスイッチ (SW1) は以下のように割り付けられています。

ON で Low に固定されます。

SW1

番号	1	2	3	4	5	6	7	8
記号	PSW1	X_M0	X_M1	X_M2	VS2	VS1	VS0	X_SUSPEND
出荷時	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON
説明	汎用	モードセレクトピン			SPI ROM 変数設定			SUSPEND モード設定

M[0..2]	内部マスタ SPI	JTAG
	<1 : 1 : 0>	<1 : 0 : 1>
	OFF:OFF:ON	OFF:ON:OFF

#### 1 : PSW1

汎用スイッチとしてご使用いただけます。

#### 2、3、4 : モードセレクトピン

上記を参照し、各コンフィギュレーションモードを設定してください。

#### 5、6、7 : SPI ROM 変数設定

XCM-303 では使用しません。コンフィギュレーション後、汎用スイッチとしてご使用いただけます。

#### 8 : SUSPEND モード設定

OFF とすることで FPGA をサスペンドモードとすることが出来ます。

詳しくは Spartan3-AN のデータシートをご覧ください。

## 6. FPGA へのコンフィギュレーション

FPGA のコンフィギュレーションは、JTAG または、コンフィギュレーションデバイスから行われます。JTAG から FPGA へのコンフィギュレーションには、ダウンロードケーブルを使用します。

FPGA のコンフィギュレーションモードピンを[JTAG モード]に設定してください。

コンフィギュレーションデバイスからコンフィギュレーションするには、FPGA のコンフィギュレーションモードピンを[マスタ SPI モード]に設定してください。

### 6.1. JTAG から FPGA へコンフィギュレーション

ディップスイッチを下記のように設定してください。

SW1

	1	2	3	4	5	6	7	8
ON	X		■		X	X	X	■
OFF	X	■		■	X	X	X	

X: Don't Care

1. ISE の Processes タブにある **[Configure Target Device]** を展開して **[Manage Configuration Project]** をダブルクリックします。  
(ダイアログが出ますがそのまま **[Finish]** をクリック)
2. bit ファイルを指定します。
3. **[Device Programming Properties]** ダイアログにて **[Verify]** にチェックが無いことを確認します。
4. デバイスのアイコンをクリックし選択し **[Operations]** → **[Program]** をクリックします。
5. **[Program Succeeded]** と表示でコンフィギュレーションが終了です。  
コンフィギュレーション完了すると基板上の **[DONE LED]** が点灯します。

## 7. インシステムフラッシュメモリへの書込み

### 7.1. プログラミングファイルの作成

この手順は、iMPACT を使用して、単体のビットストリームをインシステム Flash にプログラムする場合は不要です。

1. **[PROM File Formatter]** をダブルクリックしてください。
2. **[Configuration Modes]** タブで **[PROM File Formatter]** をダブルクリックします。  
**[iMPACT - Prepare PROM Files]** ダイアログで **[PROM Supporting Multiple Design Versions]** にチェックし **[Spartan3AN]** を選択する。
3. **[PROM File Format MCS]** にチェックし **[PROM File Name]** で任意の名前を付け、**[Location]** で保存先を指定し **[Next]** をクリックします。
4. 次に **[xc3 s 50an]** を選択し **Next>** をクリックします。

5. 次に[Bitstream1]にチェックを入れ、Next>をクリックします。  
(ダイアログが出ますがそのまま [Finish] をクリック)
6. [Add device] ダイアログにて[bit file]を選択します。
7. iMPACT Processes のタブにある[Generate File...]をダブルクリック [PROM File Generation Succeeded]と表記されれば完了です。

## 7.2. インシステムフラッシュメモリへの書込み

XCM-303 ではインシステムフラッシュメモリが使用可能です。  
インシステムフラッシュメモリに書込みする場合、ディップスイッチの設定が必要です。ディップスイッチを下記のように設定し iMPACT から書込みを行ってください。

SW1

	1	2	3	4	5	6	7	8
ON	X			■	X	X	X	■
OFF	X	■	■		X	X	X	

X : Don't Care

1. iMPACT を起動し[File]-[Initialize Chain]をクリックすると、FPGA が認識されます。
2. FPGA に対して 6.1 項で作成した mcs ファイルを割り付けてください。
3. デバイスのアイコン上で右クリックをし、[Program...]をクリックします。
4. [Program Succeeded] と表示でコンフィギュレーションデバイスに書き込み完了です。

## 7.3. インシステムフラッシュメモリの Erase

1. [Operations] → [Erase] をクリックします。
2. [Erase Succeeded] と表示で完了です。

## 8. サポートページ

改訂資料やその他参考資料は、必要に応じて各製品の資料ページに公開致します。

<http://www.hdl.co.jp/ftpdata/xcm-303/index.html>

[http://www.hdl.co.jp/support\\_c.html](http://www.hdl.co.jp/support_c.html)

- 回路図
- ピン割付表
- 外形図
- ネットリスト

... 等

また下記サポートページも合わせてご活用ください。

<http://www.hdl.co.jp/spc/index.php>

## 9. 付属資料

1. 基板回路図（別紙）
2. 基板外形図

## 10. お問い合わせについて

お問い合わせ時は、製品型番とシリアル番号を添えて下さるようお願い致します。

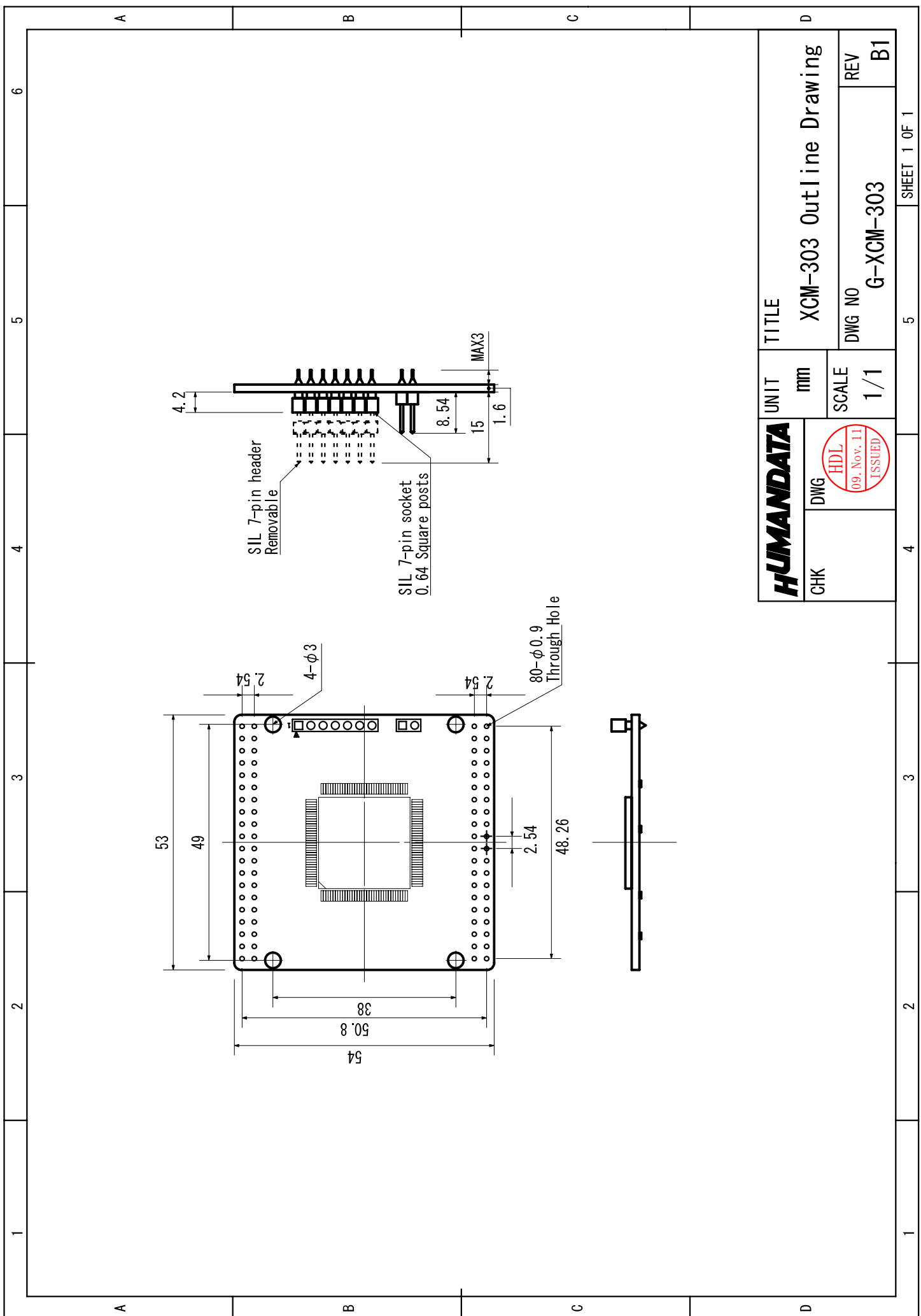
e-mail の場合は、SPC2@hdl.co.jp へご連絡ください。

または、当社ホームページに設置のお問い合わせフォームからお問い合わせください。

技術的な内容にお電話でご対応するのは困難な場合がございます。可能な限りメールなどをご利用くださるようご協力をお願いいたします。

### おことわり

当社では、開発ツールの使用方法や FPGA などのデバイスそのものについて、サポート外とさせていただきます。あらかじめご了承下さいませ。



<b>HUMANDATA</b> CHK	DWG	TITLE <b>XCM-303 Outline Drawing</b>	
		SCALE <b>1/1</b>	DWG NO <b>G-XCM-303</b>
HDL 09. Nov. 11 ISSUED		REV <b>B1</b>	SHEET 1 OF 1

---

Spartan3AN ブレッドボード  
(セミカードサイズ)  
XCM-303-50AN

---

2008/06/05 Ver. 1.0 (初版)  
2009/03/13 Ver. 1.1 (第2版)  
2009/11/11 Ver. 1.2 (第3版)  
2011/05/09 Ver. 1.3

2012/09/14 Ver. 1.4

---

有限会社ヒューマンデータ

〒567-0034  
大阪府茨木市中穂積1-2-10  
ジブラルタ生命茨木ビル  
TEL : 072-620-2002  
FAX : 072-620-2003  
URL : <http://www.hdl.co.jp/>

---