





ヒューマンデータ



目 次

● はじめに	1
● ご注意	1
● 改訂記録	2
1 開発環境	2
 別元味売 1 別元味売 1 日 1 日	
	J
3. 仕禄	3
4. 製品説明	4
4.1 各部名称	4
4.2 フロック図	5
4.3 電源	5 e
	0 _
5. ティッフスイッチの説明	7
6. FPGA コンフィギュレーション	8
6.1 ディップスイッチ(SW4)の設定	8
7. SPI-PROM への書き込み	. 10
7.1 MSC データ作成方法	10
7.2 ディップスイッチ(SW4)の設定	13
7.3 SPI-PROM へのデータ書き込み方法	13
7.4 SPI-PROM からコンフィギュレーション	16
7.5 SPI-PROM テーダの消去方法	16
8. Configuration Rate の設定	. 18
9. コネクタピン割付表	. 19
9.1 ユーザ I/O(CNA)	19
9.2 ユーザ I/O(CNB)	20
9.3 オンボードクロック	21
9.4 汎用 LED	21
9.5 汎用 SW	21
10.参考資料について	. 22
11. Rev1,Rev2 について	. 22
12. 付属資料	22

HUMANDATA.

● はじめに

この度は、Spartan3E ブレッドボード/XCM-106-1600 をお買い上げいただきまして 誠にありがとうございます。

XCM-106-1600 は、XILINX の高性能 FPGA Spartan3E を用いた評価用ボードで、電源 回路、クロック回路、コンフィギュレーション回路、ISP 可能な SPI-PROM などを装備 した、使いやすいボードになっています。どうぞご活用ください。

●ご注意

	 本製品には、民生用の一般電子部品が使用されています。 宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる 特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
	2. 水中、高湿度の場所での使用はご遠慮ください。
	3. 腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮く
禁止	ださい。
	4. 基板表面に他の金属が接触した状態で電源を入れないでください。
	5. 定格を越える電源を加えないでください。





● 改訂記録

日付	バージョン	改訂内容
2012/03/06	2.2	・ピン割付表を修正

1. 開発環境

FPGAの内部回路設計には、回路図エディタや HDL 入力ツール、論理合成ツールが必要です。これらの開発ツールは、XILINX 社が無償配布する ISE WebPack にて可能です。 使用する際には、インターネットによるライセンス登録が必要となります。

HUMANDATA.

2. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら弊社 宛にご連絡ください。

FPGA ボード XCM-106-1600	1	
付属品	1	
マニュアル(本書)	1	*
ユーザ登録はがき	1	*

* オーダー毎に各1部の場合があります。(ご要望により追加請求できます)

3. 仕様

製品型番	XCM-106-1600
搭載 FPGA	XC3S1600E-4FGG320C
コンフィグ ROM	M25P80(ST マイクロエレクトロニクス)
電源	DC 3.3V (内部電源はオンボードレギュレータにより生成)
消費電流	N/A (詳細は FPGA データシートご参照)
基板寸法	54 × 43 [mm]
質量	約 18 [g]
ユーザ I/O	128 本
I/O コネクタ	メーカ型番:FX10A-80P/8-SV1(71)(ヒロセ電機)
プリント基板	ガラスエポキシ 8 層基板 1.6t
オンボードクロック	48MHz(外部供給可能)
コンフィグ用リセット 回路	内蔵(200ms TYP)
JTAG コネクタ	SIL7 ピン 丸ピンソケット 2.54mm ピッチ
ステータス LED	2 個(POWER、DONE)
汎用 LED	2個
汎用 SW	3個
4尾口	SIL7 ロングピンヘッダ(本体に取付け済み) 1 個
	コネクタ:FX10A-80S/8-SV(71) (ヒロセ電機)2個

※ これらの部品や仕様は変更となる場合がございます



4. 製品説明

4.1 各部名称



部品面



はんだ面



4.2 ブロック図



4.3 電源

本ボードは、DC 3.3V単一電源で動作します。内部で必要な、2.5V、1.2V はオンボードの レギュレータにより生成されます。外部から供給する 3.3V 電源は充分安定して、充分な余裕 のあるものをご用意ください。電源は、CNA、CNB から供給してください。CNA は BANK-A、 CNB は BANK-B の VCCIO となっております。 適切な電源を供給してください。

いずれも 3.3V を超えることはできません。

詳しくは FPGA のデータシート回路図などを参照してください。また電源の立ち上がりは単調増加である必要があります。良質の電源を使用するようにしてください。



4.4 JTAG コネクタ

FPGA へのコンフィギュレーションや SPI-PROM への ISP に用います。ピン配 置は次表のとおりです。



信号名	ピン番号	方向
GND	1	I/O
ТСК	2	IN
TDO	3	OUT
TMS	4	IN
VCC(3.3V)	5	OUT(POW)
TDI	6	IN
GND	7	I/O

XILINX 社の純正ケーブルなどを用いることができます。



ダウンロードケーブルとコネクタの対応に注意して接続して下さい。

JTAG チェインには BUS SW を介して SPI-PROM と FPGA の両方に接続されています。



iMPACT により、いずれかを選択し、SPI-PROM ならば ISP(書き込み)、FPGA ならば Configration を行ってください。



5. ディップスイッチの説明

XCM-106のディップスイッチ(SW4)は以下のように割り付けられています。SWをONで Lowに固定されます。

SW4

番号	1	2	3	4	5	6	7	8
記号	VS0	VS1	VS2	HSWAP_EN	M2	M1	M0	X_PROG
出荷時	OFF	OFF	OFF	OFF	OFF	ON	OFF	OFF
説明	SPI ⊐	ンフィグモー	ド設定		-E-	-ド セレクト	ピン	

	SPI	JTAG
M[20]モードピンの設定	<on:on:off></on:on:off>	<off:on:off></off:on:off>

● 1、2、3: SPI コンフィギュレーションモード

XCM-106 は M25P80 を使用のため OFF 固定

• 4 : HSWAP_EN

HSWAP_EN を ON にすると Low レベルになり、選択したコンフィギュレーションモー ドで使用されない I/O ピンおよび入力のみのピンすべてのプルアップ抵抗がアクテ ィブになります。

● 5、6、7:モードセレクトピン

上記を参照し、各コンフィギュレーションモードを設定してください。

●8:ターゲット設定

OFF: JTAG(FPGA) ON : SPI-PROM



6. FPGA コンフィギュレーション

6.1 ディップスイッチ(SW4)の設定

FPGA にコンフィギュレーションする際、ディップスイッチの設定が必要です。 ディップスイッチを下記のように設定してください。

SW4

	1	2	3	4	5	6	7	8
ON								
OFF								

▼ FPGA へのコンフィギュレーションは iMPACT により行います。iMPACT を起動し [File]-[Initialize Chain]をクリックすると、FPGA が認識されます。FPGA に対して bit フ ァイルを割り付けてください。

💐 iMPACT - [Boundary Scan]	
鸀 Eile Edit View Operations Options Outp	out Debu <u>e W</u> indow <u>H</u> elp
🔁 🖥 🔏 🖻 🖀 💥 🔠 🔛	□ = = = = = = = = = = = = = = = = = = =
Flows	×
Boundary Scan SlaveSerial SelectMAP Bosktop Configuration BDirect SPI Configuration MPACT Modes	TDI Program. Verify Get Device ID xc3st top Get Device Signature/Usercode
iMPACT Processes	TDO <u>A</u> ssign New Configuration File
Available Operations are:	

▼ デバイスのアイコン上で右クリックをし、[Program…]をクリックします。FPGA へのコン フィギュレーションの際は、通常[Verify]のチェックを外してください。

Section Properties	
Category	192
Programming Properties Advanced PROM Programming Properties Revision Properties	Programming Prog General Programming Pro
	Verify General CPLD And PROM Properties Erase Before Programming Read Protect PROM/CoolRunner-II Usercode (& Hex Digits) CPLD Specific Properties Write Protect Functional Test
	XPLA UES Enter up to 13 characters PROM Specific Properties Load FPGA Parallel Mode Use D4 for Virtex-II/Virtex-4 Programming Properties Pulse PROG Program Key

▼ 書き込みが成功すると、[Program Succeeded]と表記されます。





7. SPI-PROM への書き込み

- 7.1 MSC データ作成方法
 - ▼ 下図 赤枠[PROM File Formatter]上でダブルクリックします。



▼ 次に、下図のようにチェックを入れ、File Name と Location(保存先)を指定し Next>をクリックします。



HUMANDATA.

▼ 次に、XCM-106はM25P80を使用しているので、Select SPI PROM Density(bits)は8M を選択します。下図のようになればNext>をクリックします。



▼ 次に、<u>Finish</u>をクリックします。

🛃 iMPACT – File Generation Summa	ту	
You have entered following information:		
PROM Type:	SPI PROM	
File Format	mcs	
Fill Value	FF	
PROM filename	XCM-106	
Number of PROMs	1	
Position Part Name		
0 8M		
Click "Finish" to start adding device files.		
	< Back Einish	<u>C</u> ancel

▼ 次に、下図ダイアログが表示されますので OK をクリックし、bit ファイルを指定します。





▼ 次に、作成した bit ファイルを割り当てます。



▼ 次に、iMPACT Processes のタブにある[Generate File…]をダブルクリックします。下記のように PROM File [Generation Succeeded]と表記されれば完了です。

💐 IMPACT – [PROM File Formatter]		
<u>File</u> Edit View Operations Options Output Department of the second s	ebug <u>W</u> indow <u>H</u> elp	
📝 🗟 🖌 🖻 🖺 🗙 🔡 📰 😅 :	: #: #: □ */ N?	
Flows		
Benetistian Configuration		
- PhDirect SPI Configuration	SPINE CONTRACTOR	
SystemACE	PROM	
PROM File Formatter	8M GOODOOD, GOODOO,	
iMPACT Modes	4.15 % Full xc3s1600e	
	top.bit	
IMPACT Processes X		
Available Operations are:		
	PROM File Generation Succeeded	
	Tron The Generation Steepeded	
iMPACT Process Operations		
	Boundary Scan	
× // *** BATCH CMD : setAttribute	e -configdevice -attr dir -value "UP"	~
// *** BATCH CMD : setAttribute	e -configdevice -attr path -value "D:/XILLINX_dat/XCM-106/TEST/"	·
// *** BATCH CMD : setAttribute	2 -configdevice -attr name -value "XCM-106"	
Swap bit can only be disabled t	in Hex file format only.	
Command: -w -p mcs -c FF -o I	D:/XILLINX_dat/XCM-106/TEST//XCM-106 -u 0 D:/XILLINX_dat/XCM-106	5/TEST/
0x550f0 (348400) bytes loaded w	up from OxO	100 100
Using user-specified prom size	of 1024K	
Writing file "D:/XILLINX_dat/XC	-106/TEST//XCM-106.mcS". CM-106/TEST//XCM-106.mcm"	
Total configuration bit size =	2787200 bits.Total configuration byte size = 348400 bytes.// **	** BATC
// *** BATCH CMD : setCurrentDe	esign -version O	
		~
Quitout From Warning		>
Ready PROM File Generatio	m Target SPI PROM 2787200 Bits used File: XCM-106 in Location: D:/XILLINX dat/XCM-10	06/TEST/

HUMANDATA.

7.2 ディップスイッチ(SW4)の設定

SPI-PROM に書き込む際、ディップスイッチの設定が必要です。ディップスイッチを下記のように設定してください。(4-7 は設定不要)

SW4

	1	2	3	4	5	6	7	8
ON								
OFF								

7.3 SPI-PROM へのデータ書き込み方法

SPI-PROM へのデータ書込みは iMPACT により行います。

▼ iMPACT を起動し[Direct SPI Configuration]のタブをクリックしてください 右クリックし [Add SPI Device]をクリックします 7.1 項で作成した MCS ファイルを選択 してください。

💐 iMPACT - [Direct SPI Configuration]				
鸀 Eile Edit View Operations Options Output [Debu <u>g W</u> indow <u>H</u> elp			
🔁 🖬 🔏 🗋 🖨 🗙 🔡 🛱	: 😫 🍪 🗂 🛷	k?		
Flows X				
SelectMAP				
- In Direct SPI Configuration				ちりしいり
- SystemACE				117777
🔤 PROM File Formatter 🛛 🐱				
iMPACT Modes		Right click to Add D	evice or Identify Device	
iMPACT Processes X			Add SPI Device Oti	rl+D
Available Operations are:			<u>C</u> able Auto Connect Cable <u>S</u> etup	
iMPACT Process Operations	Boundary Scan	鸀 Direct SPI Configuration	PROM File Formatter	



▼ 7.1 項で作成した MCS ファイルを選択してください。

Add Device					? 🛛
ファイルの場所型:	CM-106-TES	TV1	•	🗧 🗈 💣 📰•	
した 最近使ったファイル	_ngo _xmsgs _netgen				
デスカトップ	XCM-106070405	mcs			
27 F#152					
و- تارت الم					
マイ ネットワーク		- 12			
	ファイル名(N):	XCM-106070405.mcs			■■(()
	ファイルの種類①	All Design Files (*.mcs *.exo)	_	•	キャンセル

▼ 次に SPI-PROM の種類を選択してください。XCM-106 では ST マイクロエレクトロニ クスの M25P80 を使用しています。M25P80 を選択してください。

Select Device P	art Name 🛛 🔀
Select PROM	
Part Name:	M25P80
<u>O</u> K	Cancel Help



▼ 下図のようになれば SPI-PROM に MCS ファイルを割り当てることができました。 SPI-PROM 上で右クリックし[Program…]をクリックしてください。

👪 iMPACT – [Direct SPI Configurat	tion]			
Eile Edit View Operations Options Q	utput Debug <u>W</u> indow <u>H</u> elp			
😥 🗐 🗶 🖻 🏷 🤐 💥 🖽	11 : * # # O %	k ?		
Flows		**		
BagBoundary Scan BagSlaveSerial BagSlaveSerial BagSlaveSerial BagDrect SPI Configuration MAP MAPACT Modes	SCLK MOSI PRO SS_n m25p0 xcm-1087	M <u>Program</u> Verify 5 Erase 5 Blank Check		
IMPACT Processes	× MISO	Readback		
Available Operations are:		<u>A</u> ssign New Config	suration File	
→ Verify				
📫 Erase				
Blank Check	~			
iMPACT Process Operations	Et Boundary Scan	EPPROM File Formatter	E Direct SPI Configuration	
	boundary occar]
X IDCODE not validated whil write FDRI issued before Decryptor keys not used i INFO:IMPACT:219 = Status INFO:IMPACT:579 = '1': Ch '1': Programmed successfu '1': Programmed successfu '1': Programmed successfu PROGRESS_END = End Operat Elapsed Lime = 14 sec // *** BATCH CMD : setMod // *** BATCH CMD : setMod	<pre>e trying to write FDJ or after decrypt open n proper sequence : requister values: .011 1000 0000 0000 00 mpleted downloading h cking done pindu hly. ie = spi le -spi</pre>	<pre>kl : 0 ration: 0 : 0 200 0000 oit file to device. one.</pre>		
				×
Cutput Error Warning				
Ready			No Ga	ble Connection

▼ SPI-PROM ヘデータ書き込み時は[Verify][Erase Before Programming]にチェッ クをいれ OK をクリックします。

<table-of-contents> Programming Properties</table-of-contents>	
Category	
Programming Properties Advanced PROM Programming Properties Revision Properties	Programming Properties General Programming Properties
	Verify General CPLD And PROM Properties VErsee Before Programming Read Protect PROM/CoolRunner-II Usercode (3 Hex. Digits) CPLD Specific Properties Write Protect Functional Test On-The-Fly Program XPLA UES Enter up to 13 characters PROM Specific Properties Load FPGA Parallel Mode Use D4 for CF
	Virtex-1/Virtex-4 Programming Properties Pulse PROG Program Key
	OK Cancel Apply Help



▼ [Program Succeeded]が表示されれば終了です。



7.4 SPI-PROM からコンフィギュレーション

SPI-PROM からコンフィギュレーションする際、ディップスイッチの設定が必要です。 ディップスイッチを下記のように設定し、電源を入れると SPI-PROM から FPGA にコンフィ ギュレーションされます。

	1	2	3	4	5	6	7	8
ON								
OFF								

7.5 SPI-PROM データの消去方法

SPI-PROMに書き込む際ディップスイッチの設定が必要です。 ディップスイッチを下記のように設定してください。(4-7 は設定不要)

	1	2	3	4	5	6	7	8
ON								
OFF								



▼ SPI-PROM 上で右クリックし[Erase…]をクリックしてください。

🕌 iMPACT - [Direct SPI Configuration]	
<u>File</u> Edit View Operations Options Output	Debug <u>W</u> indow <u>H</u> elp
🛯 👌 🗟 🗶 🔐 🔏 扰 🏭 🛱	1
Flows ×	
Boundary Scan SaveSerial SelectMAP Direct SPI Configuration MPACT Modes MPACT Processes X	SCLK MOSI PRON SS_n m_5pec xcm-106.r Blank Check Beadback
Available Operations are: Program Verify Erase Blank Check	<u>A</u> ssign New Configuration File
iMPACT Process Operations	Boundary Scan SPROM File Formatter

▼ [Erase Succeeded]と表示されれば終了です。

🔩 iMPACT – [Direct SPI Configuration]	
鸀 Eile Edit View Operations Options Output I	Debu <u>g W</u> indow <u>H</u> elp
📫 🛃 🔉 🖻 🗳 🗶 😁 🕺 🖽 🛱	1. 28 28 10 44 12
Flows 🗙	
Boundary Scan SlaveSerial SelectMAP Desktop Configuration Direct SPI Configuration MPACT Modes	SCLK MOSI SS_n m25p80 xcm-106.mcs
IMPACT Processes 🗙 🗙	MISO
Available Operations are:	Erase Succeeded
Blank Check	
IMPACT Process Operations	📑 Boundary Scan 📑 PROM File Formatter 📑 Direct SPI Configuration



8. Configuration Rate の設定

XCM-106 では Configuration Rate の設定が可能です。以下に Configuration Rate の設定方法を示します。

▼ ISE の Processes のタブにある[Generate Programming File]で右クリックしてくし、

[Properties…]をクリックしてください。

Sources for [Smithelia: Ingeneration Sources for [Smithelia: Ingeneration Sources for [Smithelia: Ingeneration Smithelia: Smithelia: Smi	4-106 ise Current State: Current State: Curr	M-105ice P Is1600e-5fg 82.03i	Project File: XCI Module Name: TOR Target Device: XCI Product Version: SE	Chesign Overview Summary Dia Properties Timing Constraints Proval Report Clock. Report Clock. Report Clock. Maxings	Openion	for: Synthesis/Implementation ICM-106 c3s1600e-5fg320
Constraints Constrai	Perceru: • Erroru: • Warnings: • Warnings: • Updated: Device Utilization Summary Used Available Utilization	P Is1600e-5fg : 82.03i	Module Name: TOP Target Device: xc3 Product Version: ISE	Timing Constraints Priout Report Clock Report Clock Report Cors and Warnings	-01	
Click - CLKBUK-RTL CLKBUK-Mode Sources Click - RTL CLKBUK-Mode Sources Click - RTL CLKBUK-Mode Click - Report Click - RTL CLKBUK-Mode C	1000e-5fc320 • Warnines: 2203i • Updated: Device Utilization Summary Used Available Utilization	ls1600e-5fg 82.03i	Target Device: xc3 Product Version: SE	Pinout Report Octock Report Errors and Warnings		TOP - RTL (TOP.vhd)
al Director Subject - NIL Southeettin vertoo	8203i • Updated: Device Utilization Summary Used Available Utilization	82.03i	Product ISE Version:	Errors and Warnings		ICIA - CLKBUNX - RTL (CLKBUNX+Hd)
Durt - S_RP - RTL & R8-Md Date Rg Source @B Sequence @ Sec and Route Messages CodeSci X Detroit Messages @ Direct Messages CodeSci X Direct Messages @ Direct Messages CodeSci X Direct Messages @ Direct Messages CodeSci X Direct Messages @ Direct Messages Codesci Q Direct Messages Direct Messages Number of Sice	Device Utilization Summary Used Available Utilization			Synthesis Messages Translation Messages	Error	CODE - SUBBELTI - RTL (SUB-BELVHD) SUBBELTI - RTL (SUB-BELVHD) GU4 - SUBBELTI - RTL (SUB-BELVHD)
Opensor of Robot Messaes Opensor of Robot Messaes Opensor of Robot Messaes Constant Messaes Differe Messaes D Add status Source Differe Messaes Create Messaes Differe Messaes D Add status Source Differe Messaes D Add status Source Differe Messaes D Add status Source Differe Messaes D Ver Design Sources Differe Messaes D Uro Control Messaes Differe Messaes D Uro Control Messaes Differe Messaes D Uro Design Sources Distribution	Used Available Utilization	Device		Map Messages	· .	UI - S_R8 - RTL (S_R8vhd)
Control X Detern Missages Detern Missages Control New Source Zitable Control Subscription Subschord Subscript </td <td></td> <td>Used</td> <td>Logic Utilization</td> <td>Place and Route Messages Timing Messages</td> <td>-21</td> <td>rces 👩 Snapshots 🐚 Libraries</td>		Used	Logic Utilization	Place and Route Messages Timing Messages	-21	rces 👩 Snapshots 🐚 Libraries
Add Existing Source	381 29,504 1.8	381	Number of Slice Flip Flops	Bitgen Messages All Current Messages	×	68 69
I Vero Design Summary Design Utilities	274 29,504 1%	274	Number of 4 input LUTs	Contraction Reports	@Deta	Add Existing Source Create New Source
User Constraints - Enable Message Filtering Number of 292 14.752			Logic Distribution	Project Properties	Project	View Design Summary Design Utilities
P) & Synthesize = XST Display Incremental Mecssages	292 14,752 19	292	Number of occupied Slices	Enable Message Filtering Display Incremental Messages		User Constraints Synthesize = XST
Anglement Design Enhanced Design Summary Contents Slices containing or A Generate From anning File The Stress Stre	292 292 1009	292	Number of Slices containing only related logic	Enhanced Design Summary Contents tition Data	Pt Bun	Implement Design Generate Programming File
gie Analyze Design Using Chipscope Pigrun minds But Renun All ling Constraints Using Constraints Unrelated Desic	0 292 08	0	Number of Stices containing unrelated logic	ors mings iling Constraints	Rgrun 🔐 Rerun <u>A</u> ll	Analyze Design Using Chipscope
Core Without Lindstor	533 29,504 19	533	Total Number	lok Report	Coreo Without Llod	
Processes Per Incention			¢		Properties	cesses

▼ Configuration Options]の[Configuration Rate]を 25 に設定し[OK]をクリックしてください。

Configuration Options	Configu	iration Options	
itartup Options			
Readback Options	Property Name	Value	
	Configuration Rate	50	
	Configuration Pin Program	Default (1)	
	Configuration Pin Done	3	
	JTAG Pin TOK	12	
	JTAG Pin TDI	25	
	JTAG Pin TDO	50	
	JTAG Pin TMS	Pull Up	
	Unused IOB Pins	Pull Down	
	UserID Code (8 Digit Hexadecimal)	0×FFFFFFFF	
	Reset DCM if SHUTDOWN & AGHIGH performed		
		Property display level: Standard 💌 Default	



9. コネクタピン割付表

9.1 ユーザ I/O(CNA)

BANK				µ. <م_ا			BANK
Group	NET LABEL	FPGAES	CNA	ヒン#	FPGAES	NET LABEL	Group
Α	V33_A	3.3V	1	2	3.3V	V33_A	А
Α	V33_A	3.3V	3	4	3.3V	V33_A	А
	電源予約	電源予約	5	6	電源予約	電源予約	
	電源予約	電源予約	7	8	電源予約	電源予約	
	N.C	N.C	9	10	N.C	N.C	
Α	GND	GND	-	-	GND	GND	А
Α	CLKA1	R10	11	12	P10	CLKA0	А
	N.C	N.C	13	14	N.C	N.C	
	N.C	N.C	15	16	N.C	N.C	
Α	IOA0	G13	17	18	R6	IOA32	Α
Α	IOA1	G14	19	20	P6	IOA33	Α
Α	IOA2	C17	21	22	N7	IOA34	Α
Α	IOA3	C18	23	24	P7	IOA35	Α
Α	IOA4	D16	25	26	N8	IOA36	Α
Α	IOA5	D17	27	28	P8	IOA37	Α
Α	IOA6	F14	29	30	J14	IOA38	Α
	GND	GND	-	-	GND	GND	
Α	IOA7	F15	31	32	J15	IOA39	Α
Α	IOA8	G15	33	34	K12	IOA40	Α
Α	IOA9	G16	35	36	K13	IOA41	Α
Α	IOA10	F17	37	38	K14	IOA42	Α
Α	IOA11	F18	39	40	K15	IOA43	Α
Α	IOA12	H16	41	42	N11	IOA44	А
Α	IOA13	H17	43	44	P11	IOA45	Α
Α	IOA14	J16	45	46	R8	IOA46	Α
A	IOA15	J17	47	48	Т8	IOA47	A
A	IOA16	H15	49	50	P13	IOA48	A
	GND	GND	_	-	GND	GND	
A	IOA17	H14	51	52	R13	IOA49	A
A	IOA18	J13	53	54	R18	IOA50	A
A	IOA19	J12	55	56	T18	IOA51	A
A	IOA20	L16	57	58	T17	IOA52	A
A	IOA21	L15	59	60	U18	IOA53	A
A	IOA22	M18	61	62	R14	IOA54	A
A	IOA23	N18	63	64	T14	IOA55	A
A	IOA24	P17	65	66	R12	IOA56	A
A	IOA25	P18	67	68	T12	IOA57	A
A	IOA26	M16	69	70	R5	IOA58	A
	GND	GND	-	-	GND	GND	



Α	IOA27	M15	71	72	Т5	IOA59	Α
Α	IOA28	L18	73	74	V13	IOA60	Α
Α	IOA29	L17	75	76	V12	IOA61	Α
Α	IOA30	M14	77	78	U9	IOA62	Α
Α	IOA31	M13	79	80	V9	IOA63	Α

9.2 ユーザ I/O(CNB)

BANK Group	NET LABEL	FPGA ピン	CNB	ピン#	FPGAピン	NET LABEL	BANK Group
В	V33_B	3.3V	1	2	3.3V	V33_B	В
В	V33_B	3.3V	3	4	3.3V	V33_B	В
	電源予約	電源予約	5	6	電源予約	電源予約	
	電源予約	電源予約	7	8	電源予約	電源予約	
	N.C	N.C	9	10	N.C	N.C	
	GND	GND	-	-	GND	GND	
В	CLKB0	D10	11	12	E10	CLKB1	В
	N.C	N.C	13	14	N.C	N.C	
	N.C	N.C	15	16	N.C	N.C	
В	IOB0	A16	17	18	E9	IOB32	В
В	IOB1	B16	19	20	F9	IOB33	В
В	IOB2	A14	21	22	H6	IOB34	В
В	IOB3	B14	23	24	H5	IOB35	В
В	IOB4	E12	25	26	H4	IOB36	В
В	IOB5	F12	27	28	H3	IOB37	В
В	IOB6	C11	29	30	J5	IOB38	В
	GND	GND	_	-	GND	GND	
В	IOB7	D11	31	32	J4	IOB39	В
В	IOB8	E11	33	34	J2	IOB40	В
В	IOB9	F11	35	36	J1	IOB41	В
В	IOB10	C9	37	38	K6	IOB42	В
В	IOB11	D9	39	40	K5	IOB43	В
В	IOB12	A4	41	42	K4	IOB44	В
В	IOB13	B4	43	44	K3	IOB45	В
В	IOB14	C2	45	46	L1	IOB46	В
В	IOB15	C1	47	48	L2	IOB47	В
В	IOB16	A6	49	50	L3	IOB48	В
	GND	GND		-	GND	GND	
В	IOB17	B6	51	52	L4	IOB49	В
В	IOB18	E1	53	54	M3	IOB50	В
В	IOB19	E2	55	56	M4	IOB51	В
В	IOB20	F1	57	58	P2	IOB52	В
В	IOB21	F2	59	60	P1	IOB53	В
В	IOB22	E8	61	62	R3	IOB54	В



В	IOB23	F8	63	64	R2	IOB55	В	
В	IOB24	H1	65	66	T1	IOB56	В	
В	IOB25	H2	67	68	Т2	IOB57	В	
В	IOB26	G5	69	70	N4	IOB58	В	
	GND	GND	-	-	GND	GND		
В	IOB27	G6	71	72	N5	IOB59	В	
В	IOB28	C3	73	74	G3	IOB60	В	1
В	IOB29	D1	75	76	L6	IOB61	В	1
В	IOB30	E13	77	78	M5	IOB62	В	
В	IOB31	G9	79	80	M6	IOB63	В	

注1

注1:コネクタピン#74,76 は差動ペアに配線されておりません

B:製品 Rev1 にて、Aとなっていた IO です

9.3 オンボードクロック

周波数	NET LABEL	FPGA ピン#	
	CLK0	М9	
40MLL-	CLK1	N9	
48MHZ	CLK2	A10	
	CLK3	B10	

9.4 汎用 LED

LED	NET LABEL	FPGA ピン#
L3	LED0	R11
L4	LED1	R9

9.5 汎用 SW

SW	NET LABEL	FPGA ピン#
SW1	RESET	U8
SW2	PSW1	V4
SW3	PSW0	V3



10. 参考資料について

改訂資料やその他参考資料は、必要に応じて各製品の資料ページに公開致します。

http://www.hdl.co.jp/ftpdata/xcm-106/index.html

http://www.hdl.co.jp/support_c.html

- 回路図
- パターン図
- ネットリスト …等

また下記サポートページも合わせてご活用ください。

http://www.hdl.co.jp/spc/

11. Rev1, Rev2 について

Rev1 では CNB が本来すべて BANK_B になるべきところ BANK_A と混在していました。 Rev2 では CNB をすべて BANK_B として使用できます。

12. 付属資料

- 1. 基板外形図
- 2. 回路図 (別紙)



Spartan3E ブレッドボード

XCM-106 シリーズ ユーザーズマニュアル 2007/04/02 初版 2007/04/27 第2版 2007/08/31 第3版 2007/12/10 第4版 (Rev2) 2008/04/21 第5版 (Rev2)

2012/03/06 Ver.2.2 (Rev2)

有限会社ヒューマンデータ

〒567-0034 大阪府茨木市中穂積 1-2-10 ジブラルタ生命茨木ビル

- TEL 072-620-2002
- FAX 072-620-2003
- URL http://www.hdl.co.jp/