

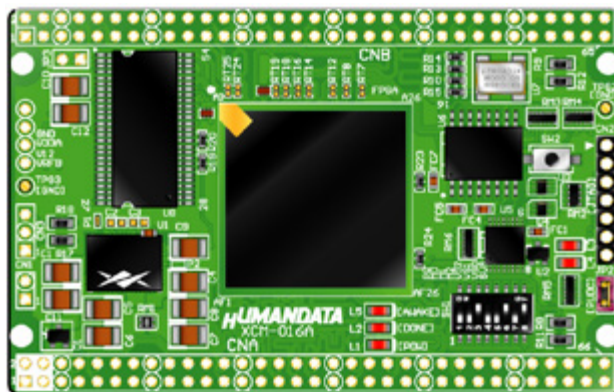
Spartan-3A DSP ブレッドボード
(カードサイズ)



XCM-016 (Rev2)

ユーザーズマニュアル

Ver.2.0



ヒューマンデータ

目次



● はじめに.....	3
● ご注意.....	3
● 改訂記録.....	4
1. 製品の内容について.....	4
2. 仕様.....	5
3. 製品説明.....	6
3.1. 各部の名称.....	6
3.2. ブロック図.....	7
3.3. 開発環境.....	7
3.4. 電源入力.....	7
3.5. JTAGコネクタ.....	8
4. 設定スイッチの説明.....	9
5. FPGAへのコンフィギュレーション.....	10
6. コンフィグROMへの書き込み.....	11
6.1. MCSデータ作成方法.....	11
6.2. コンフィグROM へのデータ書き込み方法.....	15
6.3. コンフィグROMからFPGAへコンフィギュレーション.....	17
6.4. コンフィグROMデータ消去方法.....	17
7. Configuration Rateの設定.....	18
8. FPGAピン割付表.....	19
8.1. ユーザI/O (CNA).....	19
8.2. ユーザI/O (CNB).....	20
8.3. SDRAM (U8).....	21
8.4. FRAM (U9).....	22
8.5. オンボードクロック.....	22
8.6. 汎用SW.....	23
8.7. 汎用LED.....	23
8.8. シリアルI/F (CN3).....	23
9. サポートページ.....	24
10. お問い合わせについて.....	24

● はじめに

この度は、Spartan-3A DSP ブレッドボード/XCM-016 シリーズをお買い上げいただきまして誠にありがとうございます。

XCM-016 は、XILINX の高性能 FPGA Spartan-3A DSP を用いた評価用ボードで、電源回路、クロック回路、コンフィギュレーション回路などを装備した、使いやすいボードになっています。どうぞご活用ください。

● ご注意

 禁止	1	本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
	2	水中、高湿度の場所での使用はご遠慮ください。
	3	腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください。
	4	基板表面に他の金属が接触した状態で電源を入れないでください。
	5	定格を越える電圧を加えないでください。
 注意	6	本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください。
	7	本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
	8	本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承ください。
	9	本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
	10	本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします。
	11	発煙や発火、異常な発熱があった場合はすぐに電源を切ってください。
	12	ノイズの多い環境での動作は保障しかねますのでご了承ください。
	13	静電気にご注意ください。

● 改訂記録

日付	バージョン	改訂内容
2017/06/23	2.0	製品リビジョンアップにともなう更新 仕様：SDRAMの変更

1. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

FPGA ブレッドボード XCM-016	1
付属品	1
ユーザ登録はがき	1

マニュアルなどは付属していません。製品の資料ページからダウンロードして下さい。

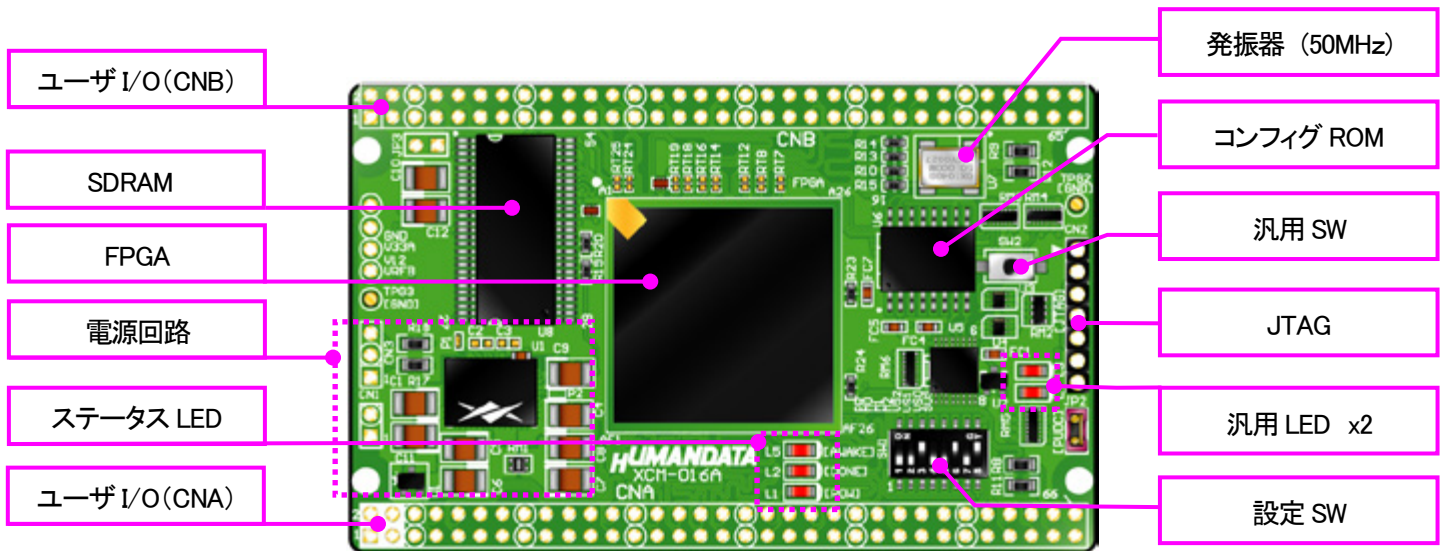
2. 仕様

製品型番	XCM-016-1800A	XCM-016-3400A
搭載 FPGA	XC3SD1800A-4FGG676C	XC3SD3400A-4FGG676C
電源	DC 3.3 [V]	
コンフィグ ROM	M25P16 (Micron, 16Mbit)	
消費電流	N/A (詳細は FPGA データシートご参照)	
基板寸法	86×54 [mm]	
質量	約 30 [g]	
ユーザー I/O	100 本	
I/O コネクタ	66 ピンスルーホール 0.9[mmφ] 2 組 2.54mm ピッチ	
プリント基板	ガラスエポキシ 6 層基板 1.6t	
オンボードクロック	50MHz (外部入力可能)	
コンフィグ用リセット信号	内蔵 (240ms TYP)	
SDRAM	MT48LC16M16A2P-6AIT:G (Micron, 256Mbit)	
FRAM	FM28V020-SG (Ramtron, 256Kb)	
JTAG コネクタ	SIL7 ピンソケット 2.54mm ピッチ	
ステータス LED	3 個 (POWER, DONE, AWAKE)	
汎用 LED	2 個	
汎用 SW	1 個	
付属品	SIL7 ピンヘッダ 1 個 DIL80 ピンヘッダ 2 個	

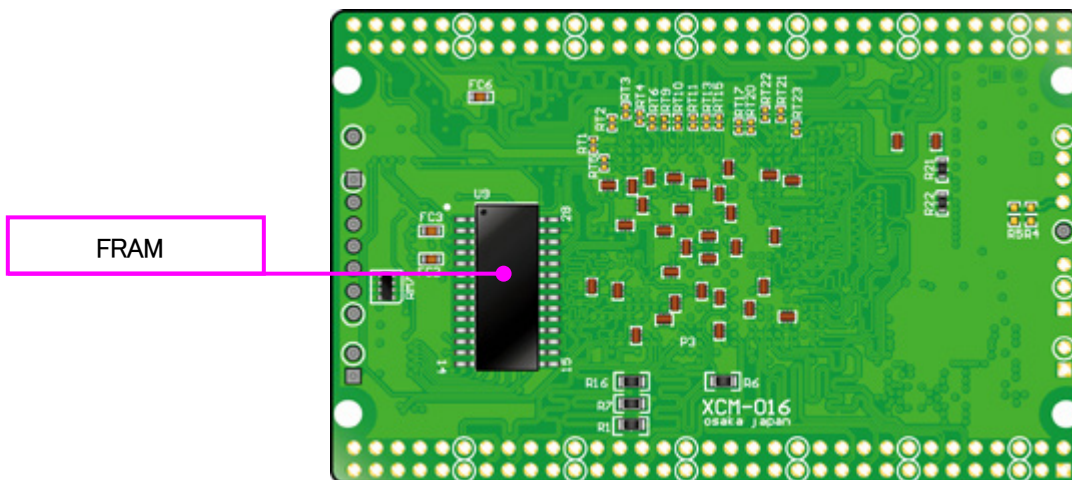
* これらの部品や仕様は変更となる場合があります。

3. 製品説明

3.1. 各部の名称

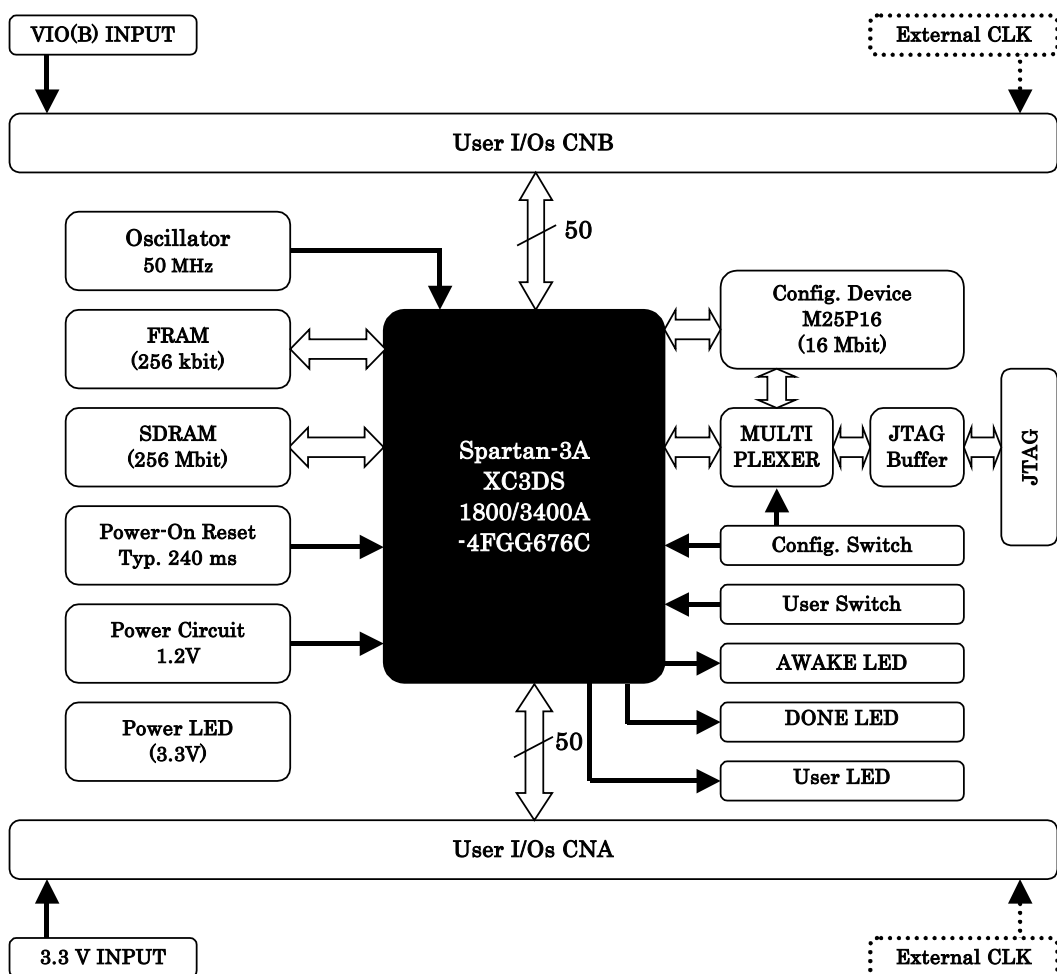


部品面



はんだ面

3.2. ブロック図



3.3. 開発環境

FPGA の内部回路設計には、回路図エディタや HDL 入力ツール、論理合成ツール等が必要です。開発ツールの選択はユーザー様で行っていただくようお願いいたします。当社では開発ツールについてのサポートと搭載デバイスそのもののサポートは一切行っておりません。

本マニュアルは、マニュアル作成時に当社で使用している開発ツールを元に作成しています。

3.4. 電源入力

本ボードは、DC **3.3V** 単一電源で動作します。内部に必要な、1.2V はオンボードのレギュレータにより生成されます。外部から供給する 3.3V 電源は充分安定して、充分な余裕のあるものをご用意ください。電源は、CNA、CNB から供給してください。適切な電源を供給してください。**いずれも 3.3V を超えることはできません。**

詳しくは FPGA のデータシート、回路図などを参照してください。また電源の立ち上がりは単調増加である必要があります。良質の電源を使用するようにしてください。

3.5. JTAG コネクタ

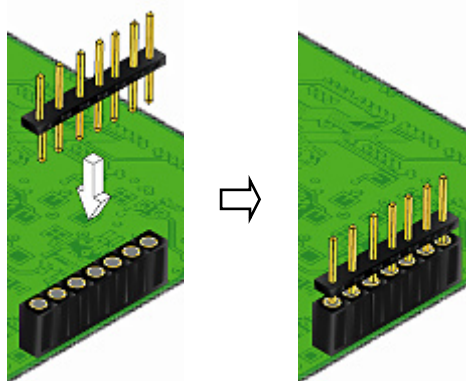
FPGA へのコンフィギュレーションや SPI-PROM への ISP に使います。ピン配置は次表のとおりです



CN2

信号	方向	ピン番号
GND	I/O	1
TCK	IN	2
TDO	OUT	3
TMS	IN	4
VCC	OUT (POW)	5
TDI	IN	6
GND	I/O	7

ダウンロードケーブルとの接続には、付属のロングピンヘッダをご利用いただけます。

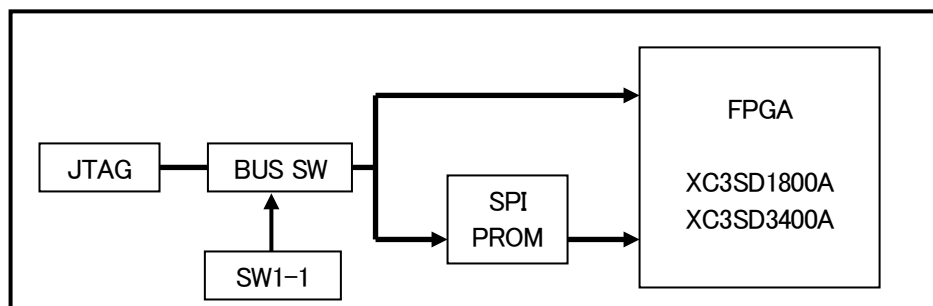


使用例

注意

ダウンロードケーブルを接続する場合は、逆差しにご注意ください。

JTAG チェインには BUS SW を介して SPI-PROM と FPGA の両方に接続されています。



4. 設定スイッチの説明

XCM-016 のディップスイッチ (SW1) は以下のように割り付けられています。

SW1

番号	1	2	3	4	5	6	7	8
記号	X_PROG	X_MO	X_M1	X_M2	VS2	VS1	VS0	X_SUSPEND
出荷時	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON
説明	ターゲット設定	コンフィギュレーションモード設定			SPI モード設定			SUSPEND モード設定

コンフィギュレーションモード	X_MO	X_M1	X_M2
マスタ SPI モード	OFF	ON	ON
JTAG モード	OFF	ON	OFF

(ON で Low に固定されます)

1: ターゲット設定

JTAG 信号のターゲットを切り替えます。ON 設定により、コンフィグ ROM への直接アクセスが可能ですが、書込ツールが対応している必要があります。

通常は OFF 設定でご使用下さい。

2-4 : コンフィギュレーションモード設定

FPGA のコンフィギュレーションモードを設定します

- ・マスタ SPI : コンフィグ ROM を使用する際に設定します。(アクセスや ROM からの起動)
- ・JTAG : コンフィグ ROM を使用しない場合は、JTAG モードでご使用下さい。

5-7 : SPI モード設定

コンフィグ ROM のアクセス方法を設定します。出荷時状態でお使い下さい。

8 : SUSPEND モード設定

FPGA のサスペンド機能を制御します。詳しくは FPGA のデータシートをご参照下さい。

5. FPGA へのコンフィギュレーション

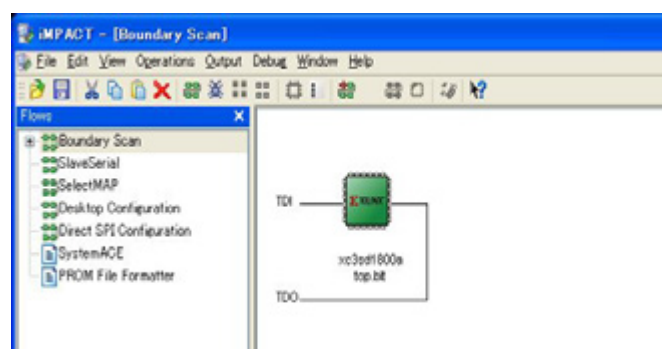
FPGA にコンフィギュレーションする際、ディップスイッチの設定が必要です。
ディップスイッチを下記のように設定してください。

SW1

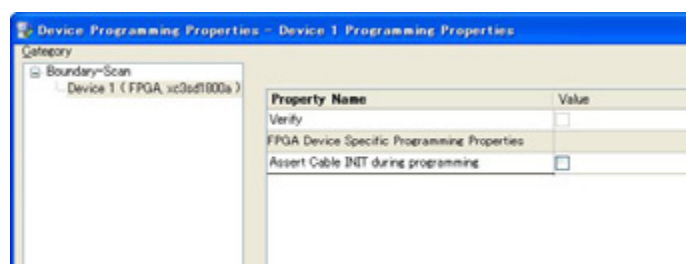
	1	2	3	4	5	6	7	8
ON			■		X	X	X	X
OFF	■	■		■	X	X	X	X

X : Don't Care

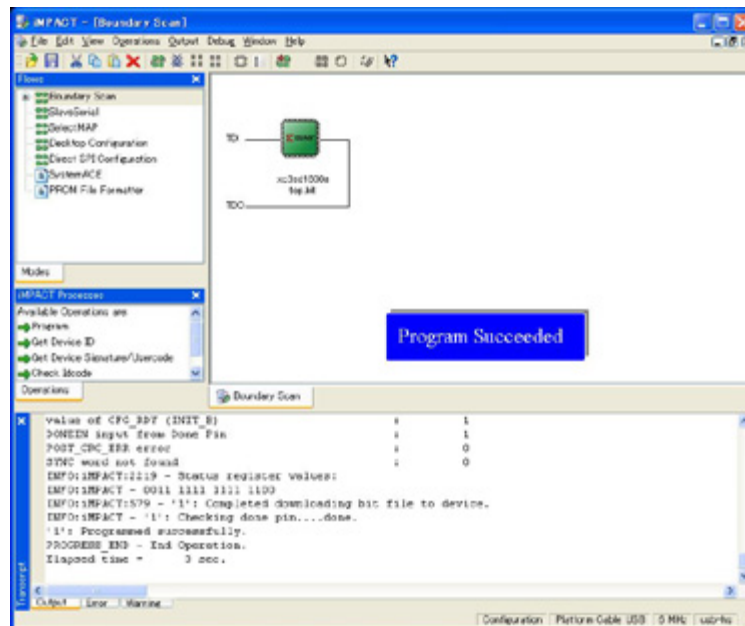
- ▼FPGA へのコンフィギュレーションは iMPACT により行います。
iMPACT を起動し[File]-[Initialize Chain]をクリックすると、FPGA が認識されます。
FPGA に対して bit ファイルを割り付けてください。



- ▼FPGA にコンフィギュレーションする場合[Verify]のチェックは外してください。



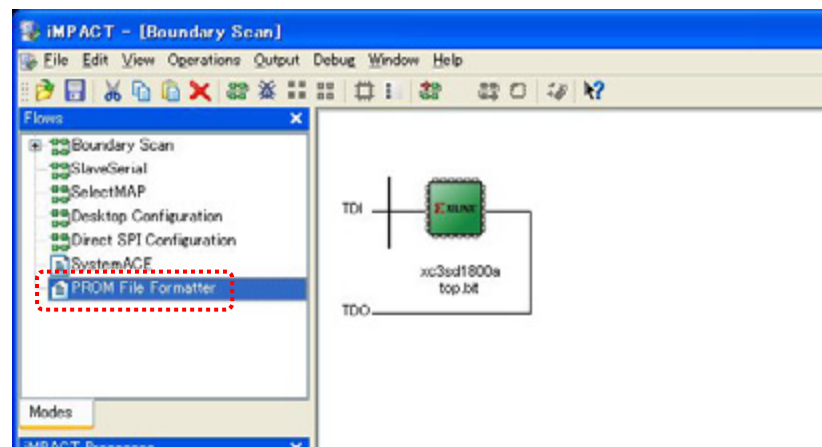
- ▼ デバイスのアイコン上で右クリックし[Program...]をクリックしてください。書き込みが成功すると、[Program Succeeded] と表記されます。



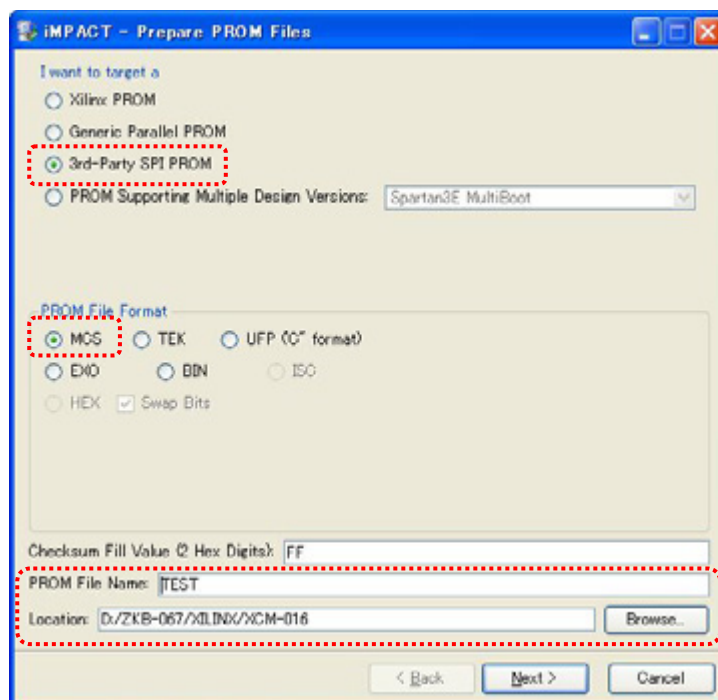
6. コンフィグ ROM への書き込み

6.1. MCS データ作成方法

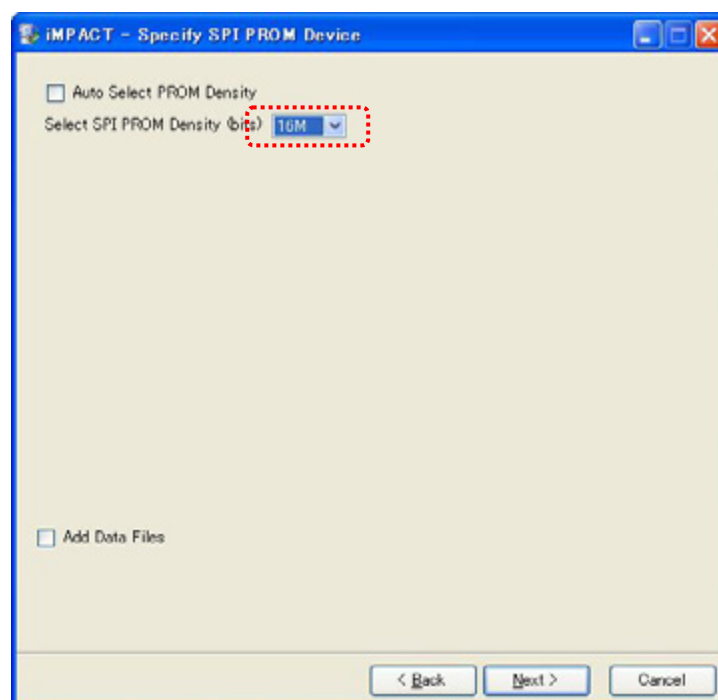
- ▼ [PROM File Formatter]上でダブルクリックします。



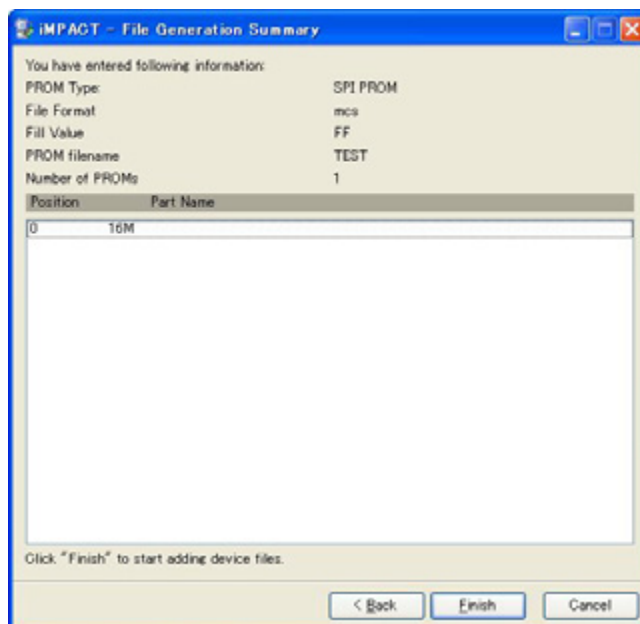
- ▼ 下図のようにチェックを入れ、[PROM File Name] [Location]を指定し[Next>]をクリックします。



- ▼ XCM-016はM25P16を使用しているため、Select SPI PROM Density (bits)は[16M]を選択します。下図のようになれば[Next>]をクリックします。



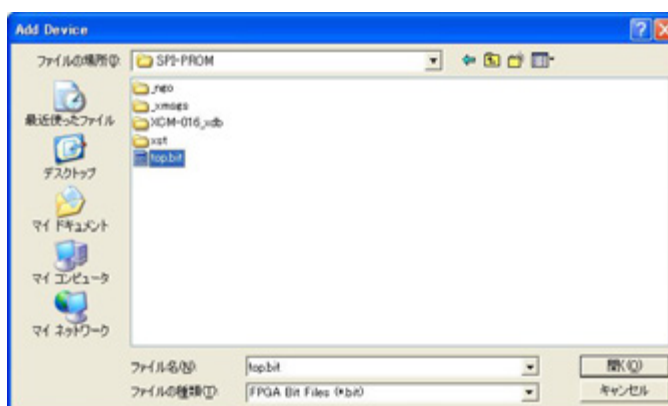
- ▼ [Finish]をクリックします。



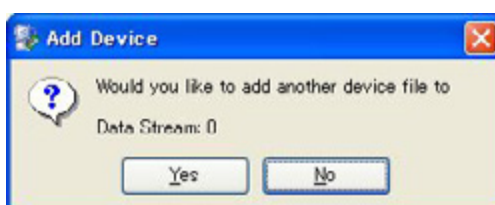
- ▼ [OK]をクリックします。



- ▼ bit ファイルを指定し[開く]をクリックします。



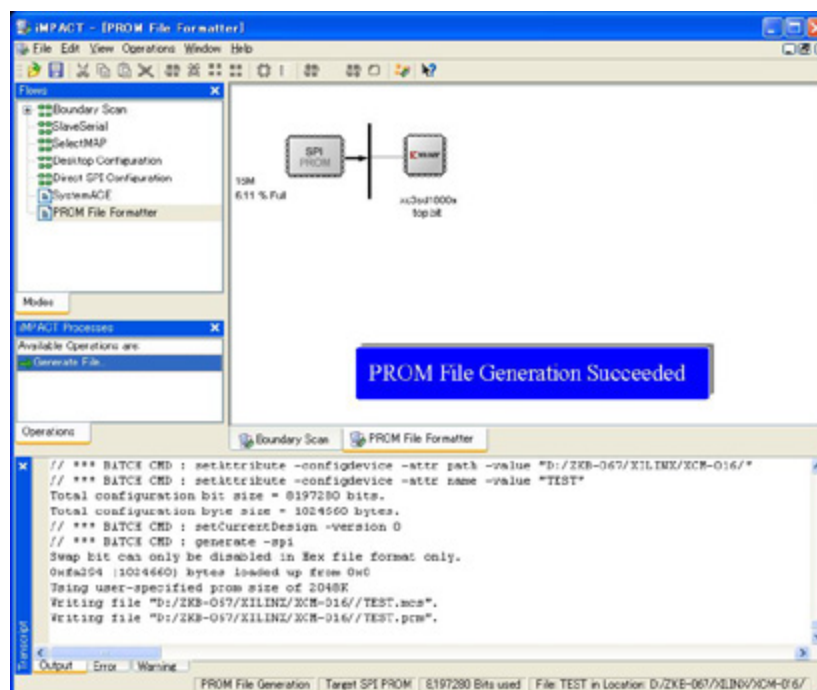
- ▼ [No]をクリックします。



- ▼ [OK]をクリックします。



- ▼ iMPACT Processes のタブにある[Generate File...]をダブルクリックします。下記のように[PROM File Generation Succeeded]と表記されれば完了です。



6.2. コンフィグ ROM へのデータ書き込み方法

コンフィグ ROM に書き込む際、ディップスイッチの設定が必要です。
ディップスイッチを下記のように設定してください。

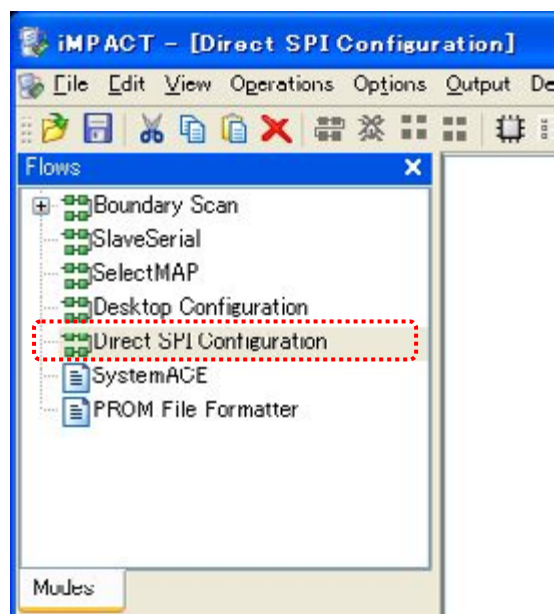
SW1

	1	2	3	4	5	6	7	8
ON	■							X
OFF		■	■	■	■	■	■	X

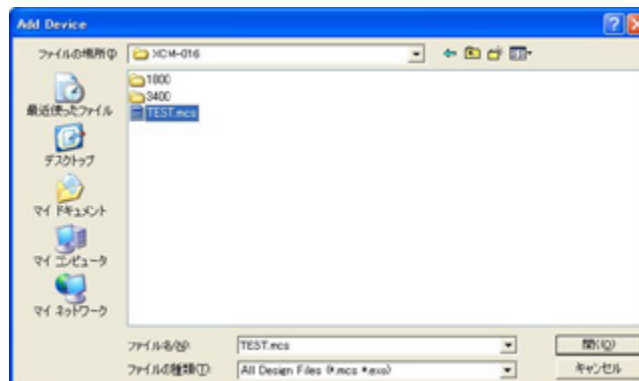
X : Don't Care

コンフィグ ROM へのデータ書き込みは iMPACT により行います。

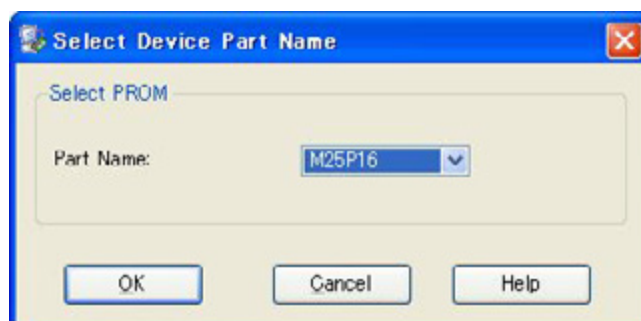
- ▼ iMPACT を起動し [Direct SPI Configuration] のタブをクリックしてください。
右クリックし、[Add SPI Device] をクリックします



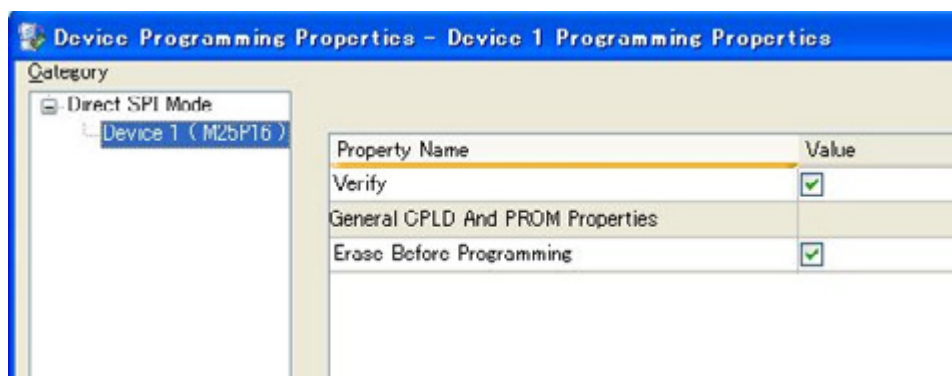
- ▼ 6.1 項で作成した MCS ファイルを選択してください。



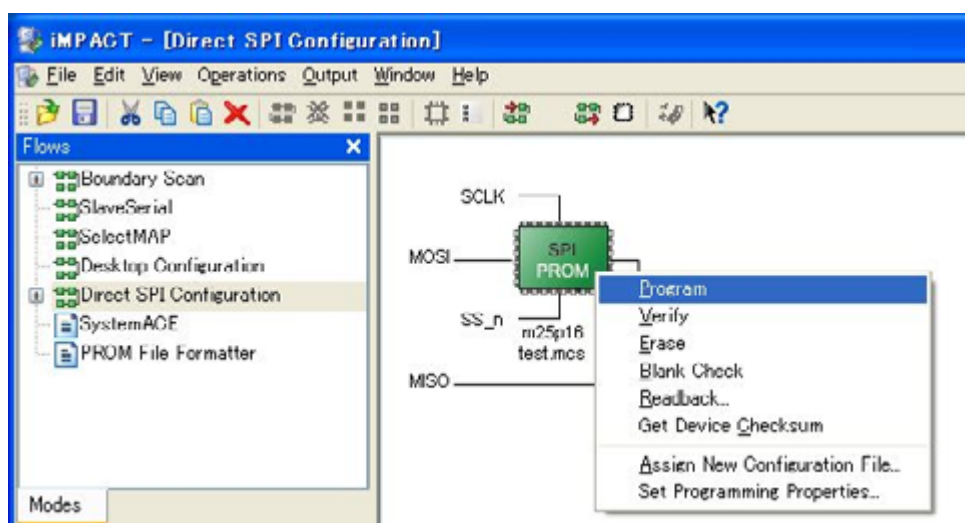
- ▼ 次にコンフィグ ROM の種類を選択してください。
XCM-016 ではMicron の M25P16 を使用しています。



- ▼ 次のダイアログで[Verify] [Erase Before Programming]にチェックを入れ、[OK]をクリックします。



- ▼ SPI-PROM のアイコン上で右クリックし[Program]をクリックしてください。



- ▼ [Program Succeeded]が表示されれば終了です。

6.3. コンフィグ ROM から FPGA へコンフィギュレーション

コンフィグ ROM から FPGA へコンフィギュレーションする際、ディップスイッチの設定が必要です。ディップスイッチを下記のように設定し、電源を入れるとコンフィグ ROM から FPGA にコンフィギュレーションされます。

SW1

	1	2	3	4	5	6	7	8
ON			■	■				X
OFF	■	■			■	■	■	X

X : Don't Care

6.4. コンフィグ ROM データ消去方法

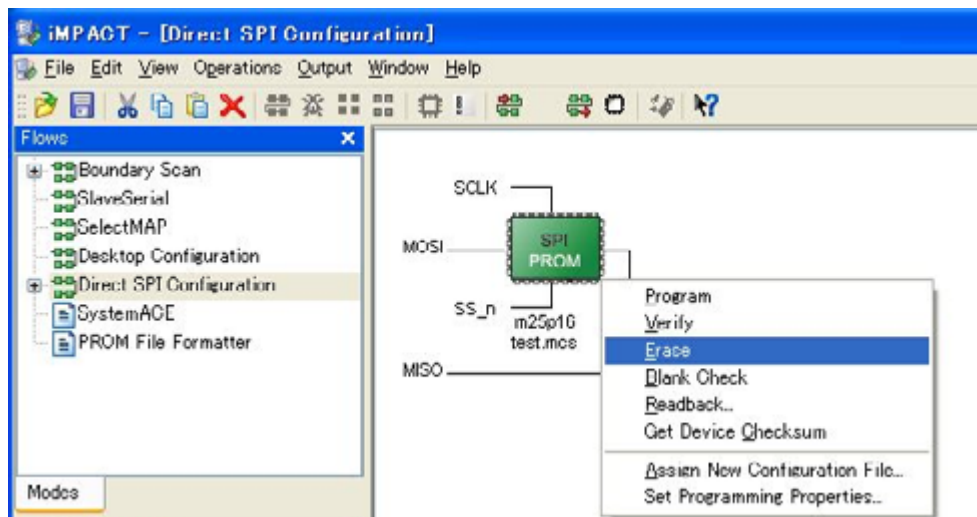
コンフィグ ROM を消去する際、ディップスイッチの設定が必要です。ディップスイッチを下記のように設定してください。

SW1

	1	2	3	4	5	6	7	8
ON	■				X	X	X	X
OFF		■	■	■	X	X	X	X

X : Don't Care

- ▼ SPI-PROM のアイコン上で右クリックし [Erase] をクリックしてください



- ▼ [Erase Succeeded]と表示されれば終了です。

7. Configuration Rate の設定

XCM-016 では Configuration Rate の設定が可能です。
状況により [Configuration Rate] を下げて調整してください。
以下に Configuration Rate の設定方法を示します。

1. ISE の [Processes] ウィンドウにある [Generate Programming File] で
2. 右クリックし、[Properties...] をクリックします。
3. [Configuration Options] の [Configuration Rate] を任意の値に変更します。

* XCM-016 では 25MHz 以下にてご使用ください

8. FPGA ピン割付表

8.1. ユーザ I/O (CNA)

BANK Group	NET LABEL	FPGA ピン	CNA ピン		FPGA ピン	NET LABEL	BANK Group
		3.3V	1	2	3.3V		
		電源予約	3	4	電源予約		
		GND	5	6	GND		
A	IOA0	AE3	7	8	AF3	IOA1	A
A	IOA2	AE4	9	10	AF4	IOA3	A
A	IOA4	AC6	11	12	AD6	IOA5	A
A	IOA6	AD7	13	14	AE7	IOA7	A
		GND	15	16	GND		
A	IOA8	AB7	17	18	AC8	IOA9	A
A	IOA10	AB9	19	20	AC9	IOA11	A
A	IOA12	AC11	21	22	AD11	IOA13	A
A	IOA14	AF5	23	24	AE6	IOA15	A
		GND	25	26	GND		
A	IOA16	AE8	27	28	AF8	IOA17	A
A	IOA18	AE10	29	30	AF10	IOA19	A
A	IOA20	AE12	31	32	AF12	IOA21	A
A	IOA22	AE18	33	34	AF18	IOA23	A
		GND	35	36	GND		
A	IOA24	AE19	37	38	AF19	IOA25	A
A	IOA26	AC14	39	40	AD14	IOA27	A
A	IOA28	AE20	41	42	AF20	IOA29	A
A	IOA30	AB16	43	44	AC16	IOA31	A
		GND	45	46	GND		
A	IOA32	AC19	47	48	AD19	IOA33	A
A	IOA34	AF23	49	50	AE23	IOA35	A
A	IOA36	AC20	51	52	AD20	IOA37	A
A	IOA38	AE21	53	54	AD21	IOA39	A
		GND	55	56	GND		A
A	IOA40	AF25	57	58	AE25	IOA41	A
A	IOA42	AE26	59	60	AD25	IOA43	A
A	IOA44	AD26	61	62	AC25	IOA45	A
A	IOA46	AC26	63	64	AB26	IOA47	A
A	IOA48 *1	AA24	65	66	AA25	IOA49 *2	A

*1 抵抗(R11)を介して FPGA ピン# K14 (CLKAP)に接続

*2 抵抗(R8)を介して FPGA ピン# J14 (CLKAN)に接続

8.2. ユーザ I/O (CNB)

BANK Group	NET LABEL	FPGA ピン	CNB ピン		FPGA ピン	NET LABEL	BANK Group
		VIO(B)	1	2	VIO(B)		
		電源予約	3	4	電源予約		
		GND	5	6	GND		
B	IOB0	B3	7	8	A3	IOB1	B
B	IOB2	B4	9	10	A4	IOB3	B
B	IOB4	C5	11	12	D6	IOB5	B
B	IOB6	C6	13	14	B6	IOB7	B
		GND	15	16	GND		
B	IOB8	B7	17	18	C7	IOB9	B
B	IOB10	C8	19	20	D8	IOB11	B
B	IOB12	B8	21	22	A8	IOB13	B
B	IOB14	B9	23	24	A9	IOB15	B
		GND	25	26	GND		
B	IOB16	B10	27	28	A10	IOB17	B
B	IOB18	C10	29	30	D10	IOB19	B
B	IOB20	D13	31	32	C12	IOB21	B
B	IOB22	A12	33	34	B12	IOB23	B
		GND	35	36	GND		
B	IOB24	C13	37	38	B13	IOB25	B
B	IOB26	D16	39	40	C15	IOB27	B
B	IOB28	A15	41	42	B15	IOB29	B
B	IOB30	D17	43	44	C16	IOB31	B
B		GND	45	46	GND		
B	IOB32	C17	47	48	B17	IOB33	B
B	IOB34	B18	49	50	A18	IOB35	B
B	IOB36	B19	51	52	A19	IOB37	B
B	IOB38	D20	53	54	C20	IOB39	B
		GND	55	56	GND		
B	IOB40	B21	57	58	C21	IOB41	B
B	IOB42	B23	59	60	A22	IOB43	B
B	IOB44	D22	61	62	C22	IOB45	B
B	IOB46	D23	63	64	C23	IOB47	B
B	IOB48 *3	E21	65	66	D21	IOB49 *4	B

*3 抵抗(R12)を介して FPGA ピン# B14 (CLKBP)に接続

*4 抵抗(R9)を介して FPGA ピン# A14 (CLKBN)に接続

8.3. SDRAM (U8)

SDRAM ピン	NET LABEL	FPGA ピン	配線長	備考
U8-17	NSDCAS	K2	35 mm	
U8-37	NSDCLKE	V5	35 mm	
U8-19	NSDCS	L3	35 mm	
U8-18	NSDRAS	K3	35 mm	
U8-16	NSDWE	H2	34 mm	
U8-23	SDADD0	M3	34 mm	
U8-24	SDADD1	M4	35 mm	
U8-25	SDADD2	Y2	34 mm	
U8-26	SDADD3	AB1	34 mm	
U8-29	SDADD4	AD2	34 mm	
U8-30	SDADD5	AD1	35 mm	
U8-31	SDADD6	AC1	34 mm	
U8-32	SDADD7	AA2	35 mm	
U8-33	SDADD8	AA3	34 mm	
U8-34	SDADD9	Y1	35 mm	
U8-22	SDADD10	N2	35 mm	
U8-35	SDADD11	V2	34 mm	
U8-36	SDADD12	U4	35 mm	
U8-20	SDBS0	L4	34 mm	
U8-21	SDBS1	N1	35 mm	
U8-2	SDD0	B1	34 mm	
U8-4	SDD1	B2	34 mm	
U8-5	SDD2	D3	35 mm	
U8-7	SDD3	E3	34 mm	
U8-8	SDD4	E1	35 mm	
U8-10	SDD5	F2	35 mm	
U8-11	SDD6	F3	35 mm	
U8-13	SDD7	G3	35 mm	
U8-42	SDD8	U5	35 mm	
U8-44	SDD9	T4	34 mm	
U8-45	SDD10	T5	34 mm	
U8-47	SDD11	R3	35 mm	
U8-48	SDD12	P1	34 mm	
U8-50	SDD13	P6	35 mm	
U8-51	SDD14	P3	35 mm	
U8-53	SDD15	P4	34 mm	
U8-15	SDLQMQ	H1	35 mm	
U8-39	SDUDQM	T3	34 mm	
U8-38	SDDCLK_0	AF14	35 mm	R19 を介して FPGA に接続
	SDDCLK_FB	AE14	34 mm	R20 を介して FPGA に接続

8.4. FRAM (U9)

FRAM ピン	NET LABEL	FPGA ピン	配線長	備考
U9-20	FRAMCEN	U20	25 mm	
U9-10	FRAM_A0	AA22	26 mm	
U9-9	FRAM_A1	Y23	25 mm	
U9-8	FRAM_A2	Y22	25 mm	
U9-7	FRAM_A3	W23	25 mm	
U9-6	FRAM_A4	V22	26 mm	
U9-5	FRAM_A5	V25	26 mm	
U9-4	FRAM_A6	V24	26 mm	
U9-3	FRAM_A7	T24	25 mm	
U9-25	FRAM_A8	N24	26 mm	
U9-24	FRAM_A9	R21	25 mm	
U9-21	FRAM_A10	P25	25 mm	
U9-23	FRAM_A11	R22	26 mm	
U9-2	FRAM_A12	T23	26 mm	
U9-26	FRAM_A13	M25	25 mm	
U9-1	FRAM_A14	P26	25 mm	
U9-11	FRAM_D0	AA23	26 mm	
U9-12	FRAM_D1	AC24	25 mm	
U9-13	FRAM_D2	AC23	26 mm	
U9-15	FRAM_D3	Y20	26 mm	
U9-16	FRAM_D4	Y21	25 mm	
U9-17	FRAM_D5	W20	26 mm	
U9-18	FRAM_D6	W21	25 mm	
U9-19	FRAM_D7	V21	25 mm	
U9-22	FRAM_OEN	P23	26 mm	
U9-27	FRAM_WEN	M26	25 mm	

8.5. オンボードクロック

周波数	NET LABEL	FPGA ピン
50MHz	GCLK0	AA13. Y13
	GCLK1	AE13. AF13
	GCLK2	AA14. Y14
	GCLK3	F13. G13

8.6. 汎用 SW

SW	NET LABEL	FPGA ピン
SW2	PSW2	K8

8.7. 汎用 LED

LED	NET LABEL	FPGA ピン
L3	ULED3	G6
L4	ULED4	H7

8.8. シリアル I/F (CN3)

コネクタ番号	NET LABEL	FPGA ピン
1	TXDB	AC3
2	GND	-
3	RXDB	AC2

弊社 USB 製品 (FTDI チップ評価ボード) との接続を意識したピンです。
汎用ピンとしてもご使用頂けます。詳しくは回路図をご参照ください。

9. サポートページ

改訂資料やその他参考資料は、必要に応じて各製品の資料ページに公開致します。

<http://www.hdl.co.jp/ftpdata/xcm-016/index.html>
http://www.hdl.co.jp/support_c.html

- 回路図
- ピン割付表
- 外形図
- ネットリスト ... 等

また下記サポートページも合わせてご活用ください。

<http://www3.hdl.co.jp/spc/>

10. お問い合わせについて

お問い合わせ時は、製品型番とシリアル番号を添えて下さるようお願い致します。

e-mail の場合は、SPC2@hdl.co.jp へご連絡ください。
または、当社ホームページに設置のお問い合わせフォームからお問い合わせください。
技術的な内容にお電話でご対応するのは困難な場合がございます。可能な限りメールなどをご利用くださるようご協力をお願いいたします。

おことわり

当社では、開発ツールの使用方法やFPGAなどのデバイスそのものについて、サポート外とさせていただきます。あらかじめご了承下さいませ。

Spartan-3A DSP ブレッドボード
(カードサイズ)
XCM-016 (Rev2)
ユーザーズマニュアル

2017/06/23 Ver.2.0

有限会社ヒューマンデータ

〒567-0034
大阪府茨木市中穂積1-2-10
ジブラルタ生命茨木ビル
TEL : 072-620-2002
FAX : 072-620-2003
URL : <http://www.hdl.co.jp/>
