

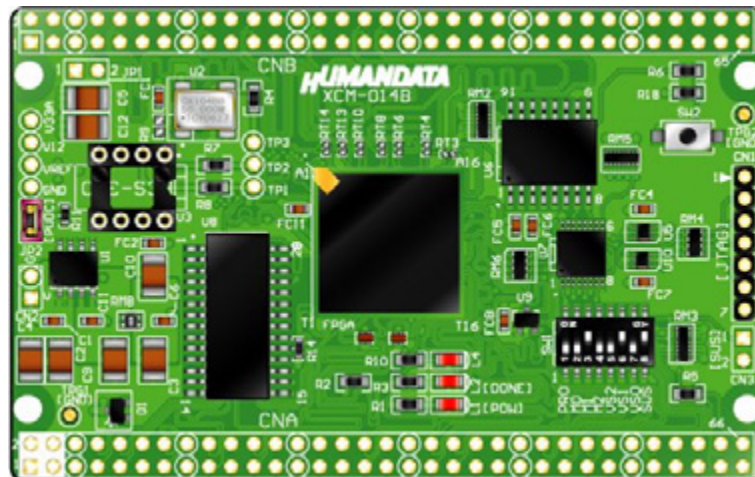
Spartan-3A ブレッドボード
(カードサイズ)



XCM-014

ユーザーズマニュアル

Ver.1.5



ヒューマンデータ

目次


● はじめに.....	1
● ご注意.....	1
● 改訂記録.....	2
1. 製品の内容について.....	2
2. 開発環境.....	2
3. 共通ピンについて 【重要】	3
4. 仕様.....	4
5. 製品説明.....	5
5.1. 各部の名称.....	5
5.2. ブロック図.....	6
5.3. 電源入力.....	6
5.4. JTAG コネクタ	7
6. FPGA ピン割付表.....	8
6.1. ユーザ I/O (CNA)	8
6.2. ユーザ I/O (CNB)	9
6.3. FRAM (U8)	10
6.4. オンボードクロック.....	11
6.5. 外部クロック入力.....	11
6.6. 汎用 SW.....	11
6.7. 汎用 LED	11
7. 設定スイッチの説明.....	12
8. FPGA へのコンフィギュレーション.....	13
8.1. JTAG からコンフィギュレーション.....	13
8.2. MCS ファイルの作成.....	13
8.3. コンフィグ ROM へのデータ書き込み	14
8.4. コンフィグ ROM からコンフィギュレーション.....	14
8.5. コンフィグ ROM のデータ消去.....	14
9. コンフィギュレーションレートの設定.....	15
10. サポートページ	15
11. 付属資料.....	15
12. お問い合わせについて	15


● はじめに

この度は、Spartan-3A ブレッドボード/XCM-014シリーズをお買い上げいただきまして誠にありがとうございます。

XCM-014 は、XILINX の高性能 FPGA Spartan-3A を用いた評価用ボードで、電源回路、クロック回路、コンフィギュレーション回路などを装備した、使いやすいボードになっています。どうぞご活用ください。

● ご注意

 禁止	1	本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
	2	水中、高湿度の場所での使用はご遠慮ください。
	3	腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください。
	4	基板表面に他の金属が接触した状態で電源を入れしないでください。
	5	定格を越える電源を加えないでください。

 注意	6	本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください。
	7	本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
	8	本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承ください。
	9	本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
	10	本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします。
	11	発煙や発火、異常な発熱があった場合はすぐに電源を切ってください。
	12	ノイズの多い環境での動作は保障しかねますのでご了承ください。
	13	静電気にご注意ください。

● 改訂記録

日付	バージョン	改訂内容
2009/10/13	1.1	基板変更(シルクのみ変更) DIP スイッチ設定表示の誤り修正(6.4 項)
2009/11/26	1.2	水晶発振器 ECS-300CX(ECS INC)の製造中止による仕様の変更
2010/08/16	1.3	FRAM 変更(FM18L08-70-SG →FM28V020-SG)
2012/06/08	1.4	共通ピンに関する注意を追加
2013/01/28	1.5	V33A と VIO(B)分離、JP1 不実装に変更

1. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

FPGA ブレッドボード XCM-014	1
付属品	1
マニュアル(本書)	1 *
ユーザ登録はがき	1 *

* オーダー毎に各1部の場合があります。(ご要望により追加請求できます)

2. 開発環境

FPGA の内部回路設計には、回路図エディタや HDL 入力ツール、論理合成ツール等が必要です。開発ツールの選択はユーザ様で行っていただくようお願いいたします。当社では開発ツールについてのサポートと搭載デバイスそのもののサポートは一切行っておりません。

本マニュアルは、マニュアル作成時に当社で使用している開発ツールを元に作成しています。

3. 共通ピンについて **【重要】**

一部のI/Oピン(または入力専用ピン)がGNDや電源ピンに割り付けられています。VREFピンには互いに導通しているものがあります。

XCM-014-400Aでは、これらを出カピンとして使用しないようにしてください。ボードに重大な不具合を引き起こす原因となります。

V12	GND	VAUX (3.3V)	VRFB
L7	L10	M10	D10
L9	M8	F12	C4
G11	L8	H14	B15
H10	N7	D6	E7
J11	N10	L5	E9
F10	F11	H4	E10
H6	G12		
J7	H11		
K6	J10		
	K11		
	K12		
	F7		
	F8		
	F9		
	G6		
	H5		
	H7		
	J6		
	K5		
	L6		
	G5		

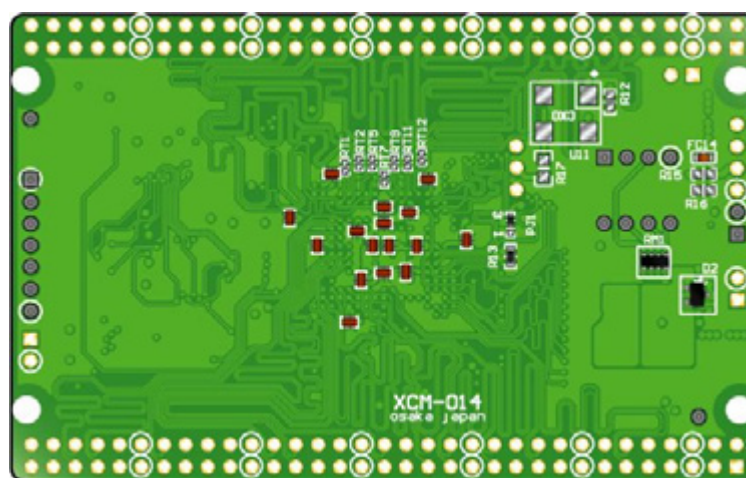
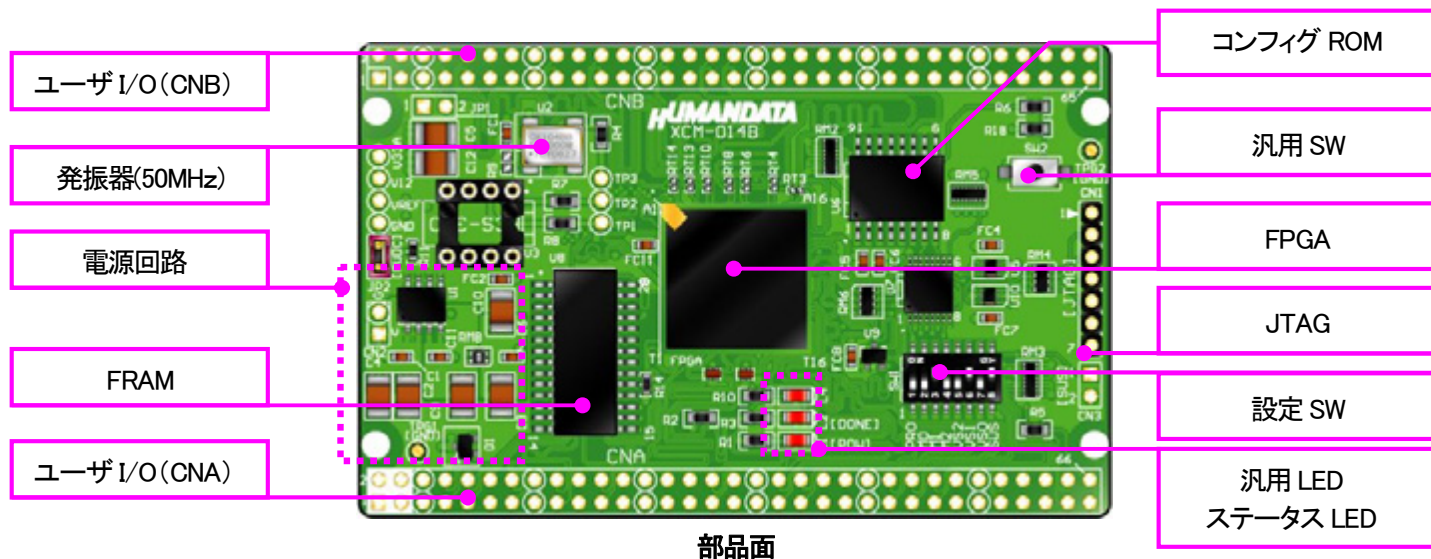
4. 仕様

製品型番	XCM-014-400A	XCM-014-700A	XCM-014-1400A
搭載 FPGA	XC3S400A-4FTG256C	XC3S700A-4FTG256C	XC3S1400A-4FTG256C
FRAM	FM28V020-SG(Ramtron, 256kb:32k x8)		
オンボードクロック	50 MHz、オプション実装可能、外部入力可能		
電源	DC 3.3 [V]		
消費電流	N/A (詳細は FPGA データシートご参照)		
基板寸法	86 × 54 [mm]		
質量	TYP 25 [g]		
ユーザ I/O	100 本		
I/O コネクタ	66 ピンスルーホール 0.9[mmφ] x2 組 2.54 mm ピッチ		
プリント基板	ガラスエポキシ 6 層基板 1.6t		
コンフィグ用リセット信号	内蔵 (240 ms TYP)		
JTAG コネクタ	SIL7 ピンソケット 2.54mm ピッチ		
ステータス LED	2 個 (POWER, DONE)		
汎用 LED	1 個		
汎用 SW	1 個		
付属品	SIL7 ロングピンヘッダ 1 個		
	DIL80 ピンヘッダ 2 個		

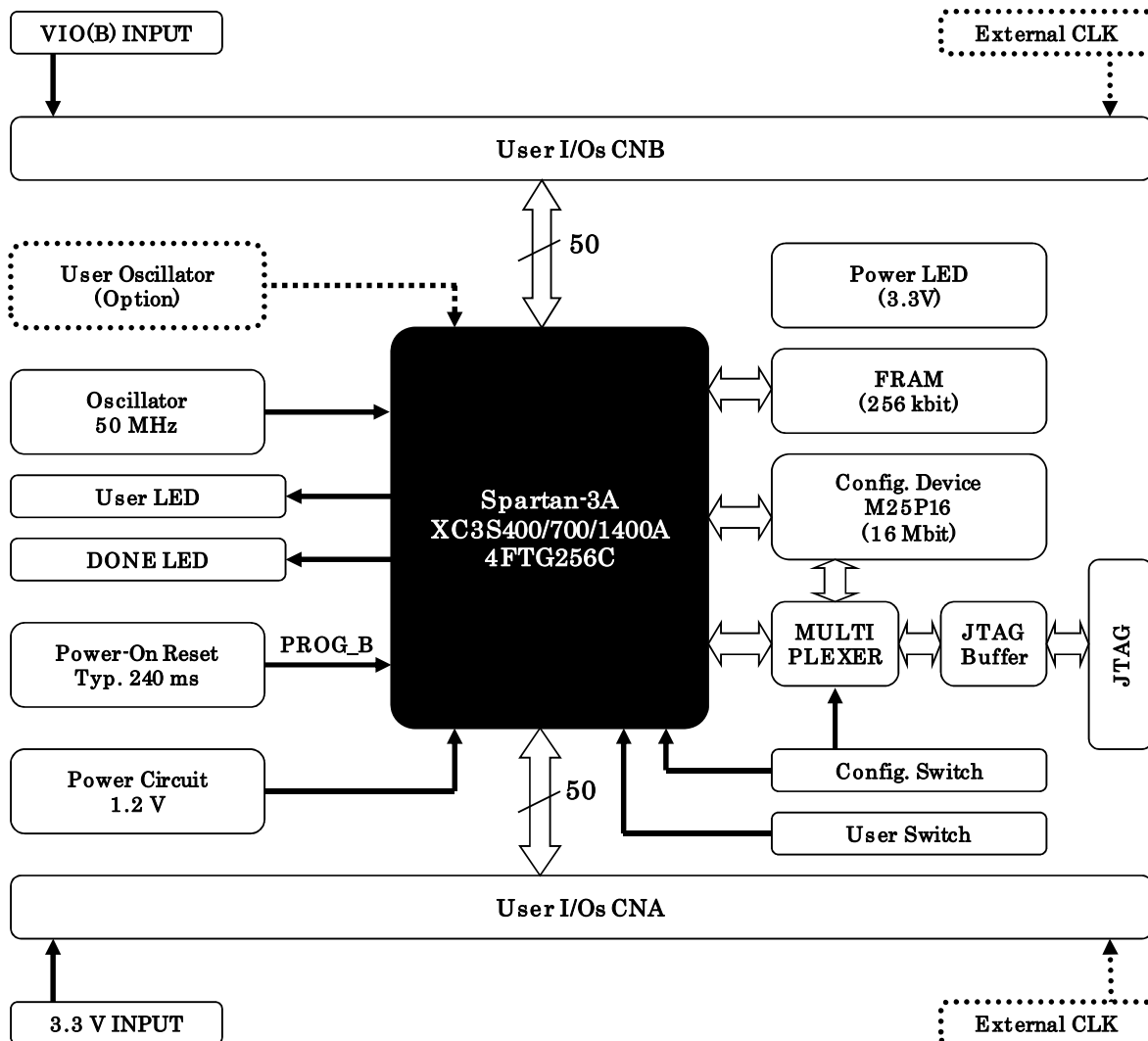
* これらの部品や仕様は変更となる場合があります。

5. 製品説明

5.1. 各部の名称



5.2. ブロック図



5.3. 電源入力

本ボードは、DC **3.3 V** 単一電源で動作します。

内部に必要な、1.2 V はオンボードのレギュレータにより生成されます。外部から供給する 3.3 V 電源は充分安定して、充分な余裕のあるものをご用意ください。また電源の立ち上がりは単調増加である必要があります。良質の電源を使用するようにしてください。

電源は、CNA、CNB から供給してください。

いずれも 3.3 V を超えることはできません。

詳しくは FPGA のデータシート、回路図などを参照してください。

5.4. JTAG コネクタ

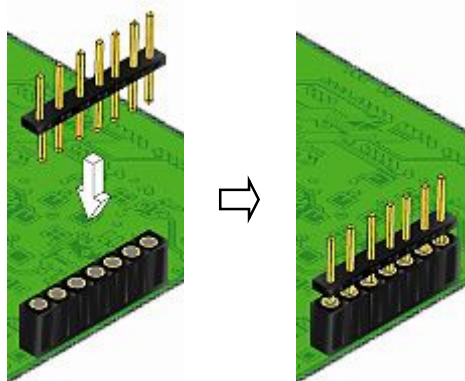
FPGA へのコンフィギュレーションや SPI-PROM への ISP に用います。ピン配置は次表のとおりです。



CN1

信号名	方向	ピン番号
GND	I/O	1
TCK	IN	2
TDO	OUT	3
TMS	IN	4
VCC	OUT(POW)	5
TDI	IN	6
GND	I/O	7

ダウンロードケーブルとの接続には、付属のロングピンヘッダをご利用いただけます。



注意

ダウンロードケーブルを接続する場合は、逆差しにご注意ください。

6. FPGA ピン割付表

6.1. ユーザ I/O (CNA)

BANK Group	Signal Name	FPGA PIN	CNA PIN		FPGA PIN	Signal Name	BANK Group
		3.3V INPUT	1	2	3.3V INPUT		
		Power (Reserved)	3	4	Power (Reserved)		
		GND	5	6	GND		
A	IOA0	R5	7	8	T4	IOA1	A
A	IOA2	T6	9	10	T5	IOA3	A
A	IOA4	N8	11	12	P7	IOA5	A
A	IOA6	T7	13	14	R7	IOA7	A
		GND	15	16	GND		
A	IOA8	T8	17	18	P8	IOA9	A
A	IOA10	P11	19	20	N11	IOA11	A
A	IOA12	R13	21	22	T13	IOA13	A
A	IOA14	P13	23	24	N12	IOA15	A
		GND	25	26	GND		
A	IOA16	N14	27	28	N13	IOA17	A
A	IOA18	R15	29	30	P15	IOA19	A
A	IOA20	N16	31	32	P16	IOA21	A
A	IOA22	K13	33	34	L13	IOA23	A
		GND	35	36	GND		
A	IOA24	M16	37	38	M15	IOA25	A
A	IOA26	L16	39	40	L14	IOA27	A
A	IOA28	J13	41	42	J12	IOA29	A
A	IOA30	K14	43	44	K15	IOA31	A
		GND	45	46	GND		
A	IOA32	J16	47	48	K16	IOA33	A
A	IOA34	H15	49	50	H16	IOA35	A
A	IOA36	F16	51	52	G16	IOA37	A
A	IOA38	G14	53	54	H13	IOA39	A
		GND	55	56	GND		A
A	IOA40	F15	57	58	E16	IOA41	A
A	IOA42	F14	59	60	G13	IOA43	A
A	IOA44	E14	61	62	F13	IOA45	A
A	IOA46	D15	63	64	D16	IOA47	A
A	IOA48	D14	65	66	E13	IOA49	A *1

*1 抵抗(R5)を介して CLK-A (FPGAピン C10) に接続

6.2. ユーザ I/O (CNB)

BANK Group	Signal Name	FPGA PIN	CNB PIN		FPGA PIN	Signal Name	BANK Group
		VIO(B) INPUT	1	2	VIO(B) INPUT		
		Power (Reserved)	3	4	Power (Reserved)		
		GND	5	6	GND		
B	IOB0	A3	7	8	B3	IOB1	B
B	IOB2	A4	9	10	B4	IOB3	B
B	IOB4	C5	11	12	A5	IOB5	B
B	IOB6	D7	13	14	C6	IOB7	B
		GND	15	16	GND		
B	IOB8	A6	17	18	B6	IOB9	B
B	IOB10	A7	19	20	C7	IOB11	B
B	IOB12	A8	21	22	B8	IOB13	B
B	IOB14	C8	23	24	D8	IOB15	B
		GND	25	26	GND		
B	IOB16	B10	27	28	A10	IOB17	B
B	IOB18	C11	29	30	A11	IOB19	B
B	IOB20	B12	31	32	A12	IOB21	B
B	IOB22	A14	33	34	A13	IOB23	B
		GND	35	36	GND		
B	IOB24	C12	37	38	D11	IOB25	B
B	IOB26	D13	39	40	C13	IOB27	B
B	IOB28	B14	41	42	A9	IOB29	B
B	IOB30	D9	43	44	K4	IOA50	A
		GND	45	46	GND		
A	IOA51	L3	47	48	L2	IOA52	A
A	IOA53	K3	49	50	K1	IOA54	A
A	IOA55	J1	51	52	J2	IOA56	A
A	IOA57	H3	53	54	J3	IOA58	A
		GND	55	56	GND		
A	IOA59	G2	57	58	H1	IOA60	A
A	IOA61	E3	59	60	E2	IOA62	A
A	IOA63	D1	61	62	E1	IOA64	A
A	IOA65	D4	63	64	D3	IOA66	A
A	IOA67	C2	65	66	C1	IOA68	A *2

*2 抵抗(R6)を介して CLK-B (FPGAピン C9) に接続

6.3. FRAM (U8)

FRAM pin	Signal Name	FPGA pin	
		XC3S400A	XC3S700/1400A
U8-20	FRAMCEN	P9	P9
U8-10	FRAM_A0	P1	P1
U8-9	FRAM_A1	N2	N2
U8-8	FRAM_A2	N1	N1
U8-7	FRAM_A3	N3	N3
U8-6	FRAM_A4	M3	M3
U8-5	FRAM_A5	M1	M1
U8-4	FRAM_A6	M4	M4
U8-3	FRAM_A7	L1	L1
U8-25	FRAM_A8	J4	E4
U8-24	FRAM_A9	F3	F3
U8-21	FRAM_A10	L4	L4
U8-23	FRAM_A11	G4	F4
U8-2	FRAM_A12	G1	G1
U8-26	FRAM_A13	C16	C16
U8-1	FRAM_A14	F1	F1
U8-11	FRAM_D0	P2	P2
U8-12	FRAM_D1	R1	R1
U8-13	FRAM_D2	R3	R3
U8-15	FRAM_D3	R11	R11
U8-16	FRAM_D4	T11	T11
U8-17	FRAM_D5	T10	T10
U8-18	FRAM_D6	T9	T9
U8-19	FRAM_D7	P12	P12
U8-22	FRAM_OEN	G3	G3
U8-27	FRAM_WEN	C15	C15

6.4. オンボードクロック

周波数	Signal Name	FPGA PIN	Notes
50MHz	CLK0	R9	
任意	CLK1	N9	オプション
	CLK72K	M11	オプション

6.5. 外部クロック入力

周波数	Signal Name	FPGA PIN
任意	CLK-A	C10
	CLK-B	C9

6.6. 汎用 SW

SW	Signal Name	FPGA PIN
SW2	PSW2	M14

6.7. 汎用 LED

LED	Signal Nam	FPGA PIN
L4	IOA48	D14

7. 設定スイッチの説明

XCM-014 の設定スイッチ(SW1)は以下のように割り付けられています。
ON で Low に固定されます。

SW1

番号	1	2	3	4	5	6	7	8
記号	X_PROG	X_M0	X_M1	X_M2	VS2	VS1	VS0	SUSPEND
出荷時	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON
説明	ターゲット指定	モード設定			SPI モード変数設定			SUSPEND モード設定

	マスタシリアル	マスタ SPI	JTAG
M[0..2]モードピンの設定	<ON:ON:ON>	<OFF:ON:ON>	<OFF:ON:OFF>

- **X_PROG**
JTAG による書込み対象を選択します
ON : コンフィギュレーション PROM
OFF: FPGA
- **M0, M1, M2**
動作モードを設定します。上表に示したモードは一部のものです。
- **VS2, VS1, VS0**
SPI モード変数確定ピンです。
通常、出荷時の設定でご使用下さい。
- **SUSPEND**
High で FPGA をサスペンドモードとします。
詳しくは Spartan-3A のデータシートをご覧ください。

8. FPGA へのコンフィギュレーション

FPGA のコンフィギュレーションは、JTAG または、コンフィグ ROM から行われます。
 JTAG から FPGA へのコンフィギュレーションには、ダウンロードケーブルを使用します。SW1 のモード設定ピンを [JTAG] に設定してください。

コンフィグ ROM からコンフィギュレーションするには、SW1 のモード設定ピンを [マスタ SPI] に設定してください。

8.1. JTAG からコンフィギュレーション

設定スイッチを下記のように設定してください。

SW1								
	1	2	3	4	5	6	7	8
ON			■		X	X	X	X
OFF	■	■		■	X	X	X	X

X : Don't Care

1. ISE の Processes タブにある [Configure Target Device] を展開して [Manage Configuration Project] をダブルクリックします。
 (ダイアログが出ますがそのまま [Finish] をクリック)
2. bit ファイルを指定します。
3. [Device Programming Properties] ダイアログにて [Verify] にチェックが無いことを確認します。
4. デバイスのアイコンをクリックし選択し [Operations] → [Program] をクリックします。
5. [Program Succeeded] と表示でコンフィギュレーションが終了です。

コンフィギュレーションを完了すると基板上の [DONE LED] が点灯します。

8.2. MCS ファイルの作成

1. [Configuration Modes] タブで [PROM File Formatter] をダブルクリックします。
2. [iMPACT – Prepare PROM Files] ダイアログで
 [3rd-Party SPI PROM] [PROM File Format MCS] にチェックし
 [PROM File Name] で任意の名前を付けます。
 [Location] で保存先を指定し [Next] をクリックします。
3. [Select SPI PROM Density(bit)] を [16M] に変更し [Next] をクリックします。
4. [iMPACT – File Generation Summary] ダイアログで内容を確認し [Finish] をクリックします。
5. [Add Device] ダイアログで [OK] をクリックし、bit ファイルを指定し [開く] をクリックします。
 [No] をクリックし [OK] をクリックします。
6. [Operations] → [Generate File] をクリックします。

[PROM File Generation Succeeded] で完了です。

8.3. コンフィグ ROM へのデータ書き込み

コンフィグ ROM に書き込む際、設定スイッチを下記のように設定してください。

SW1

	1	2	3	4	5	6	7	8
ON	■							X
OFF		■	■	■	■	■	■	X

X : Don't Care

1. [Configuration Modes] タブにある [Direct SPI Configuration] をダブルクリックします。
2. [Edit] メニューにある [Add Device] → [Add xilinx Device] をクリックします。
3. 先に作成した MCS ファイルを指定し [開く] をクリックします。
4. [Select Device Part Name] のダイアログで [Part Name] を [M25P16] に変更し [OK] をクリックします。
5. [Device Programming Properties] のダイアログで [Verify] [Erase Before Programming] にチェックをいれて [OK] をクリックします。
6. [Direct SPI Configuration] ウィンドウにある SPI PROM のアイコンを選択し [Operations] → [Program] をクリックします。
7. [Program Succeeded] と表示でコンフィグ ROM に書き込み完了です。

8.4. コンフィグ ROM からコンフィギュレーション

コンフィグ ROM から FPGA へコンフィギュレーションする際、設定スイッチを下記のように設定してください。電源の再投入によりコンフィグ ROM から FPGA へ自動的にコンフィギュレーションされます。

SW1

	1	2	3	4	5	6	7	8
ON			■	■				X
OFF	■	■			■	■	■	X

X : Don't Care

8.5. コンフィグ ROM のデータ消去

コンフィグ ROM を消去する際、設定スイッチを下記のように設定してください。

SW1

	1	2	3	4	5	6	7	8
ON	■				X	X	X	X
OFF		■	■	■	X	X	X	X

X : Don't Care

1. [Operations] → [Erase] をクリックします。
2. [Erase Succeeded] と表示で完了です。

9. コンフィギュレーションレートの設定

XCM-014 では Configuration Rate の設定が可能です。状況により [Configuration Rate] を下げて調整してください。以下に Configuration Rate の設定方法を示します。

1. ISE の [Processes] ウィンドウにある [Generate Programming File] で右クリックし、[Properties...] をクリックします。
2. [Configuration Options] の [Configuration Rate] を [25] に変更します。

* XCM-014 では 25MHz 以下にてご使用ください

10. サポートページ

改訂資料やその他参考資料は、必要に応じて各製品の資料ページに公開致します。

<http://www.hdl.co.jp/ftpdata/xcm-014/index.html>

http://www.hdl.co.jp/support_c.html

- 回路図
- ピン割付表
- 外形図
- パターン図
- ネットリスト ...等

また下記サポートページも合わせてご活用ください。

<http://www.hdl.co.jp/spc/>

11. 付属資料

1. 基板回路図（別紙）
2. 外形図

12. お問い合わせについて

お問い合わせ時は、製品型番とシリアル番号を添えて下さるようお願い致します。

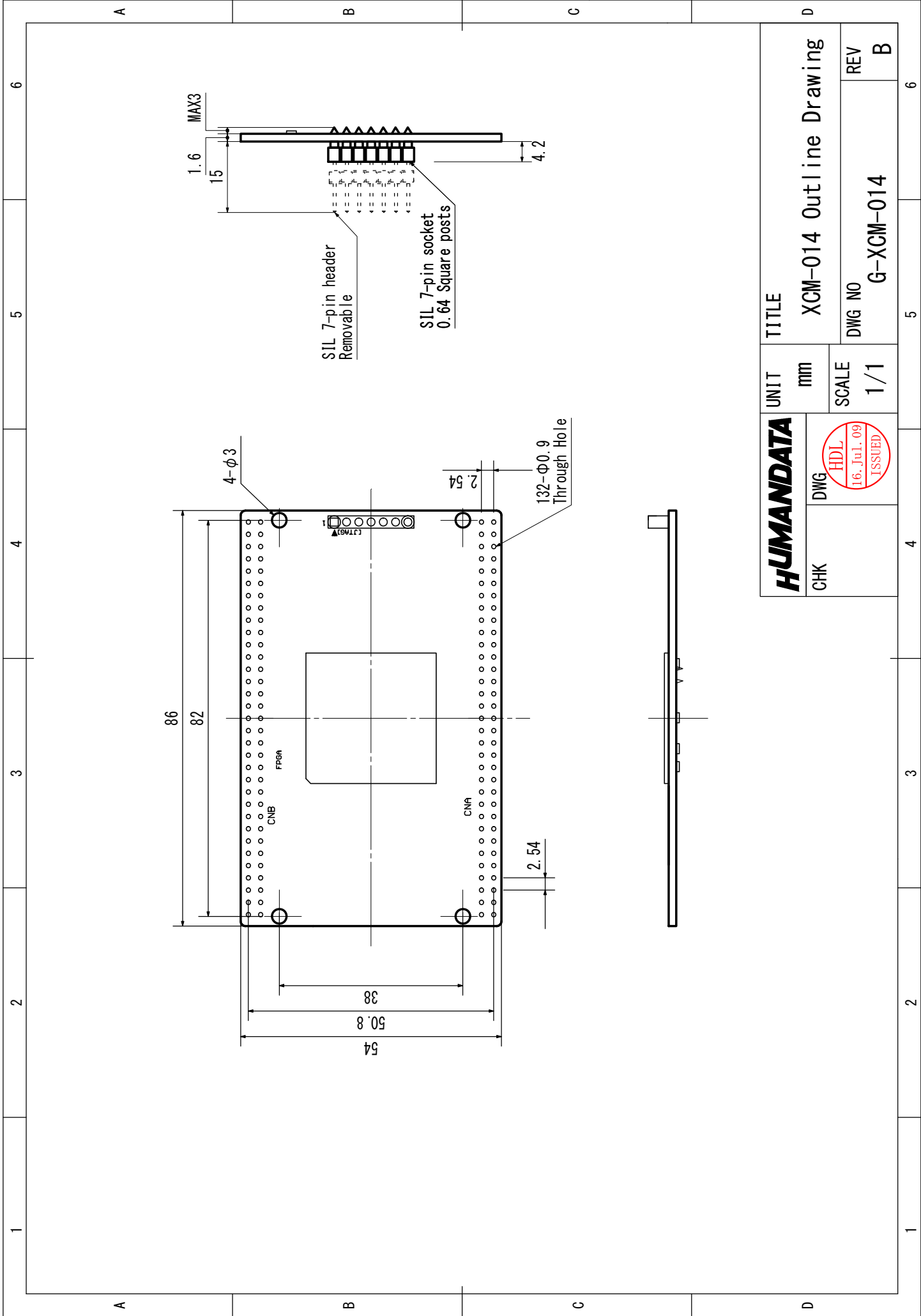
e-mail の場合は、SPC2@hdl.co.jp へご連絡ください。

または、当社ホームページに設置のお問い合わせフォームからお問い合わせください。

技術的な内容にお電話でご対応するのは困難な場合がございます。可能な限りメールなどをご利用くださるようご協力をお願いいたします。

おことわり

当社では、開発ツールの使用方法や FPGA などのデバイスそのものについて、サポート外とさせていただきます。あらかじめご了承下さいませ。



HUMANDATA		UNIT	TITLE
CHK	DWG	mm	XCM-014 Outline Drawing
		SCALE	DWG NO
		1/1	G-XCM-014
			REV
			B

Spartan-3A ブレッドボード(カードサイズ)

XCM-014 シリーズ
ユーザーズマニュアル

2009/06/16 初版
2009/10/13 第2版
2009/11/26 第3版
2010/08/16 Ver.1.3
2012/06/08 Ver.1.4

2013/01/28 Ver.1.5

有限会社ヒューマンデータ

〒567-0034
大阪府茨木市中穂積 1-2-10
ジブラルタ生命茨木ビル

TEL 072-620-2002
FAX 072-620-2003
URL <http://www.hdl.co.jp/>
