

DS90LV019

LVDS 1回路入り差動入出力ライン・ドライバ/レシーバ

概要

DS90LV019 は平衡伝送ラインでのデジタル・データ伝送用に設計された Low Voltage Differential Signaling (LVDS) 形態で、ドライバとレシーバが 1 回路ずつ収められた CMOS 差動入出力のライン・ドライバ / レシーバです。

DS90LV019 は EIA-644 及び IEEE1596.3 (SCI LVDS) 規格に適合しており、このデバイスを 2 個使用することにより 1 対 1 の低消費、高速 100Mbps 以上 (50MHz) の全二重のデジタル伝送が構成できます。動作電源電圧は 3.3V、または 5.0V どちらでも可能です。ドライバの出力形態が小振幅 (350mV) ならびに定電流出力 (3.5mA) のため、立ち上がり / 立ち下がり時間が早いにもかかわらず電磁輻射ノイズ (EMI) が少なくなっています。また定電流出力形態は負荷の増減 (終端抵抗など) にかかわらずデバイスの消費電力をほぼ一定に保ちます。

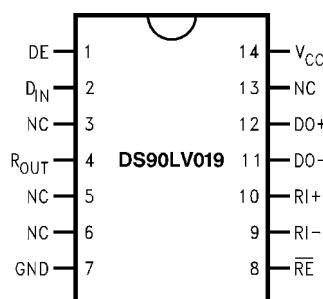
ドライバは、入力を TTL レベルで受け取り、出力を LVDS レベルに変換します。非能動時は DE 端子を “L” にすることにより、出力を TRI-STATE にしておくことができます。

レシーバは、100mV のスレッショルドを持ち、同相電圧範囲 $\pm 1V$ を持っています。入力された LVDS 信号を、出力を CMOS レベルに変換します。非能動時は RE 端子を “H” にすることにより、出力を TRI-STATE にしておくことができるのでバスに対して負荷となりません。

特長

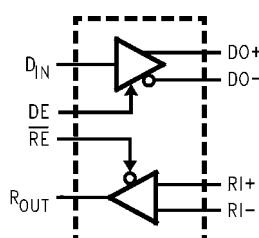
LVDS 信号	
3.3V または 5.0V 単一電源動作	
低消費電力設計	
平衡出力インピーダンス	
電源 ON/OFF 時、グリッジフリー	
100Mbps (50MHz) 以上の転送レート	
同相電圧範囲 :	$\pm 1V$
スレッショルド :	$\pm 100mV$
差動出力信号 :	$\pm 350mV(100\% \text{ 負荷時})$
定電流出力 :	3.5mA (標準)
フロースルーピン配置	
動作周囲温度 :	-40 ~ +85

ピン配置図



Order Number DS90LV019TM or DS90LV019TMC
See NS Package Number M14A or MTC14

ブロック図



TRI-STATE® はナショナルセミコンダクター社の登録商標です。

絶対最大定格 (Note 1)

本データシートには軍用・航空宇宙用の規格は記載されていません。
関連する電気的信頼性試験方法の規格を参照下さい。

最大電源電圧 (V_{CC})	6.0V
最大イネーブル入力電圧 (DE, \overline{RE})	- 0.3V ~ (V_{CC} + 0.3V)
最大入力電圧 (D_{IN})	- 0.3V ~ (V_{CC} + 0.3V)
最大出力耐圧 (R_{OUT})	- 0.3V ~ (V_{CC} + 0.3V)
最大出力耐圧 (D_{OUT+} , D_{OUT-})	- 0.3V ~ (V_{CC} + 0.3V)
最大入力電圧 (R_{in+} , R_{in-})	- 0.3V ~ (V_{CC} + 0.3V)
出力短絡時間 (D_{OUT+} , D_{OUT-})	連続
静電破壊耐圧 (ESD) (Note 4)	
HBM, 1.5k , 100pF	> 2000V
EIAJ, 0 , 200pF	> 200V
最大パッケージ許容損失 (PD) (周囲温度 25 において)	
SOIC "M" パッケージ	960mW
SOIC "M" パッケージ・ディレーテイング (周囲温度 25 以上)	7.7mW/

TSSOP パッケージ	790mW
TSSOP パッケージ・ディレーテイング (周囲温度 25 以上)	6.3mW/
保存温度範囲 (TSTG)	- 65 ~ + 150
許容リード温度 (ハンダ付け、4 秒)	260

推奨動作条件

	最小値	標準値	最大値	単位
電源電圧 (V_{CC})	+ 3.0	+ 3.3	+ 3.6	V
	+ 4.5	+ 5.0	+ 5.5	V
動作周囲温度	- 40	+ 25	+ 85	

DC 電気的特性 (Note 2, 3)

特記のない限り、 $V_{CC} = + 3.3V \pm 0.3V$ 、 $T_A = - 40 \sim + 85$ (Note 2, 3)

Symbol	Parameter	Conditions		Pin	Min	Typ	Max	Units	
DIFFERENTIAL DRIVER CHARACTERISTICS									
V_{OD}	Output Differential Voltage	$R_L = 100$ (Figure 1)		DO + , DO -	250	350	450	mV	
V_{OD}	V_{OD} Magnitude Change				6	60		mV	
V_{OS}	Offset Voltage			1	1.25	1.7		V	
V_{OS}	Offset Magnitude Change				5	60		mV	
I_{OZD}	TRI-STATE® Leakage			- 10	± 1	+ 10		μA	
I_{OXD}	Power-Off Leakage			- 10	± 1	+ 10		μA	
I_{OSD}	Output Short Circuit Current			- 10	- 6	- 4		mA	
DIFFERENTIAL RECEIVER CHARACTERISTICS									
V_{OH}	Voltage Output High	$VID = + 100$ mV	$I_{OH} = - 400$ μA	R_{OUT}	2.9	3.3		V	
		Inputs Open			2.9	3.3		V	
V_{OL}	Voltage Output Low	$I_{OL} = 2.0$ mA	$VID = - 100$ mV		0.1	0.4		V	
I_{OS}	Output Short Circuit Current	$V_{OUT} = 0$ V			- 75	- 34	- 20	mA	
V_{TH}	Input Threshold High			$RI + ,$ $RI -$			+ 100	mV	
V_{TH}	Input Threshold Low				- 100			mV	
I_{IN}	Input Current	$V_{IN} = + 2.4$ V or 0 V, $V_{CC} = 3.6$ V or 0 V			- 10	± 1	+ 10	μA	
DEVICE CHARACTERISTICS									
V_{IH}	Minimum Input High Voltage			$D_{IN},$ DE, RE	2.0		V_{CC}	V	
V_{IL}	Maximum Input Low Voltage				GND		0.8	V	
I_{IH}	Input High Current	$V_{IN} = V_{CC}$ or 2.4V				± 1	± 10	μA	
I_{IL}	Input Low Current	$V_{IN} = GND$ or 0.4V				± 1	± 10	μA	
V_{CL}	Input Diode Clamp Voltage	$I_{CLAMP} = - 18$ mA		V_{CC}	- 1.5	- 0.7		V	
I_{CCD}	Power Supply Current	$DE = \overline{RE} = V_{CC}$				9	12.5	mA	
I_{CCR}		$DE = \overline{RE} = 0$ V				4.5	7.0	mA	
I_{CCZ}		$DE = 0$ V, $\overline{RE} = V_{CC}$				3.7	7.0	mA	
I_{CC}		$DE = V_{CC}$, $\overline{RE} = 0$ V				15	20	mA	
$C_{D output}$	Capacitance			DO + , DO -		5		pF	
$C_{R input}$	Capacitance			RI + , RI -		5		pF	

DC 電気的特性 (Note 2、3)

特記のない限り、 $V_{CC} = + 5.0 \pm 0.5V$ 、 $T_A = - 40 \sim + 85$

Symbol	Parameter	Conditions	Pin	Min	Typ	Max	Units	
DIFFERENTIAL DRIVER CHARACTERISTICS								
V_{OD}	Output Differential Voltage	$R_L = 100$ (Figure 1)	DO + , DO -	250	360	450	mV	
V_{OD}	V_{OD} Magnitude Change			6	60		mV	
V_{OS}	Offset Voltage			1	1.25	1.8	V	
V_{OS}	Offset Magnitude Change			5	60		mV	
I_{OZD}	TRI-STATE Leakage			- 10	± 1	+ 10	μA	
I_{OXD}	Power-Off Leakage			- 10	± 1	+ 10	μA	
I_{OSD}	Output Short Circuit Current			- 10	- 6	- 4	mA	
DIFFERENTIAL RECEIVER CHARACTERISTICS								
V_{OH}	Voltage High	$VID = + 100$ mV	$I_{OH} = - 400$ μA	R_{OUT}	4.3	5.0		V
		Inputs Open			4.3	5.0		V
V_{OL}	Voltage Output Low	$I_{OL} = 2.0$ mA, $VID = - 100$ mV			0.1	0.4		V
I_{OS}	Output Short Circuit Current	$V_{OUT} = 0V$			- 150	- 75	- 40	mA
V_{TH}	Input Threshold High			RI + , RI -			+ 100	mV
V_{TH}	Input Threshold Low				- 100			mV
I_{IN}	Input Current	$V_{IN} = + 2.4V$ or $0V$, $V_{CC} = 5.5V$ or $0V$			- 15	± 1	+ 15	μA
DEVICE CHARACTERISTICS								
V_{IH}	Minimum Input High Voltage		$D_{IN}, DE,$ \overline{RE}	2.0		V_{CC}	V	
V_{IL}	Maximum Input Low Voltage			GND		0.8	V	
I_{IH}	Input High Current	$V_{IN} = V_{CC}$ or 2.4 V			± 1	± 10	μA	
I_{IL}	Input Low Current	$V_{IN} = GND$ or 0.4 V			± 1	± 10	μA	
V_{CL}	Input Diode Clamp Voltage	$I_{CLAMP} = - 18$ mA		- 1.5	- 0.8		V	
I_{CCD}	Power Supply Current	$DE = \overline{RE} = V_{CC}$	V_{CC}		12	19	mA	
I_{CCR}		$DE = \overline{RE} = 0V$			5.8	8	mA	
I_{CCZ}		$DE = 0V, \overline{RE} = V_{CC}$			4.5	8.5	mA	
I_{CC}		$DE = V_{CC}, \overline{RE} = 0V$			18	48	mA	
C_D output	Capacitance		DO + , DO -		5		pF	
C_R input	Capacitance			RI + , RI -	5		pF	

Note 1: 「絶対最大定格」とはこの値を超えるとデバイスの安全を保障できない値です。デバイスをこの規格値で動作する事を意味しているわけではありません。「電気的特性」の表にデバイスの実際の動作条件が示されています。

Note 2: デバイスの \downarrow に流れ込む電流はすべて正、デバイスの \uparrow から流れ出す電流は負と示されています。 V_{OD1} と V_{OD1} を除く全ての電圧はすべてグラウンドを基準としています。

Note 3: すべての標準値は、 $V_{CC} = + 3.3V$ または $+ 5.0V$ 、 $T_A = + 25$ の値です。

Note 4: ESD 耐圧 : HBM(1.5k Ω 、100pF) > 2000V、EIAJ(0 Ω 、200pF) > 200V

Note 5: C_L はプローブ容量と治具容量を含んでいます。

Note 6: 特記のない限り、パルスゼネレータの波形は、 $f = 1$ MHz、 $Z_O = 50\Omega$ 、 $t_r = t_f = 6$ ns(デューティ : 0% - 100%)

AC 電気的特性 (Note 6)

特記のない限り、 $V_{CC} = + 3.3V \pm 0.3V$ 、 $T_A = - 40 \sim + 85$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
DRIVER TIMING REQUIREMENTS						
t_{PHLD}	Differential Propagation Delay High to Low	$R_L = 100\Omega$, $C_L = 10$ pF (Figure 2 and Figure 3)	2.0	4.0	6.5	ns
t_{PLHD}	Differential Propagation Delay Low to High		1.0	5.6	7.0	ns
t_{SKD}	Differential Skew $ t_{PHLD} - t_{PLHD} $			0.4	1.0	ns
t_{TLH}	Transition Time Low to High		0.2	0.7	3.0	ns
t_{THL}	Transition Time High to Low		0.2	0.8	3.0	ns

AC 電気的特性 (Note 6) (つづき)特記のない限り、 $V_{CC} = + 3.3V \pm 0.3V$ 、 $T_A = -40 \sim +85$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
DRIVER TIMING REQUIREMENTS						
t_{PHZ}	Disable Time High to Z	$R_L = 100 \Omega$, $C_L = 10 \text{ pF}$ (Figure 4 and Figure 5)	1.5	4.0	8.0	ns
t_{PLZ}	Disable Time Low to Z		2.5	5.3	9.0	ns
t_{PZH}	Enable Time Z to High		4.0	6.0	8.0	ns
t_{PZL}	Enable Time Z to Low		3.5	6.0	8.0	ns

RECEIVER TIMING REQUIREMENTS

t_{PHLD}	Differential Propagation Delay High to Low	$C_L = 10 \text{ pF}$, $VID = 200 \text{ mV}$ (Figure 6 and Figure 7)	3.0	5.8	7.0	ns
t_{PLHD}	Differential Propagation Delay Low to High		3.0	5.6	9.0	ns
t_{SKD}	Differential Skew $ t_{PHLD} - t_{PLHD} $			0.55	1.5	ns
t_r	Rise Time		0.15	2.0	3.0	ns
t_f	Fall Time	$R_L = 500 \Omega$, $C_L = 10 \text{ pF}$ (Figure 8 and Figure 9)	0.15	0.9	3.0	ns
t_{PHZ}	Disable Time High to Z		3.0	4.0	6.0	ns
t_{PLZ}	Disable Time Low to Z		3.0	4.5	6.0	ns
t_{PZH}	Enable Time Z to High		3.0	6.0	8.0	ns
t_{PZL}	Enable Time Z to Low		3.0	6.0	8.0	ns

AC 電気的特性 (Note 6)特記のない限り、 $V_{CC} = + 5.0V \pm 0.5V$ 、 $T_A = -40 \sim +85$

Symbol	Parameter	Conditions	Min	Typ	Max	Units
DRIVER TIMING REQUIREMENTS						
t_{PHLD}	Differential Propagation Delay High to Low	$R_L = 100 \Omega$, $C_L = 10 \text{ pF}$ (Figure 2 and Figure 3)	2.0	3.3	6.0	ns
t_{PLHD}	Differential Propagation Delay Low to High		1.0	3.3	5.0	ns
t_{SKD}	Differential Skew $ t_{PHLD} - t_{PLHD} $			0.6	1.0	ns
t_{TLH}	Transition Time Low to High		0.15	0.9	3.0	ns
t_{THL}	Transition Time High to Low	$R_L = 100 \Omega$, $C_L = 10 \text{ pF}$ (Figure 4 and Figure 5)	0.15	1.2	3.0	ns
t_{PHZ}	Disable Time High to Z		1.5	3.5	7.0	ns
t_{PLZ}	Disable Time Low to Z		3.0	5.2	9.0	ns
t_{PZH}	Enable Time Z to High		2.0	4.5	7.0	ns
t_{PZL}	Enable Time Z to Low		2.0	4.5	7.0	ns

RECEIVER TIMING REQUIREMENTS

t_{PHLD}	Differential Propagation Delay High to Low	$C_L = 10 \text{ pF}$, $VID = 200 \text{ mV}$ (Figure 6 and Figure 7)	3.0	6.0	8.0	ns
t_{PLHD}	Differential Propagation Delay Low to High		3.0	5.6	8.0	ns
t_{SKD}	Differential Skew $ t_{PHLD} - t_{PLHD} $			0.7	1.6	ns
t_r	Rise Time		0.15	0.8	3.0	ns
t_f	Fall Time	$R_L = 500 \Omega$, $C_L = 10 \text{ pF}$ (Figure 8 and Figure 9)	0.15	0.8	3.0	ns
t_{PHZ}	Disable Time High to Z		3.0	3.5	4.5	ns
t_{PLZ}	Disable Time Low to Z		3.5	3.6	7.0	ns
t_{PZH}	Enable Time Z to High		3.0	5.0	7.0	ns
t_{PZL}	Enable Time Z to Low		3.0	5.0	7.0	ns

Test Circuits and Timing Waveforms

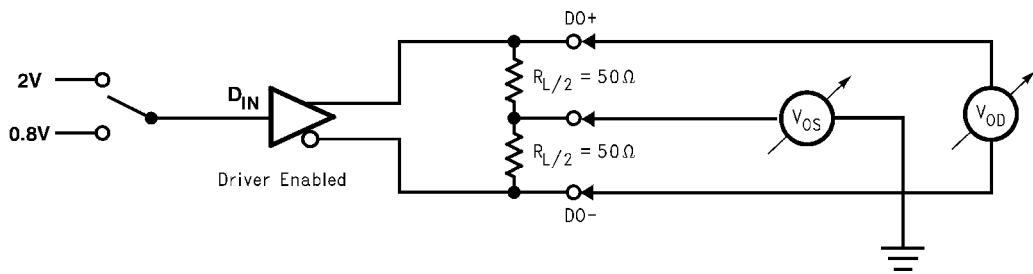


FIGURE 1. Differential Driver DC Test Circuit

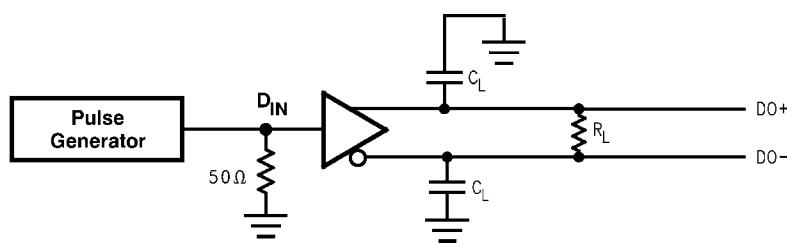


FIGURE 2. Differential Driver Propagation Delay and Transition Test Circuit

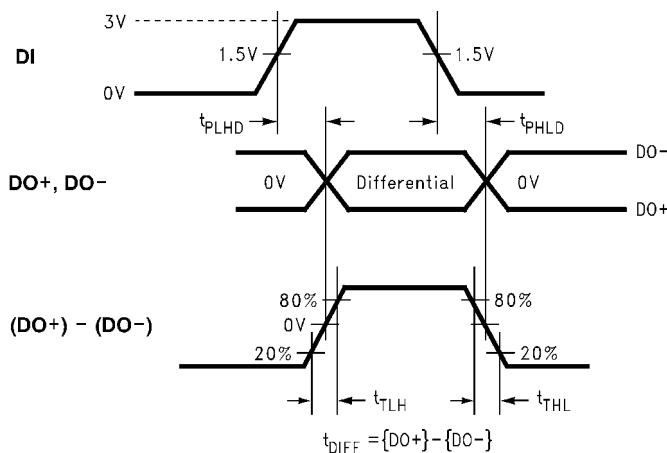


FIGURE 3. Differential Driver Propagation and Transition Time Waveforms

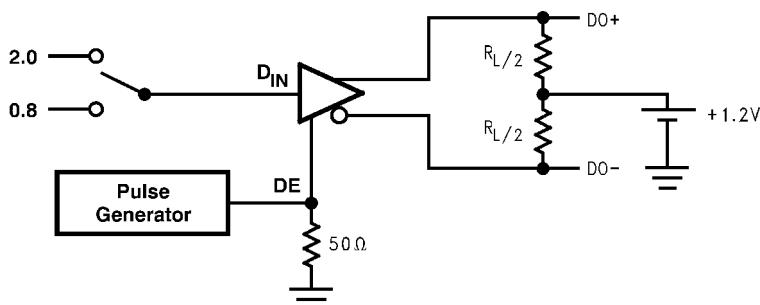


FIGURE 4. Driver TRI-STATE Delay Test Circuit

Test Circuits and Timing Waveforms (つづき)

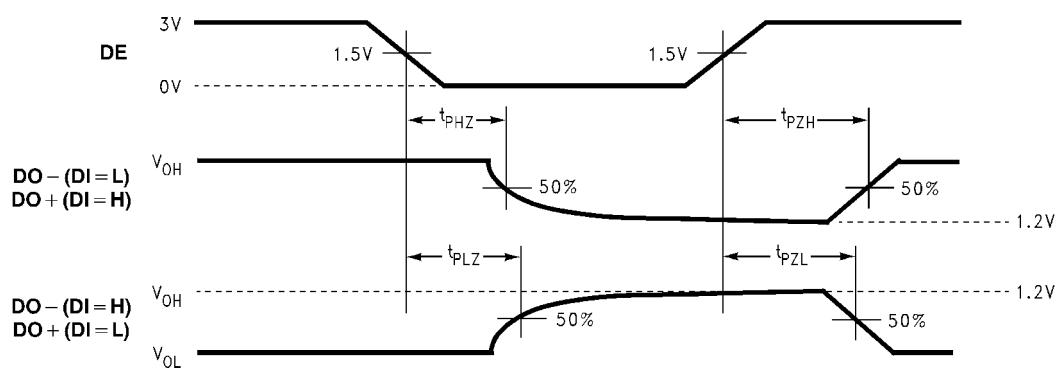


FIGURE 5. Driver TRI-STATE Delay Waveforms

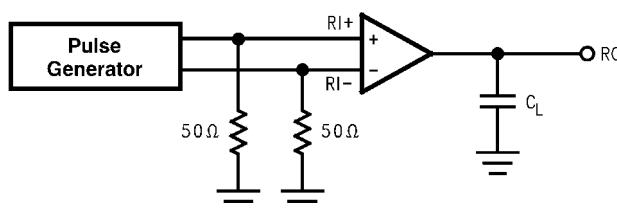


FIGURE 6. Receiver Propagation Delay and Transition Time Test Circuit

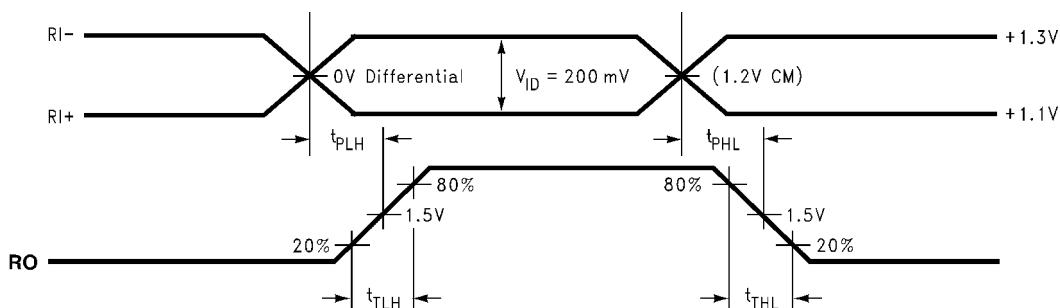


FIGURE 7. Receiver Propagation Delay and Transition Time Waveforms

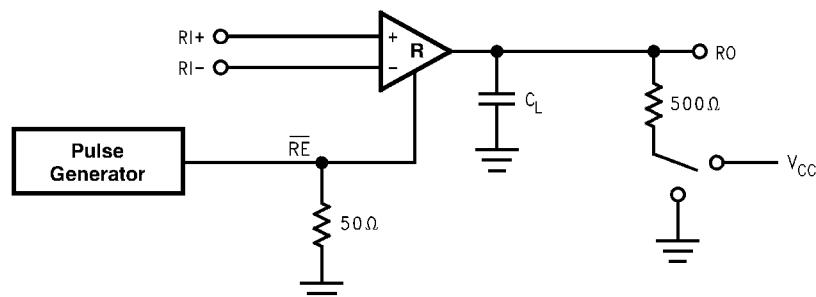


FIGURE 8. Receiver TRI-STATE Delay Test Circuit

Test Circuits and Timing Waveforms (つづき)

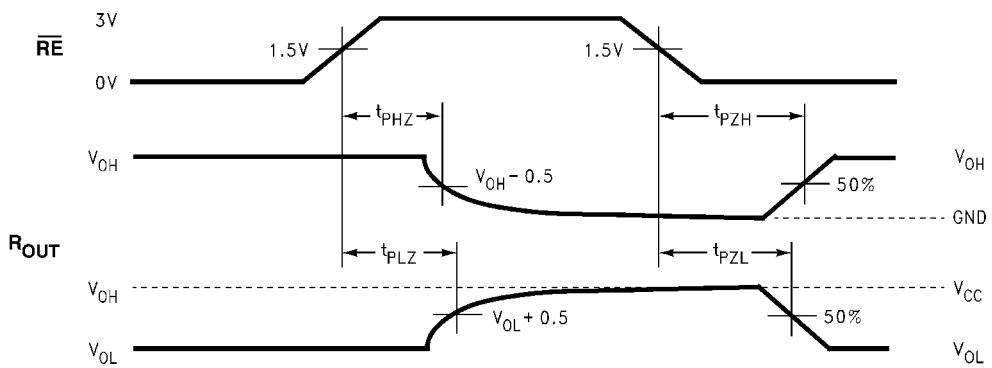


FIGURE 9. Receiver TRI-STATE Delay Waveforms TRI-STATE Delay Waveforms

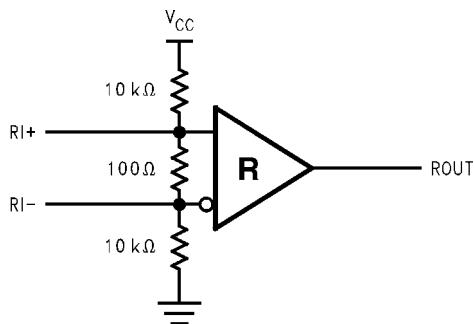
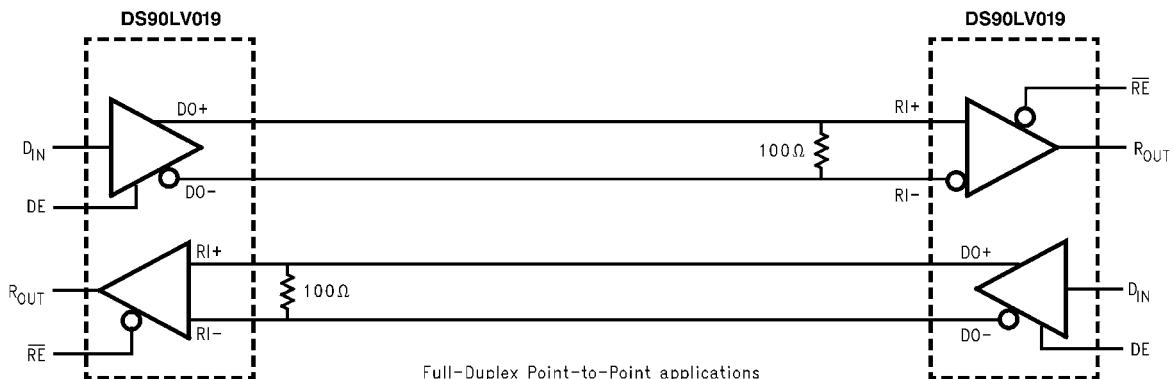


FIGURE 10. Terminated Input Fail-Safe Circuit

Typical Application Diagram



アプリケーション情報

DS90LV019 はドライバ、レシーバともそれぞれイネーブルコントロールを備えていますので半二重及び全二重の通信がおこなえます。

プリント板の推奨

4 層基板以上を推奨します。振り分けは、上面より LVDS 信号、グラウンド、電源、TTL 信号の順序です。LVDS 信号はグラウンド / 電源などの層により TTL 信号ラインからのクロストークを防ぐようになります。

またドライバ、レシーバは可能な限り入出力コネクタの近くに配置します。

電源端子間のバイパスコンデンサ

デバイスの電源、グラウンド間に高周波特性の良いセラミックなどのバイパスコンデンサ（表面実装型）を必ず装着して下さい。装着するコンデンサは 0.1 μF、0.01 μF 及び 0.001 μF の 3 種類を並列に装着します。また、パラレル伝送などのアプリケーションでデバイスを数多く使用する場合、それらのデバイスのグループの電源供給元に 10 μF(35V) のコンデンサを装着してください。

アプリケーション情報 (つづき)

差動ライン

終端抵抗は使用するメディアのラインインピーダンスにあわせます。プリント・パターンなどでの対になった差動ラインのトレースはできる限り間隔を狭くし、また支線も10mm以内に設定するようにします。これは発生する同相ノイズの低減、レシーバによる同相ノイズの除去、または信号の反射などの軽減に効果をあらわします。実際1mmのパターン間隔は3mmのパターン間隔より輻射ノイズが軽減していることを確認しています。

信号のズレを減らすために電気的な信号線の長さは等しくします。等しい長さの差動信号ラインは電磁輻射ノイズを軽減します。(電気信号の伝達の速度は $v = c/E_r$, c (光速度) = 0.2997mm/ps 又は 0.0118in/ps) 信号パターンラインをまねく場合、ただ漠然と引くだけではなく差動ラインインピーダンスやアイソレーションを考慮して引く必要があります。スルーホールやその他ライン上の不連続線は最小にして下さい。パターンを例えば 90 などの角度で引き回すとインピーダンスが変化しますので鋭角な角度で引き回すことは避けます。45 以内の鈍角な角度で引き回してください。前にも述べましたがプリント・パターン上の対になった差動ラインのトレースはできる限り間隔を狭くします。レシーバの同相ノイズの抑圧が効率的に行えます。プリント・パターン上の対になったパターンの間隔はインピーダンスの変化を最小に押さえるため一定に保ちます。

終端抵抗

終端抵抗は使用する差動ラインの特性インピーダンスにあわせ、通常、終端抵抗値は 90 ~ 130 の範囲内に設定します。ドライ

バである DS90LV019 は定電流モードで動作していますので電流ループを形成するため終端抵抗は必ず装着して下さい。終端抵抗は表面実装型の抵抗を使用しレシーバ入力ピンのすぐ近くに(7mm以内、最大でも12mm以内)装着します。抵抗値の誤差は理想的には 1% ~ 2%のものを使用します。

LVDS 信号ラインの測定プローブ

LVDS 信号ラインの測定には信号ラインへの影響を極力少なくするため、高入力インピーダンス(100k 以上)、低入力容量(2pF 以下)の測定プローブ(FET プローブなど)を使用し、オシロスコープの帯域は 3GHz 以上のものを使用します。

ケーブル

LVDS で使用するケーブルやコネクタの選択は重要です。使用的なメディアは調整されたインピーダンスのものを使用します。ケーブルやコネクタは約 100 の伝送特性インピーダンスのものを推奨します。平衡ケーブルは不平衡ケーブル(リボンケーブル、単線の同軸ケーブル)に比べてノイズの低減や信号品質が優れています。平衡ケーブルは EMI(電磁輻射ノイズ)の発生が少ない傾向にあり、また同相モードの電磁的放射ノイズはレシーバによって除去することができます。

伝送距離が 50cm 以下では殆どのケーブルが使用でき、50cm ~ 10m では CAT3(category3) のツイステッド・ペア線を使用します。また 10m 以上では CAT5 のツイステッド・ペア線を使用することを推奨します。

TABLE 1. Functional Table

MODE SELECTED	DE	\overline{RE}
DRIVER MODE	H	H
RECEIVER MODE	L	L
TRI-STATE MODE	L	H
FULL DUPLEX MODE	H	L

TABLE 2. Transmitter Mode

INPUTS		OUTPUTS	
DE	DI	DO +	DO -
H	L	L	H
H	H	H	L
H	2 > & > 0.8	X	X
L	X	Z	Z

X = High or Low logic state

Z = High impedance state

L = Low state

H = High state

TABLE 3. Receiver Mode

INPUTS		OUTPUT
\overline{RE}	(RI +) - (RI -)	
L	L (< - 100 mV)	L
L	H (> + 100 mV)	H
L	100 mV > & > - 100 mV	X
H	X	Z

X = High or Low logic state

Z = High impedance state

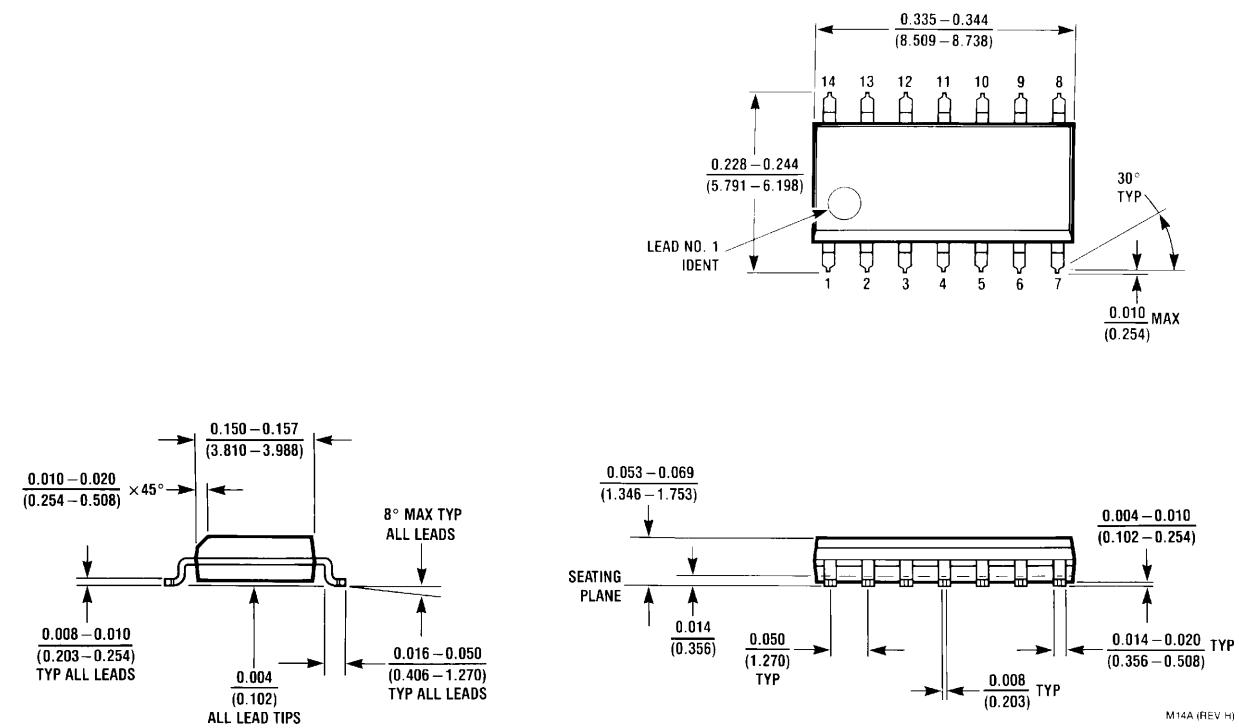
L = Low state

H = High state

TABLE 4. Device Pin Description

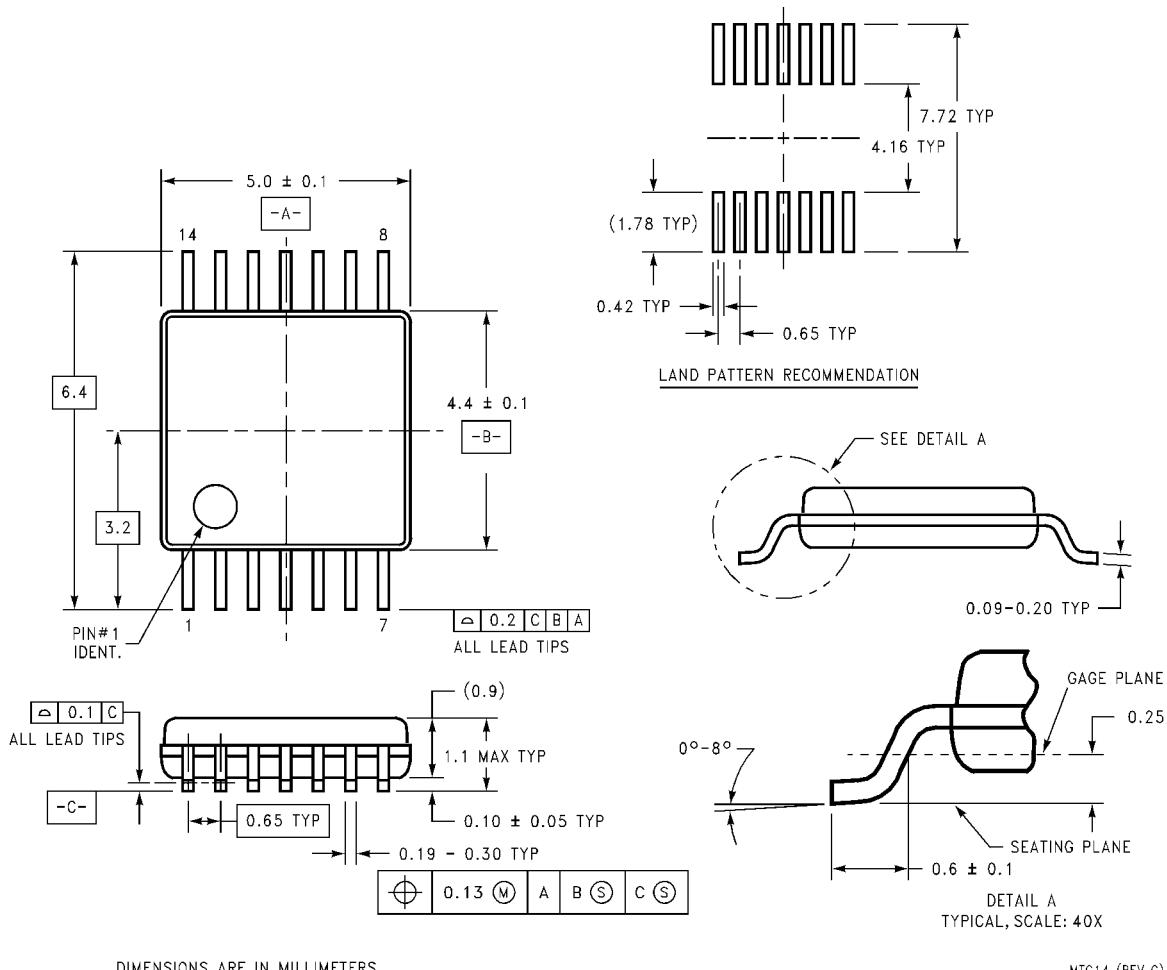
Pin Name	Pin #	Input/Output	Description
D _{IN}	2	I	TTL Driver Input
DO ±	11, 12	O	LVDS Driver Outputs
RI ±	9, 10	I	LVDS Receiver Inputs
R _{OUT}	4	O	TTL Receiver Output
\overline{RE}	8	I	Receiver Enable TTL Input (Active Low)
DE	1	I	Driver Enable TTL Input (Active High)
GND	7	NA	Ground
V _{CC}	14	NA	Power Supply (3.3V ± 0.3V or 5.0V ± 0.5V)

外形寸法図 特記のない限り inches (millimeters)



Order Number DS90LV019TM
NS Package Number M14A

外形寸法図 単位は millimeters (つづき)



生命維持装置への使用について

弊社の製品はナショナルセミコンダクター社の書面による許可なくしては、生命維持用の装置またはシステム内の重要な部品として使用することはできません。

1. 生命維持用の装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。
2. 重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

ナショナルセミコンダクター ジャパン株式会社

本社 / 〒135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料（日本語／英語）はホームページより入手可能です。 その他のお問い合わせはフリーダイヤルをご利用下さい。

<http://www.national.com/JPN/>

フリーダイヤル 0120-666-116