



ACEX1K ブレッドボード  
**CSP-027-50**  
ユーザーズマニュアル

第 2 版

ヒューマンデータ

## 目次

はじめに.....	2
ご注意.....	2
1. 製品について.....	3
2. 製品の内容について.....	3
3. 各部の名称.....	4
4. ジャンプスイッチの説明.....	5
JP3、JP6、JP7      クロック設定（次表を参照ください）.....	5
JP9      ACEX1K の nCE 信号.....	5
JP8      ACEX1K の MSEL0、MSEL1.....	5
JP2      CONFIG 用 ROM の切り離し用.....	6
5. L E D について.....	6
6. JTAG 用変換コネクタ.....	6
7. コンフィグレーション方法.....	7
MAX+Plus から CSP-027 上の EPC2 に ISP する方法.....	7
コンパイル時の設定.....	7
EPC2 への書き込み方法.....	8
JTAG 経由のコンフィグレーション方法.....	9
8. 参考資料について.....	9
9. 付属資料.....	9

## はじめに

この度は、ACEX1K ブレッドボードをお買い上げいただきまして誠にありがとうございます。

CSP-027 は、アルテラ社の高性能 FPGA である ACEX1K を用いた試作評価用ボードです。

どうぞご活用ください。

## ご注意

1. 本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください。
2. 本書の内容については万全の記して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
3. 本製品の運用の結果につきましては、2 . 項にかかわらず当社は責任を負いかねますので、ご了承ください。

有限会社ヒューマンデータ

〒567-0034 大阪府茨木市中穂積 1 - 2 - 5 1

シャトー春日第 3 ビル

TEL 072-620-2002

FAX 072-620-2003

e-mail:support@hdl.co.jp

URL <http://www.hdl.co.jp>

- MAX+Plus は、米国アルテラ社の商標です。

## 1.製品について

本製品は、アルテラ社の ACEX1K50 を用いた評価基板です。

リセット回路、クロック発生回路、コンフィグレーション回路、ISP 可能なシリアルROMを内蔵しております。

本製品の品質保証は本製品単体での動作の範囲内といたします。

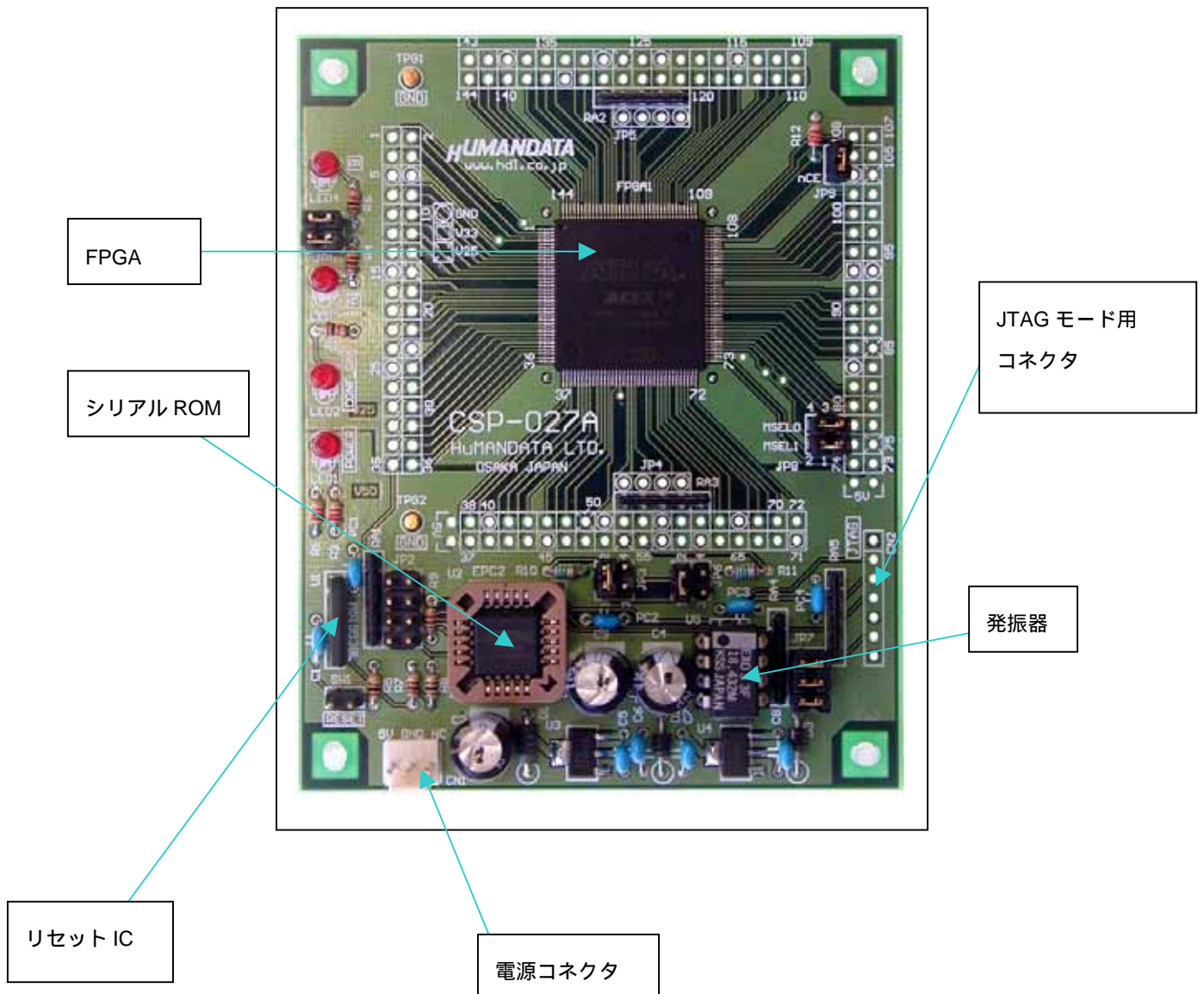
本製品を他のシステムと接続した時点で、本製品および、他のシステムなどすべての責任はお客様にあるものといたします。

## 2.製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

ACEX1K ブレッドボード	1
マニュアル（本書）	1
JTAG 用変換アダプタ（10 ピンを 7 ピンに変換）	1
ユーザー登録カード	1

3.各部の名称



#### 4.ジャンプスイッチの説明

##### JP3、JP6、JP7 クロック設定（次表を参照ください）

JP3:ACEX1K の 125PIN へ供給

JP7:ACEX1K の 55PIN へ供給

EXO-03(クロック発生器 18 . 4 3 2 M H z の場合)

JP3 または JP6		JP7			
1-2 間	3-4 間	1-2 間	3-4 間	5-6 間	周波数
SHORT	OPEN	-	-	-	18.432 MHz
OPEN	SHORT	SHORT	SHORT	SHORT	9.216 MHz
OPEN	SHORT	OPEN	SHORT	SHORT	4.608 MHz
OPEN	SHORT	SHORT	OPEN	SHORT	2.304 MHz
OPEN	SHORT	OPEN	OPEN	SHORT	1152 KHz
OPEN	SHORT	SHORT	SHORT	OPEN	576 KHz
OPEN	SHORT	OPEN	SHORT	OPEN	288 KHz
OPEN	SHORT	SHORT	OPEN	OPEN	144 KHz
OPEN	SHORT	OPEN	OPEN	OPEN	72 KHz

注 1 ) JP3,JP7 の 1-2 間または 3-4 間については、いずれか一方を接続してください。

##### JP9 ACEX1K の nCE 信号

通常ショートしてください。

##### JP8 ACEX1K の MSEL0、MSEL1

コンフィグレーションモード：通常は両方共ショートしてください。

## JP2 CONFIG 用 ROM の切り離し用

ROM を実装したまま、PS モードでコンフィグレーションするときは、JP2 を全てオープンとして、ROM を切り離してください。

ROM からコンフィグレーションするときには、JP2 を全てショートしてください。

## 5. LED について

LED1(POWER) : 電源表示

LED2(CONF\_DN) : コンフィグレーションが正常に終わったときに点灯

LED3(A) : 汎用 LED(ACEX1K の 11Pin)

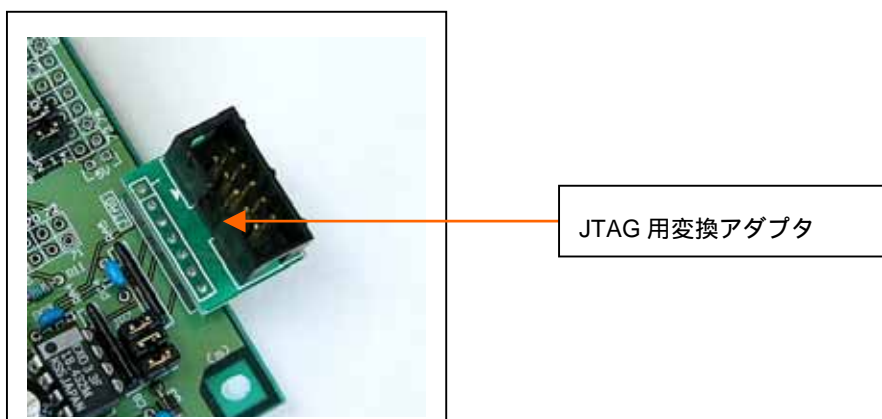
LED4(B) : 汎用 LED(ACEX1K の 12Pin)

汎用 LED は JP1 により切り離しできます。

## 6. JTAG 用変換コネクタ

付属の JTAG 用変換アダプタを、図のように装着してお使いください。

10 ピン側はアルテラの標準のピンアサインとなり、ダウンロードケーブルを直結できます。



## 7. コンフィグレーション方法

CSP-027 では、2つのコンフィグレーション方法があります。

JTAG による方法 (ByteBlasterMV などを用いる) : JTAG

コンフィグレーション ROM (内蔵 EPC2) による : ROM

以下に、EPC2 への書き込み方法と、JTAG でのコンフィグレーション方法を説明いたします。

### MAX+Plus から CSP-027 上の EPC2 に ISP する方法

#### コンパイル時の設定

Global Project Devic Options で、"Passive Serial(can use Configuration EPROM)"に設定後、コンパイルを行ってください。

Configuration EPROM を"EPC2LC20"に設定してください。

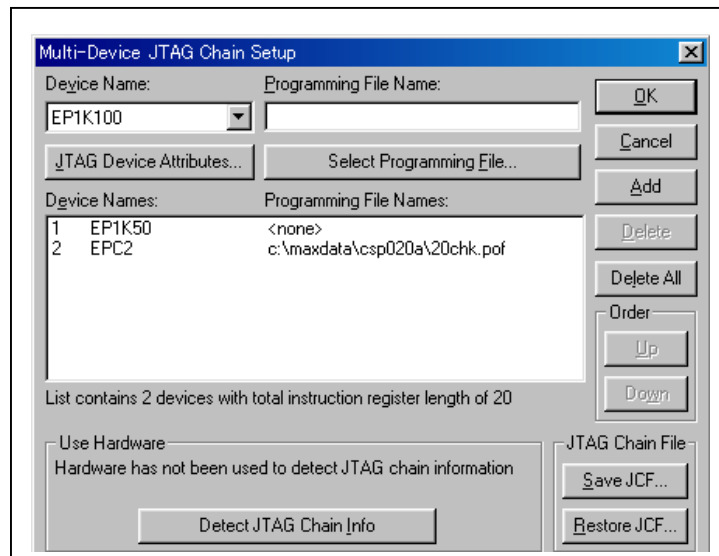




## EPC2 への書込み方法

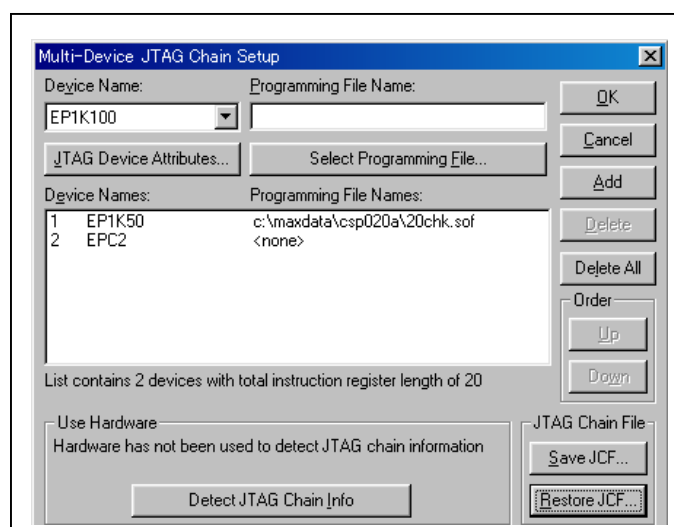
EPC2 への書込みは JTAG により行います。

JTAG チェーンには、EPC2 と FLEX10K がつながっています。それらの状態を、MAX+plus2 の JTAG Chain Setup により設定します。図を参考に設定してください。



## JTAG 経由のコンフィグレーション方法

JTAG 経由で、FLEX にコンフィグレーションするには下図を参考に JTAG Chain Setup を行ってください。



## 8. 参考資料について

参考回路はホームページからダウンロードを御願ひします。

<http://www.hdl.co.jp/hdlftphtml.html>

にデータをアップロードすることにいたします。

拡張子 “.exe ” のときは、自己解凍ファイルといたします。

パスワードを求められたときは“thanks”を入力していただければ開けます。

## 9. 付属資料

### 1 . 回路図

---

ACEX1K ブレッドボード

CSP-027-50

---

ユーザーズマニュアル

---

2004/01/27 初版

2004/02/12 第2版

---

## 有限会社ヒューマンデータ

〒567-0034

大阪府茨木市中穂積1-2-51

シャトー春日第3ビル

TEL 072-620-2002

FAX 072-620-2003

E-MAIL: support@hdl.co.jp

URL : <http://www.hdl.co.jp>

---