

HuMANDATA LTD.
 OSAKA JAPAN
 www.hdl.co.jp/en/(Global)
 www.hdl.co.jp/(Japan)

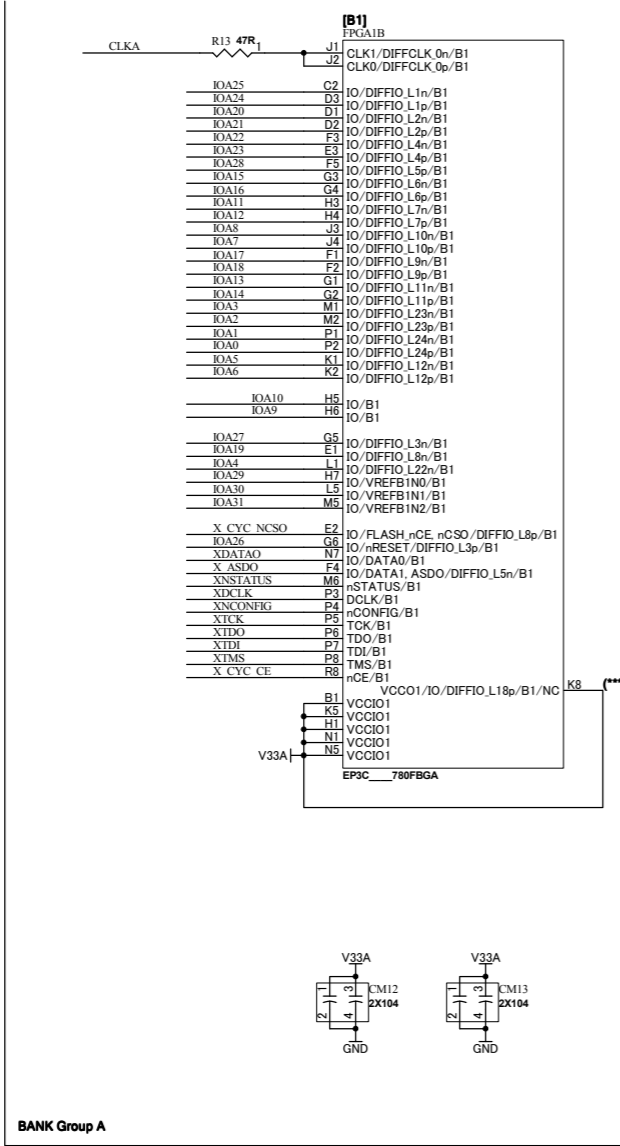
Altera CycloneIII F780 FPGA board

DOC. No. ACM-202 A3

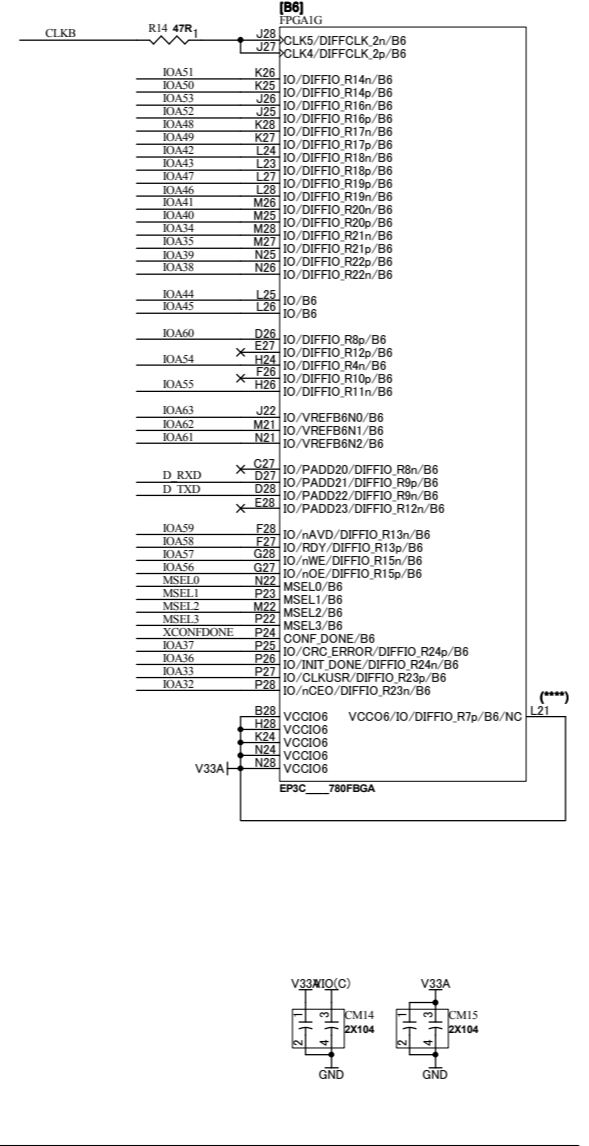
Date: 30-Aug-2011 17:14:03 File: ACM202A.sch Sheet 1 of 3

V12	V12
V12A	V12A
V33A	V33A
VIO(B)	VIO(B)
VIO(C)	VIO(C)
VIO(D)	VIO(D)
GND	GND

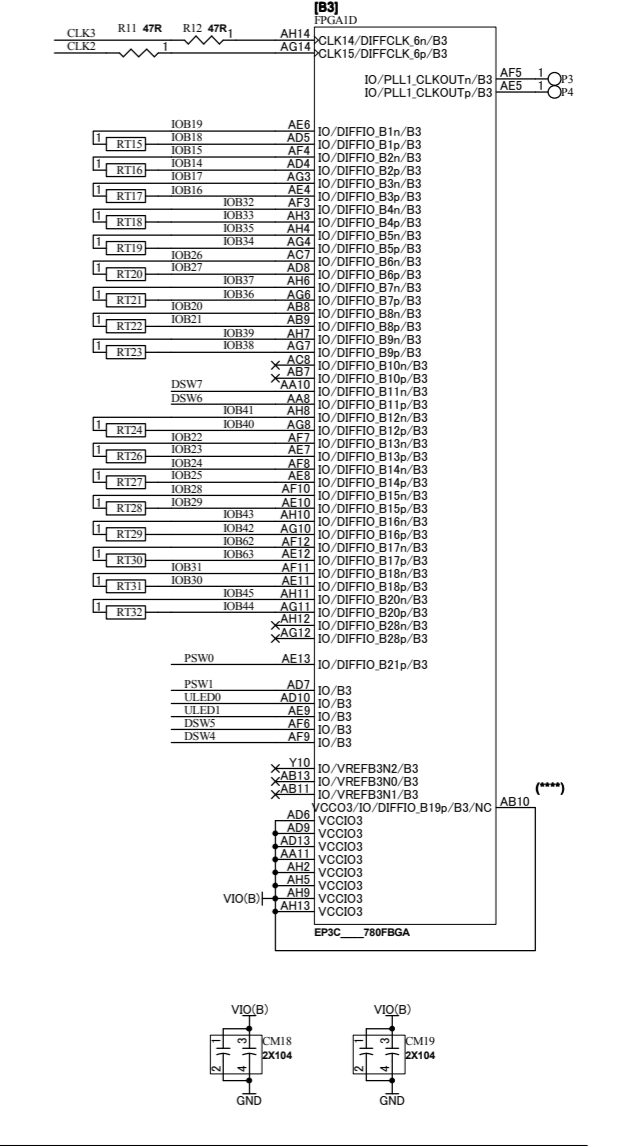
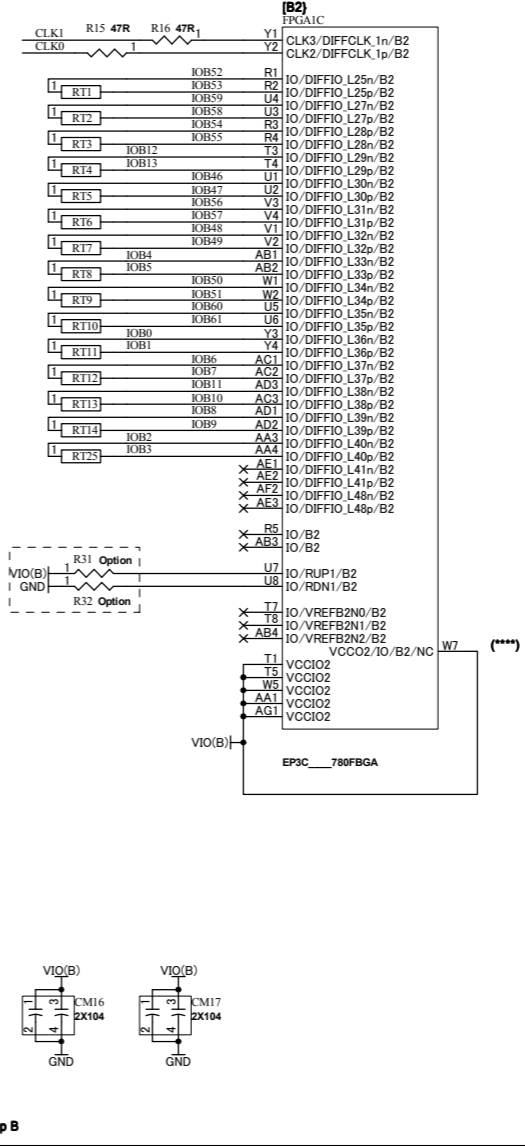
IOA[0..63]	IOA[0..63]
IOB[0..63]	IOB[0..63]
CLKA	CLKA
CLKB	CLKB
XNCONFIG	XNCONFIG
CLK0	CLK0
CLK1	CLK1
CLK2	CLK2
CLK3	CLK3



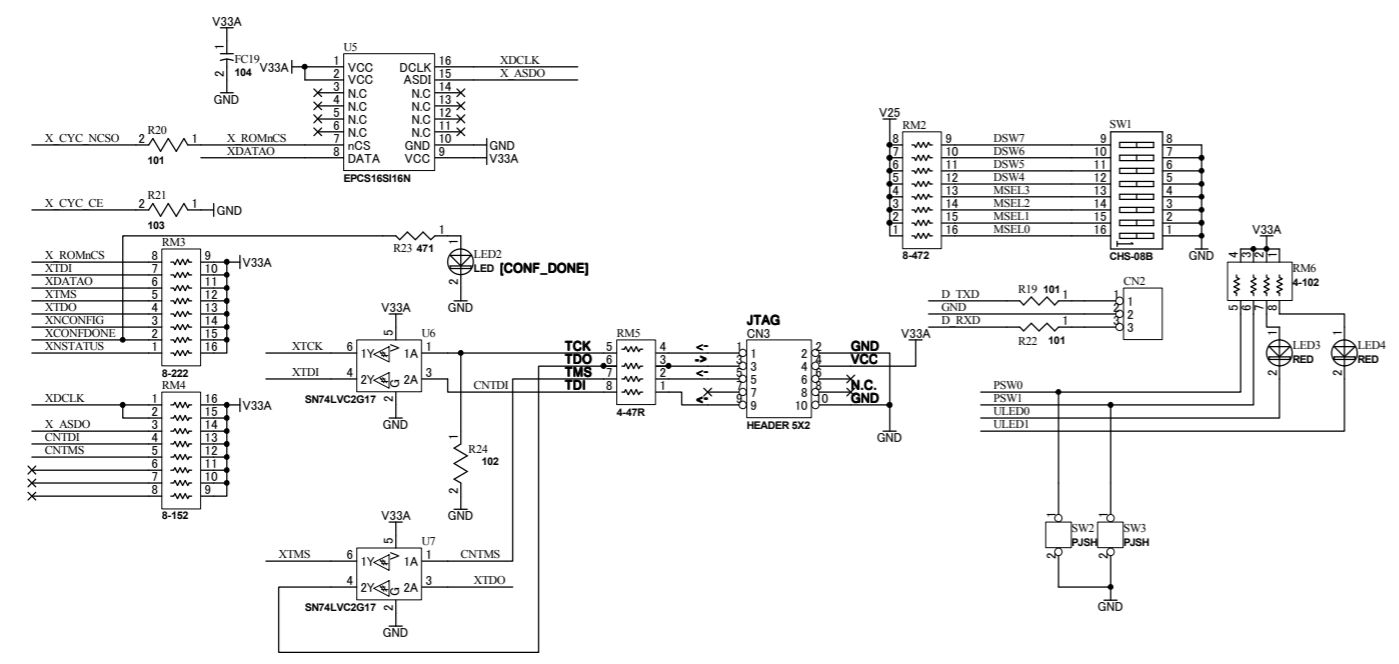
BANK Group A



BANK Group B



(****) These pins are connected to VCCIO. You need to set them as INPUT.



HUMAN DATA LTD.
OSAKA JAPAN
www.hdl.co.jp/en/(Global)
www.hdl.co.jp/(Japan)

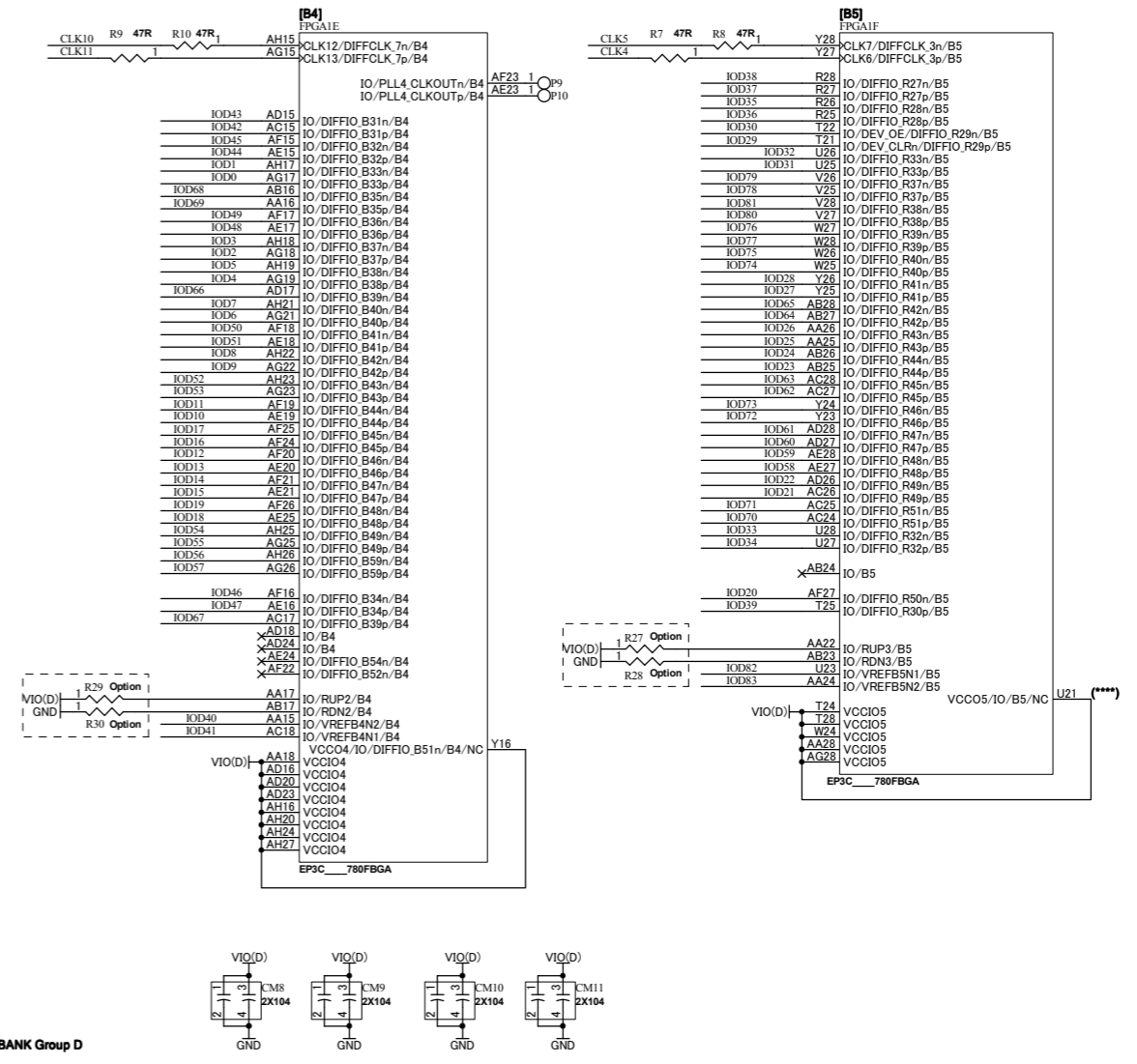
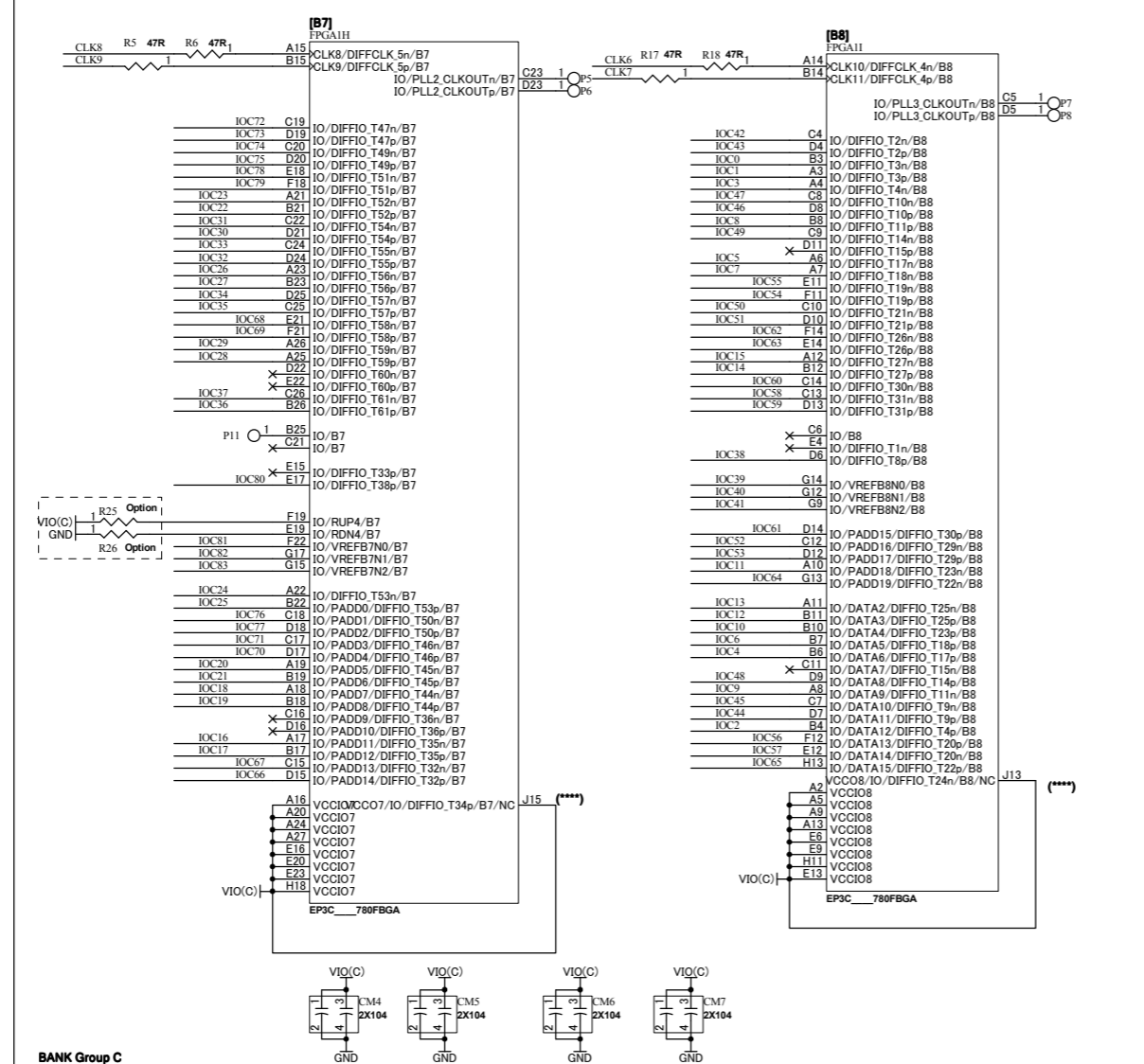
Altera CycloneIII F780 FPGA board

DOC. No.	ACM-202	A3
Date:	30-Aug-2011 17:14:04	
File:	FPGA1.sch	Sheet 2 of 3

V12 V12A
V12A V33A
V33A VR0(B)
VIO(B) VR0(C)
VIO(C) VR0(D)
VIO(D) GND

IOC0.83 IOC0.83
IOD0.83 IOD0.83

CLK4 CLK4
CLK5 CLK5
CLK6 CLK6
CLK7 CLK7
CLK8 CLK8
CLK9 CLK9
CLK10 CLK10
CLK11 CLK11



K3	XX	IO/DIFFIO_L15n/B1/NC
K4	XX	IO/DIFFIO_L13n/B1/NC
K5	XX	IO/DIFFIO_L14n/B1/NC
K6	XX	IO/DIFFIO_R26n/B5/NC
K7	XX	IO/DIFFIO_R26n/B5/NC
K8	XX	IO/DIFFIO_R26n/B5/NC
K9	XX	IO/DIFFIO_R26n/B5/NC
K10	XX	IO/DIFFIO_R26n/B5/NC
K11	XX	IO/DIFFIO_R26n/B5/NC
L1	XX	IO/DIFFIO_R15n/B1/NC
L2	XX	IO/DIFFIO_R15n/B1/NC
L3	XX	IO/DIFFIO_R15n/B1/NC
L4	XX	IO/DIFFIO_R15n/B1/NC
L5	XX	IO/DIFFIO_R15n/B1/NC
L6	XX	IO/DIFFIO_R15n/B1/NC
L7	XX	IO/DIFFIO_R15n/B1/NC
L8	XX	IO/DIFFIO_R15n/B1/NC
L9	XX	IO/DIFFIO_R15n/B1/NC
L10	XX	IO/DIFFIO_R15n/B1/NC
L11	XX	IO/DIFFIO_R15n/B1/NC
L12	XX	IO/DIFFIO_R15n/B1/NC
L13	XX	IO/DIFFIO_R15n/B1/NC
L14	XX	IO/DIFFIO_R15n/B1/NC
L15	XX	IO/DIFFIO_R15n/B1/NC
L16	XX	IO/DIFFIO_R15n/B1/NC
L17	XX	IO/DIFFIO_R15n/B1/NC
L18	XX	IO/DIFFIO_R15n/B1/NC
L19	XX	IO/DIFFIO_R15n/B1/NC
L20	XX	IO/DIFFIO_R15n/B1/NC
L21	XX	IO/DIFFIO_R15n/B1/NC
L22	XX	IO/DIFFIO_R15n/B1/NC
L23	XX	IO/DIFFIO_R15n/B1/NC
L24	XX	IO/DIFFIO_R15n/B1/NC
L25	XX	IO/DIFFIO_R15n/B1/NC
L26	XX	IO/DIFFIO_R15n/B1/NC
L27	XX	IO/DIFFIO_R15n/B1/NC
L28	XX	IO/DIFFIO_R15n/B1/NC
L29	XX	IO/DIFFIO_R15n/B1/NC
L30	XX	IO/DIFFIO_R15n/B1/NC
L31	XX	IO/DIFFIO_R15n/B1/NC
L32	XX	IO/DIFFIO_R15n/B1/NC
L33	XX	IO/DIFFIO_R15n/B1/NC
L34	XX	IO/DIFFIO_R15n/B1/NC
L35	XX	IO/DIFFIO_R15n/B1/NC
L36	XX	IO/DIFFIO_R15n/B1/NC
L37	XX	IO/DIFFIO_R15n/B1/NC
L38	XX	IO/DIFFIO_R15n/B1/NC
L39	XX	IO/DIFFIO_R15n/B1/NC
L40	XX	IO/DIFFIO_R15n/B1/NC
L41	XX	IO/DIFFIO_R15n/B1/NC
L42	XX	IO/DIFFIO_R15n/B1/NC
L43	XX	IO/DIFFIO_R15n/B1/NC
L44	XX	IO/DIFFIO_R15n/B1/NC
L45	XX	IO/DIFFIO_R15n/B1/NC
L46	XX	IO/DIFFIO_R15n/B1/NC
L47	XX	IO/DIFFIO_R15n/B1/NC
L48	XX	IO/DIFFIO_R15n/B1/NC
L49	XX	IO/DIFFIO_R15n/B1/NC
L50	XX	IO/DIFFIO_R15n/B1/NC
L51	XX	IO/DIFFIO_R15n/B1/NC
L52	XX	IO/DIFFIO_R15n/B1/NC
L53	XX	IO/DIFFIO_R15n/B1/NC
L54	XX	IO/DIFFIO_R15n/B1/NC
L55	XX	IO/DIFFIO_R15n/B1/NC
L56	XX	IO/DIFFIO_R15n/B1/NC
L57	XX	IO/DIFFIO_R15n/B1/NC
L58	XX	IO/DIFFIO_R15n/B1/NC
L59	XX	IO/DIFFIO_R15n/B1/NC
L60	XX	IO/DIFFIO_R15n/B1/NC
L61	XX	IO/DIFFIO_R15n/B1/NC
L62	XX	IO/DIFFIO_R15n/B1/NC
L63	XX	IO/DIFFIO_R15n/B1/NC
L64	XX	IO/DIFFIO_R15n/B1/NC
L65	XX	IO/DIFFIO_R15n/B1/NC
L66	XX	IO/DIFFIO_R15n/B1/NC
L67	XX	IO/DIFFIO_R15n/B1/NC
L68	XX	IO/DIFFIO_R15n/B1/NC
L69	XX	IO/DIFFIO_R15n/B1/NC
L70	XX	IO/DIFFIO_R15n/B1/NC
L71	XX	IO/DIFFIO_R15n/B1/NC
L72	XX	IO/DIFFIO_R15n/B1/NC
L73	XX	IO/DIFFIO_R15n/B1/NC
L74	XX	IO/DIFFIO_R15n/B1/NC
L75	XX	IO/DIFFIO_R15n/B1/NC
L76	XX	IO/DIFFIO_R15n/B1/NC
L77	XX	IO/DIFFIO_R15n/B1/NC
L78	XX	IO/DIFFIO_R15n/B1/NC
L79	XX	IO/DIFFIO_R15n/B1/NC
L80	XX	IO/DIFFIO_R15n/B1/NC
L81	XX	IO/DIFFIO_R15n/B1/NC
L82	XX	IO/DIFFIO_R15n/B1/NC
L83	XX	IO/DIFFIO_R15n/B1/NC
L84	XX	IO/DIFFIO_R15n/B1/NC
L85	XX	IO/DIFFIO_R15n/B1/NC
L86	XX	IO/DIFFIO_R15n/B1/NC
L87	XX	IO/DIFFIO_R15n/B1/NC
L88	XX	IO/DIFFIO_R15n/B1/NC
L89	XX	IO/DIFFIO_R15n/B1/NC
L90	XX	IO/DIFFIO_R15n/B1/NC
L91	XX	IO/DIFFIO_R15n/B1/NC
L92	XX	IO/DIFFIO_R15n/B1/NC
L93	XX	IO/DIFFIO_R15n/B1/NC
L94	XX	IO/DIFFIO_R15n/B1/NC
L95	XX	IO/DIFFIO_R15n/B1/NC
L96	XX	IO/DIFFIO_R15n/B1/NC
L97	XX	IO/DIFFIO_R15n/B1/NC
L98	XX	IO/DIFFIO_R15n/B1/NC
L99	XX	IO/DIFFIO_R15n/B1/NC
L100	XX	IO/DIFFIO_R15n/B1/NC

(****) These pins are connected to VCCIO. You need to set them as INPUT.

	Altera CycloneIII F780 FPGA board		A3
	HuMANDATA LTD. OSAKA JAPAN www.hdl.co.jp/en/(Global) www.hdl.co.jp/(Japan)	DOC. No. ACM-202	
File: FPGA2.sch		Sheet 3 of 3	