

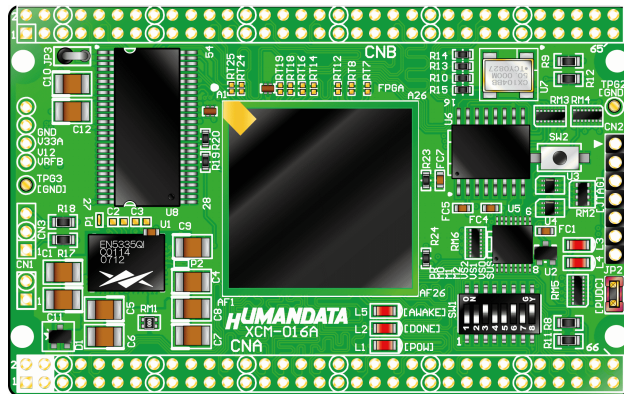
Spartan-3A DSP ブレッドボード

(カードサイズ)

XCM-016

ユーザーズマニュアル

第 2 版



目次



はじめに.....	1
ご注意.....	1
改訂記録.....	2
1. 製品の内容について.....	2
2. 仕様.....	2
3. 製品説明.....	3
3.1. 各部の名称.....	3
3.2. ブロック図.....	4
3.3. 開発環境.....	4
3.4. 電源入力.....	4
3.5. JTAG コネクタ.....	5
4. FPGA ピン割付表.....	6
4.1. CNA.....	6
4.2. CNB.....	7
4.3. SDRAM.....	8
4.4. FRAM.....	9
4.5. CLK.....	9
4.6. 汎用 SW.....	10
4.7. 汎用 LED.....	10
4.8. その他.....	10
5. ディップスイッチの説明.....	11
6. FPGA へのコンフィギュレーション.....	12
7. SPI-PROM への書き込み.....	13
7.1. MCS データ作成方法.....	13
7.2. SPI-PROM へのデータ書き込み方法.....	16
7.3. SPI-PROM から FPGA へコンフィギュレーション.....	18
7.4. SPI-PROM データ消去方法.....	19
8. Configuration Rate の設定.....	20
9. XCM-016 参考資料について.....	21
10. 付属資料.....	21

はじめに

この度は、Spartan-3A DSP ブレッドボード/XCM-016 シリーズをお買い上げいただきまして誠にありがとうございます。

XCM-016 は、XILINX の高性能 FPGA Spartan-3A DSP を用いた評価用ボードで、電源回路、クロック回路、コンフィギュレーション回路などを装備した、使いやすいボードになっています。どうぞご活用ください。

ご注意

 禁止	1	本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力等、各種安全装置など人命、事故にかかわる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
	2	水中、高湿度の場所での使用はご遠慮ください。
	3	腐食性ガス、可燃性ガス等引火性のガスのあるところでの使用はご遠慮ください。
	4	基板表面に他の金属が接触した状態で電源を入れしないでください。
	5	定格を越える電源を加えないでください。
 注意	6	本書の内容は、改良のため将来予告なしに変更することがありますので、ご了承ください。
	7	本書の内容については万全を期して作成しましたが、万一誤りなど、お気づきの点がございましたら、ご連絡をお願いいたします。
	8	本製品の運用の結果につきましては、7. 項にかかわらず当社は責任を負いかねますので、ご了承ください。
	9	本書に記載されている使用と異なる使用をされ、あるいは本書に記載されていない使用をされた場合の結果については、当社は責任を負いません。
	10	本書および、回路図、サンプル回路などを無断で複写、引用、配布することはお断りいたします。
	11	発煙や発火、異常な発熱があった場合はすぐに電源を切ってください。
	12	ノイズの多い環境での動作は保障しかねますのでご了承ください。
	13	静電気にご注意ください。

改訂記録

版	日付	内容
2	2009年9月17日	4. FPGA ピン割付表の修正

1. 製品の内容について

本パッケージには、以下のものが含まれています。万一、不足などがございましたら、弊社宛にご連絡ください。

FPGA ブレッドボード XCM-016	1
付属品	1
マニュアル(本書)	1 *
ユーザ登録はがき	1 *

* オーダー毎に各1部の場合があります。(ご要望により追加請求できます)

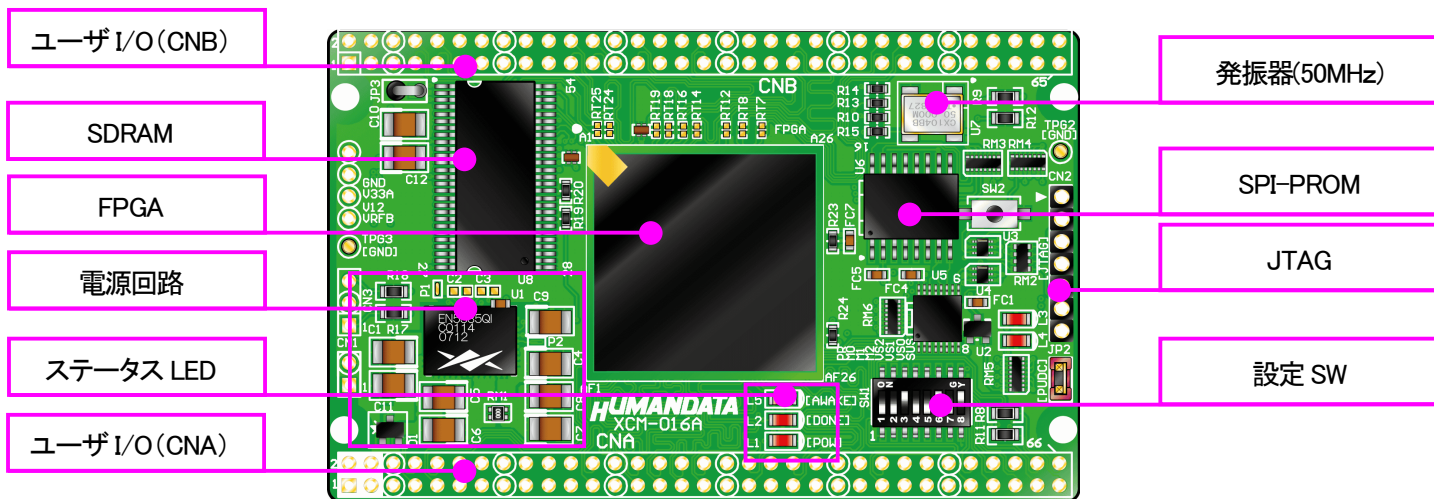
2. 仕様

製品型番	XCM-016-1800A	XCM-016-3400A
搭載 FPGA	XC3SD1800A-4FGG676C	XC3SD3400A-4FGG676C
電源	DC 3.3V	
消費電流	N/A (詳細は FPGA データシートご参照)	
外形寸法	86 × 54 [mm]	
質量	約 30 [g]	
ユーザーI/O	100 本	
I/O コネクタ	66 ピンスルーホール 0.9[mmφ]×2 組 2.54mm ピッチ	
プリント基板	ガラスエポキシ 6 層基板 1.6t	
クロック	オンボード 50MHz	
コンフィギュレーション用リセット回路	内蔵 (240ms TYP)	
SDRAM	MT48LC16M16A2P-75-D	
FRAM	FM18L08-70-SG	
JTAG コネクタ	DIP7 ピン ピンヘッダ 2.54mm ピッチ	
ステータス LED	3 個 (POWER-LED, DONE-LED, AWAKE)	
汎用 LED	2 個	
汎用 SW	1 個	
付属品	SIP7 ピンヘッダ (本体に取付け済み) 1 個 * DIP80 ピンヘッダ 2 個 *	

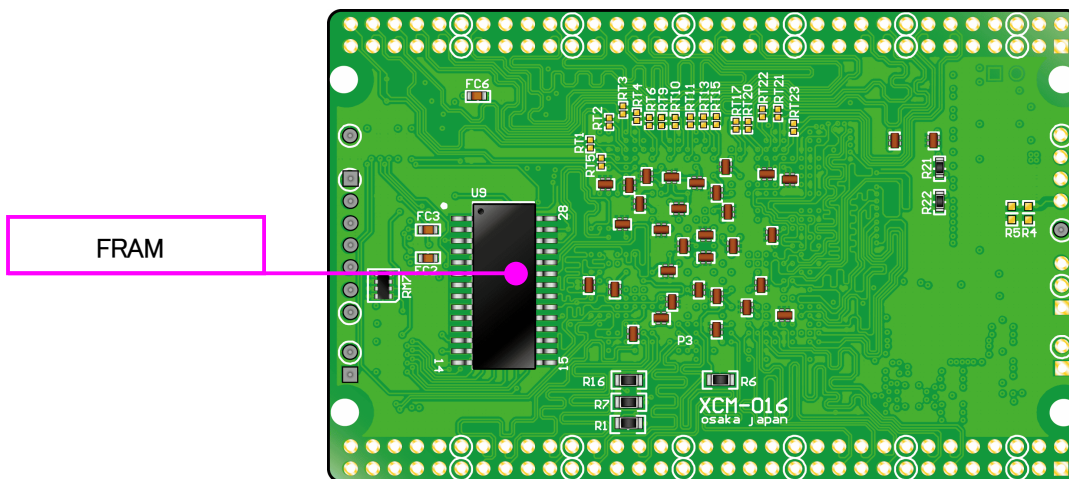
* 互換品と変更になる場合がございます

3. 製品説明

3.1. 各部の名称

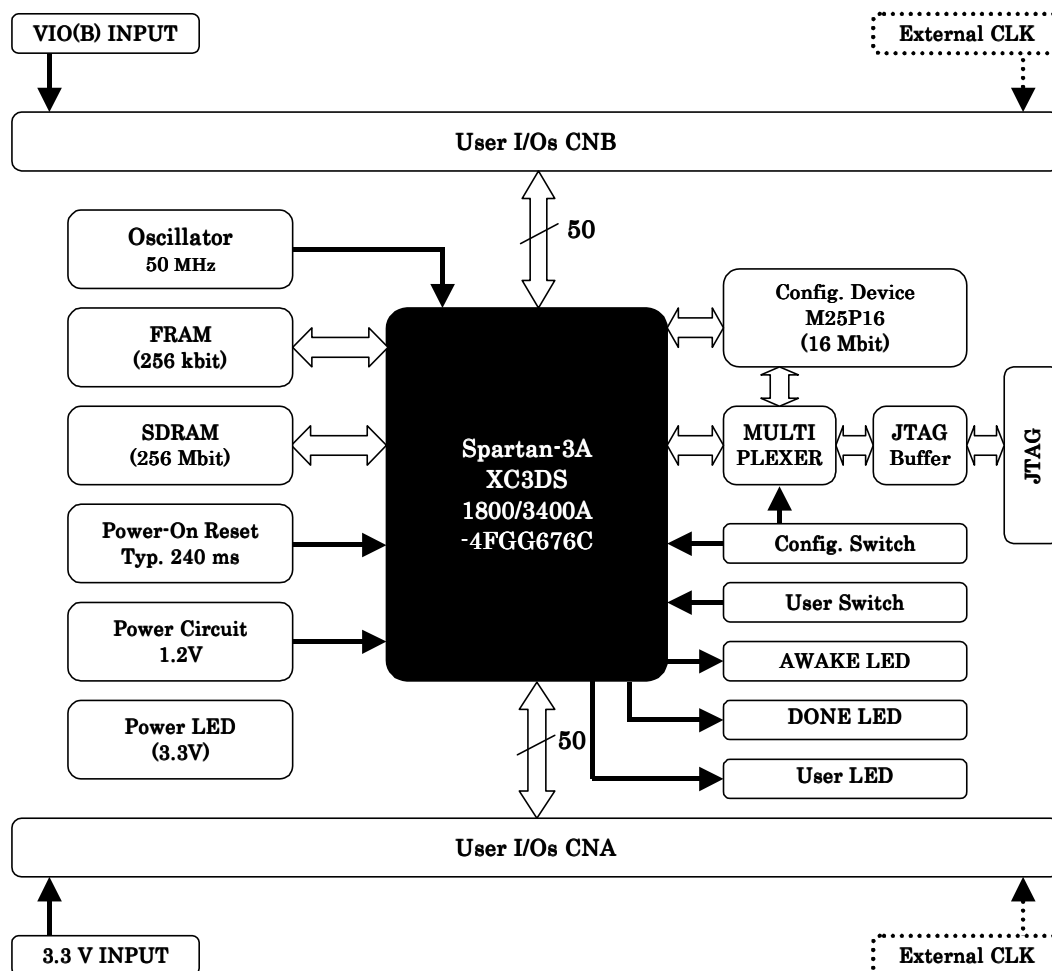


部品面



はんだ面

3.2. ブロック図



3.3. 開発環境

FPGAの内部回路設計には、回路図エディタやHDL入力ツール、論理合成ツールが必要です。これらの開発ツールは、XILINX社が無償配布するISEにて可能です。使用する際には、インターネットによるライセンス登録が必要となります。

XCM-016-3400Aを使用する際は[ISE Foundation以上]が必要になります。

3.4. 電源入力

本ボードは、DC **3.3V**単一電源で動作します。
 内部に必要な、1.2V はオンボードのレギュレータにより生成されます。
 外部から供給する 3.3V 電源は充分安定して、充分な余裕のあるものをご用意ください。
 電源は、CNA、CNB から供給してください。適切な電源を供給してください。

いずれも 3.3V を超えることはできません。

詳しくは FPGA のデータシート、回路図などを参照してください。また電源の立ち上がりは単調増加である必要があります。良質の電源を使用するようにしてください。

3.5. JTAG コネクタ

FPGA へのコンフィギュレーションや SPI-PROM への ISP に用います。ピン配置は次表のとおりです

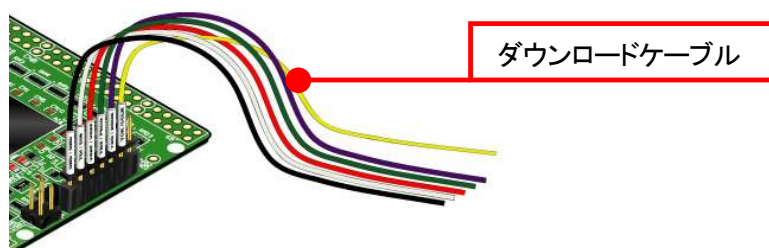


信号名	方向	ピン番号
GND	I/O	1
TCK	IN	2
TDO	OUT	3
TMS	IN	4
VCC(3.3V)	OUT(POW)	5
TDI	IN	6
GND	I/O	7

弊社製ダウンロードケーブル XC3、XCKIT や XILINX 社の純正ケーブルなどを用いることができます。

また、ダウンロードケーブルと XCM-016 との接続には付属品 SIP7 ピンヘッダをご利用できます。

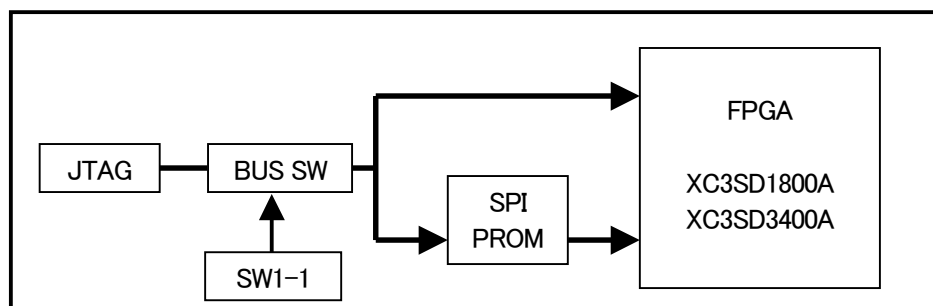
使用例



注意

ダウンロードケーブルを接続する場合、誤差などにご注意ください

JTAG チェインには BUS SW を介して SPI-PROM と FPGA の両方に接続されています。



4. FPGA ピン割付表

4.1. CNA

BANK	NET LABEL	FPGA ピン#	CNA ピン#		FPGA ピン#	NET LABEL	BANK
		3.3V	1	2	3.3V		
		電源予約	3	4	電源予約		
		GND	5	6	GND		
A	IOA0	AE3	7	8	AF3	IOA1	A
A	IOA2	AE4	9	10	AF4	IOA3	A
A	IOA4	AC6	11	12	AD6	IOA5	A
A	IOA6	AD7	13	14	AE7	IOA7	A
		GND	15	16	GND		
A	IOA8	AB7	17	18	AC8	IOA9	A
A	IOA10	AB9	19	20	AC9	IOA11	A
A	IOA12	AC11	21	22	AD11	IOA13	A
A	IOA14	AF5	23	24	AE6	IOA15	A
		GND	25	26	GND		
A	IOA16	AE8	27	28	AF8	IOA17	A
A	IOA18	AE10	29	30	AF10	IOA19	A
A	IOA20	AE12	31	32	AF12	IOA21	A
A	IOA22	AE18	33	34	AF18	IOA23	A
		GND	35	36	GND		
A	IOA24	AE19	37	38	AF19	IOA25	A
A	IOA26	AC14	39	40	AD14	IOA27	A
A	IOA28	AE20	41	42	AF20	IOA29	A
A	IOA30	AB16	43	44	AC16	IOA31	A
		GND	45	46	GND		
A	IOA32	AC19	47	48	AD19	IOA33	A
A	IOA34	AF23	49	50	AE23	IOA35	A
A	IOA36	AC20	51	52	AD20	IOA37	A
A	IOA38	AE21	53	54	AD21	IOA39	A
		GND	55	56	GND		A
A	IOA40	AF25	57	58	AE25	IOA41	A
A	IOA42	AE26	59	60	AD25	IOA43	A
A	IOA44	AD26	61	62	AC25	IOA45	A
A	IOA46	AC26	63	64	AB26	IOA47	A
A	IOA48 *1	AA24	65	66	AA25	IOA49 *2	A

*1 抵抗(R11)を介して FPGA ピン# K14 (CLKAP)に接続

*2 抵抗(R8)を介して FPGA ピン# J14 (CLKAN)に接続

4.2. CNB

BANK	NET LABEL	FPGA ピン#	CNB ピン#		FPGA ピン#	NET LABEL	BANK
		VIO(B) *5	1	2	VIO(B) *5		
		電源予約	3	4	電源予約		
		GND	5	6	GND		
B	IOB0	B3	7	8	A3	IOB1	B
B	IOB2	B4	9	10	A4	IOB3	B
B	IOB4	C5	11	12	D6	IOB5	B
B	IOB6	C6	13	14	B6	IOB7	B
		GND	15	16	GND		
B	IOB8	B7	17	18	C7	IOB9	B
B	IOB10	C8	19	20	D8	IOB11	B
B	IOB12	B8	21	22	A8	IOB13	B
B	IOB14	B9	23	24	A9	IOB15	B
		GND	25	26	GND		
B	IOB16	B10	27	28	A10	IOB17	B
B	IOB18	C10	29	30	D10	IOB19	B
B	IOB20	D13	31	32	C12	IOB21	B
B	IOB22	A12	33	34	B12	IOB23	B
		GND	35	36	GND		
B	IOB24	C13	37	38	B13	IOB25	B
B	IOB26	D16	39	40	C15	IOB27	B
B	IOB28	A15	41	42	B15	IOB29	B
B	IOB30	D17	43	44	C16	IOB31	B
B		GND	45	46	GND		
B	IOB32	C17	47	48	B17	IOB33	B
B	IOB34	B18	49	50	A18	IOB35	B
B	IOB36	B19	51	52	A19	IOB37	B
B	IOB38	D20	53	54	C20	IOB39	B
		GND	55	56	GND		
B	IOB40	B21	57	58	C21	IOB41	B
B	IOB42	B23	59	60	A22	IOB43	B
B	IOB44	D22	61	62	C22	IOB45	B
B	IOB46	D23	63	64	C23	IOB47	B
B	IOB48 *3	E21	65	66	D21	IOB49 *4	B

*3 抵抗(R12)を介して FPGA ピン# B14 (CLKBP)に接続

*4 抵抗(R9)を介して FPGA ピン# A14 (CLKBN)に接続

*5 VIO(B)は通常 3.3V。変更時は JP1 を取外す。

4.3. SDRAM

SDRAM ピン#	NET LABEL	FPGA ピン#	配線長	備考
U8-17	NSDCAS	K2	35 mm	
U8-37	NSDCLKE	V5	35 mm	
U8-19	NSDCS	L3	35 mm	
U8-18	NSDRAS	K3	35 mm	
U8-16	NSDWE	H2	34 mm	
U8-23	SDADD0	M3	34 mm	
U8-24	SDADD1	M4	35 mm	
U8-25	SDADD2	Y2	34 mm	
U8-26	SDADD3	AB1	34 mm	
U8-29	SDADD4	AD2	34 mm	
U8-30	SDADD5	AD1	35 mm	
U8-31	SDADD6	AC1	34 mm	
U8-32	SDADD7	AA2	35 mm	
U8-33	SDADD8	AA3	34 mm	
U8-34	SDADD9	Y1	35 mm	
U8-22	SDADD10	N2	35 mm	
U8-35	SDADD11	V2	34 mm	
U8-36	SDADD12	U4	35 mm	
U8-20	SDBS0	L4	34 mm	
U8-21	SDBS1	N1	35 mm	
U8-2	SDD0	B1	34 mm	
U8-4	SDD1	B2	34 mm	
U8-5	SDD2	D3	35 mm	
U8-7	SDD3	E3	34 mm	
U8-8	SDD4	E1	35 mm	
U8-10	SDD5	F2	35 mm	
U8-11	SDD6	F3	35 mm	
U8-13	SDD7	G3	35 mm	
U8-42	SDD8	U5	35 mm	
U8-44	SDD9	T4	34 mm	
U8-45	SDD10	T5	34 mm	
U8-47	SDD11	R3	35 mm	
U8-48	SDD12	P1	34 mm	
U8-50	SDD13	P6	35 mm	
U8-51	SDD14	P3	35 mm	
U8-53	SDD15	P4	34 mm	
U8-15	SDLQDM	H1	35 mm	
U8-39	SDUDQM	T3	34 mm	
U8-38	SDDCLK_O	AF14	35 mm	R19 を介して FPGA に接続
	SDDCLK_FB	AE14	34 mm	R20 を介して FPGA に接続

4.4. FRAM

FRAM ピン#	NET LABEL	FPGA ピン#	配線長	備考
U9-20	FRAMCEN	U20	25 mm	
U9-10	FRAM_A0	AA22	26 mm	
U9-9	FRAM_A1	Y23	25 mm	
U9-8	FRAM_A2	Y22	25 mm	
U9-7	FRAM_A3	W23	25 mm	
U9-6	FRAM_A4	V22	26 mm	
U9-5	FRAM_A5	V25	26 mm	
U9-4	FRAM_A6	V24	26 mm	
U9-3	FRAM_A7	T24	25 mm	
U9-25	FRAM_A8	N24	26 mm	
U9-24	FRAM_A9	R21	25 mm	
U9-21	FRAM_A10	P25	25 mm	
U9-23	FRAM_A11	R22	26 mm	
U9-2	FRAM_A12	T23	26 mm	
U9-26	FRAM_A13	M25	25 mm	
U9-1	FRAM_A14	P26	25 mm	
U9-11	FRAM_D0	AA23	26 mm	
U9-12	FRAM_D1	AC24	25 mm	
U9-13	FRAM_D2	AC23	26 mm	
U9-15	FRAM_D3	Y20	26 mm	
U9-16	FRAM_D4	Y21	25 mm	
U9-17	FRAM_D5	W20	26 mm	
U9-18	FRAM_D6	W21	25 mm	
U9-19	FRAM_D7	V21	25 mm	
U9-22	FRAM_OEN	P23	26 mm	
U9-27	FRAM_WEN	M26	25 mm	

4.5. CLK

クロック	NET LABEL	FPGA ピン#
オンボード 50M	GCLK0	AA13.Y13
オンボード 50M	GCLK1	AE13.AF13
オンボード 50M	GCLK2	AA14.Y14
オンボード 50M	GCLK3	F13.G13

4.6. 汎用 SW

SW	NET LABEL	FPGA ピン#
SW2	PSW2	K8

4.7. 汎用 LED

LED	NET LABEL	FPGA ピン#
L3	ULED3	G6
L4	ULED4	H7

4.8. その他

NET LABEL	FPGA ピン#
RXDB	AC2
TXDB	AC3

5. ディップスイッチの説明

XCM-016 のディップスイッチ(SW1)は以下のように割り付けられています。

SW を ON で Low に固定されます。

番号	S1	S2	S3	S4	S5	S6	S7	S8
記号	X.PROG	X.M0	X.M1	X.M2	VS2	VS1	VS0	SUSPEND
出荷時	OFF	OFF	OFF	OFF	OFF	OFF	OFF	ON
説明	モードセレクトピン			SPI コンフィギュレーションモード			SUSPEND モード設定	

	内部マスタ SPI	マスタシリアル	マスタ SPI	マスタ BPIUP	JTAG
M[2.0]モードピンの設定	<0:1:1>	<0:0:0>	<0:0:1>	<0:1:0>	<1:0:1>

S1 : ターゲット設定

OFF: JTAG(FPGA)

ON: SPI-PROM

S2、S3、S4 : モードセレクトピン

上記を参照し各コンフィギュレーションモードを設定してください。

S5、6、7 : SPI コンフィギュレーションモード

VS[2.0]予約

S8 : SUSPEND

詳しくは Spartan-3A データシートをご覧ください。

6. FPGA へのコンフィギュレーション

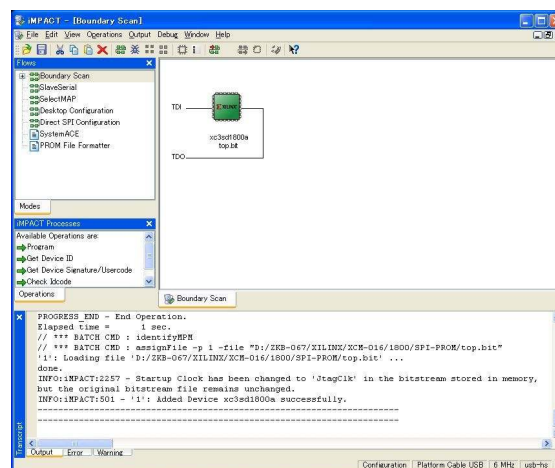
このマニュアルは **iMPACT 10.1.02** を使用しています。

FPGA にコンフィギュレーションする際、ディップスイッチの設定が必要です。ディップスイッチを下記のように設定してください。

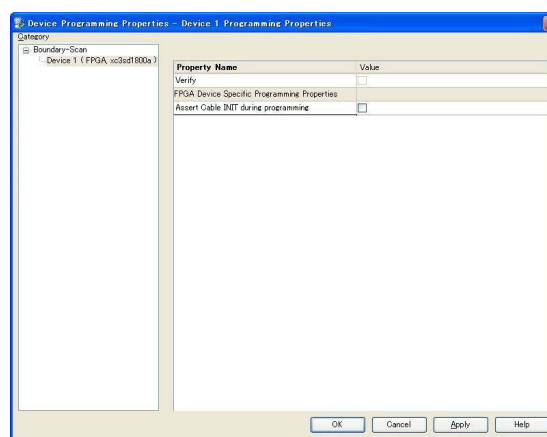
SW1

	S1	S2	S3	S4	S5	S6	S7	S8
ON			■					■
OFF	■	■		■	■	■	■	

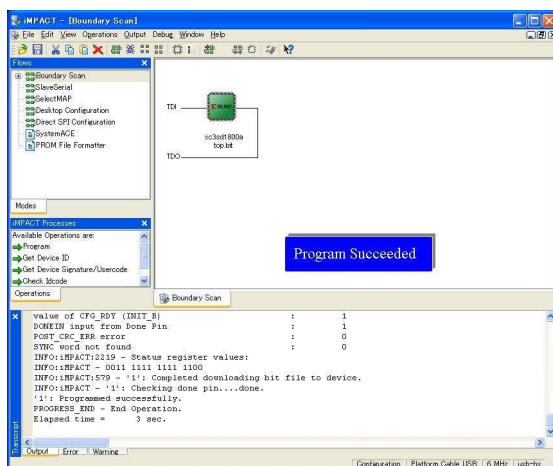
- ▼ FPGA へのコンフィギュレーションは iMPACT により行います。iMPACT を起動し **[File]-[Initialize Chain]** をクリックすると、FPGA が認識されます。FPGA に対して bit ファイルを割り付けてください。



- ▼ FPGA にコンフィギュレーションする場合 **[Verify]** のチェックは外してください。



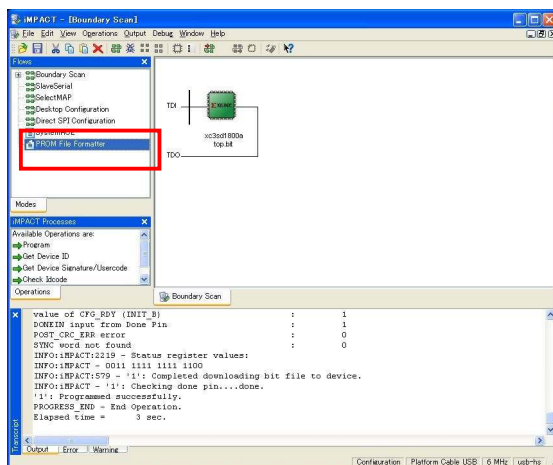
- ▼ デバイスのアイコン上で右クリックし[Program...]をクリックしてください。書き込みが成功すると、[Program Succeeded]と表記されます。



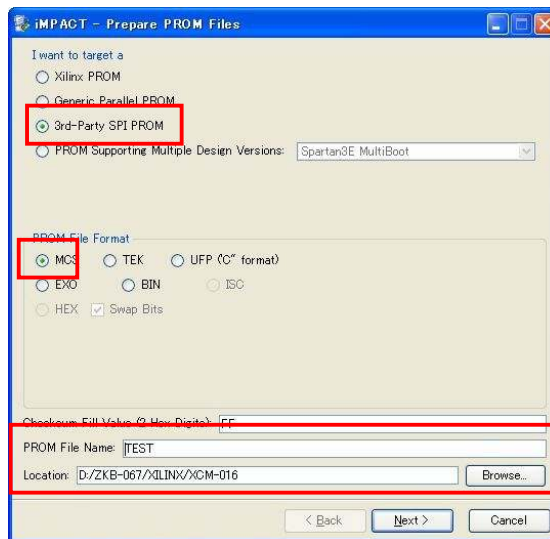
7. SPI-PROM への書き込み

7.1. MCS データ作成方法

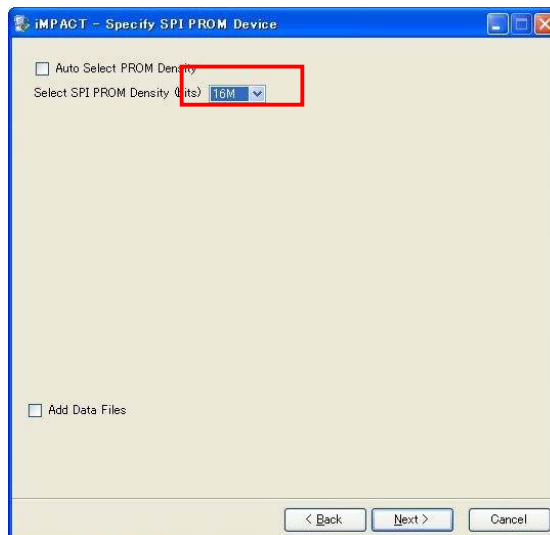
- ▼ [PROM File Formatter]上でダブルクリックします。



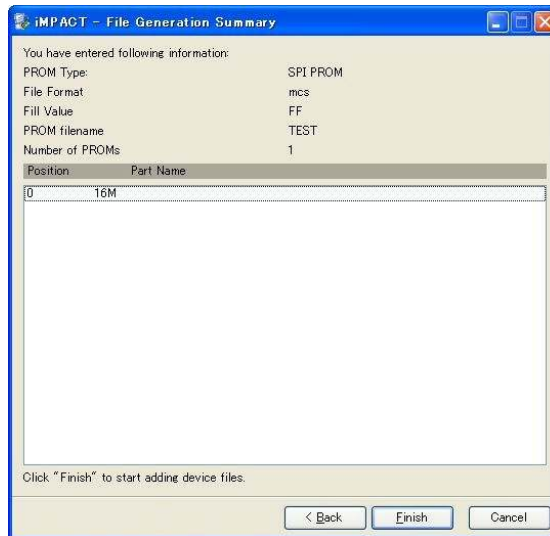
- ▼ 次に、下図のようにチェックを入れ、[File Name] [Location]を指定し[Next>]をクリックします。



- ▼ 次に、XCM-016 は M25P16 を使用しているため、Select SPI PROM Density(bits)は[16M]を選択します。下図のようになれば[Next>]をクリックします。



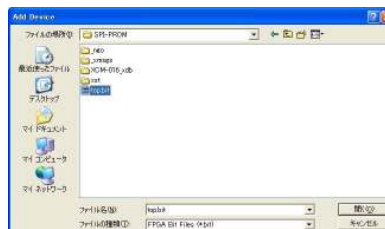
- ▼ 次に、[Finish]をクリックします。



- ▼ 次に、[OK]をクリックします。



- ▼ 次に、bit ファイルを指定し[開く]をクリックします。



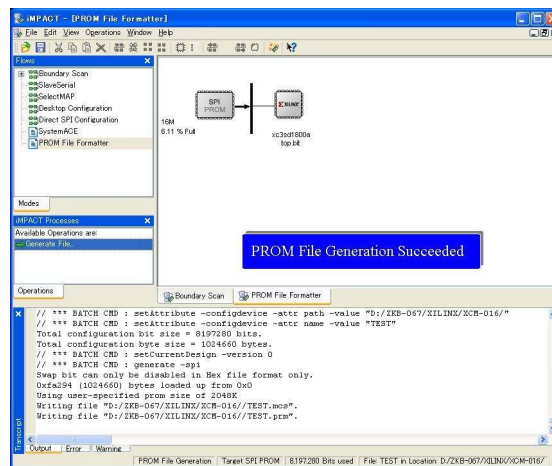
- ▼ 次に、[No]をクリックします。



- ▼ 次に、[OK]をクリックします。



- ▼ 次に、iMPACT Processes のタブにある[Generate File...]をダブルクリックします。下記のように[PROM File Generation Succeeded]と表記されれば完了です。



7.2. SPI-PROM へのデータ書き込み方法

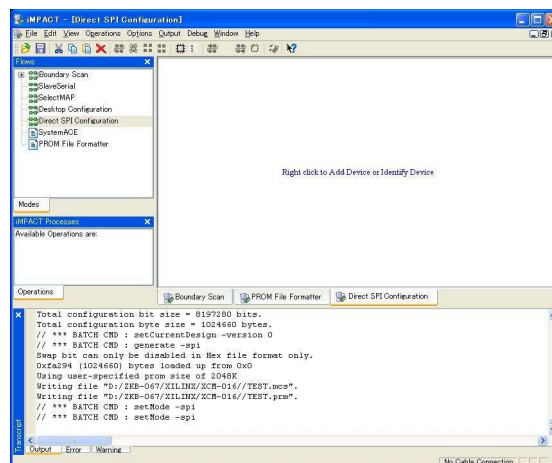
SPI-PROMに書き込む際、ディップスイッチの設定が必要です。
ディップスイッチを下記のように設定してください。

SW1

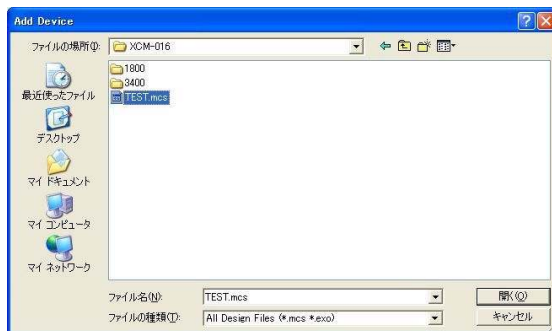
	S1	S2	S3	S4	S5	S6	S7	S8
ON	■							■
OFF		■	■	■	■	■	■	

へのデータ書き込みは iMPACT により行います。
SPI-PROM

- ▼ iMPACT を起動し[Direct SPI Configuration]のタブをクリックしてください。
右クリックし [Add SPI Device]をクリックします



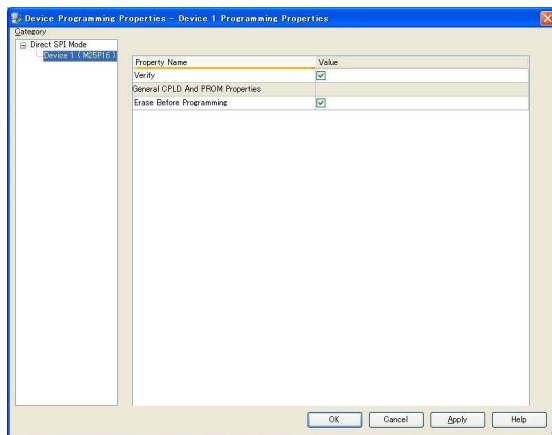
- ▼ 7.1 項で作成した MCS ファイルを選択してください。



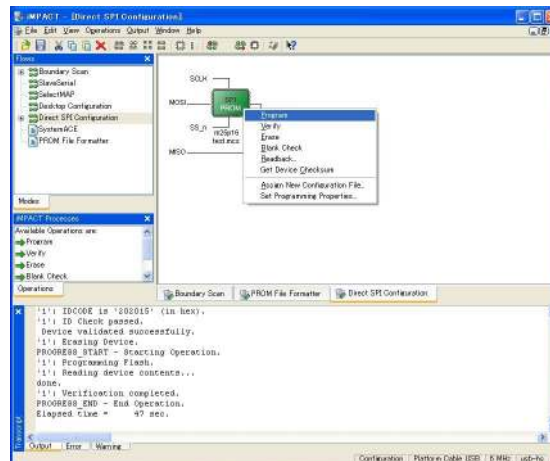
- ▼ 次に SPI-PROM の種類を選択してください。
XCM-016 では ST マイクロエレクトロニクス社の M25P16 を使用しています。
M25P16 を選択してください。



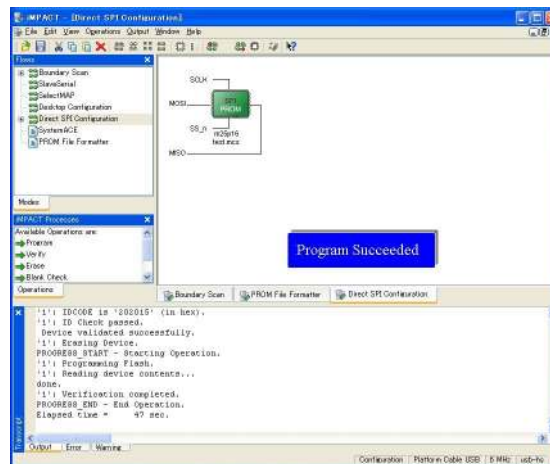
- ▼ 次のダイアログで[Verify][Erase Before Programming]にチェックを入れ[OK]をクリックします。



- ▼ SPI-PROM のアイコン上で右クリックし[Program]をクリックしてください。



- ▼ [Program Succeeded]が表示されれば終了です。



7.3. SPI-PROM から FPGA へコンフィギュレーション

SPI-PROM から FPGA へコンフィギュレーションする際、ディップスイッチの設定が必要です。ディップスイッチを下記のように設定し、電源を入れると SPI-PROM から FPGA にコンフィギュレーションされます。

SW1

	S1	S2	S3	S4	S5	S6	S7	S8
ON			■	■				■
OFF	■	■			■	■	■	

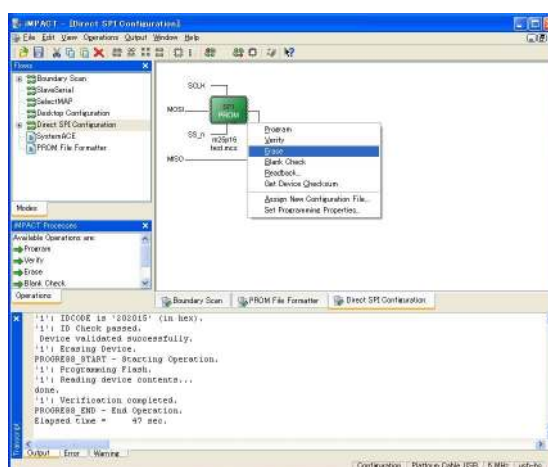
7.4. SPI-PROM データ消去方法

SPI-PROM を消去する際、ディップスイッチの設定が必要です。
ディップスイッチを下記のように設定してください。(S2-S4、S8 は設定不要)

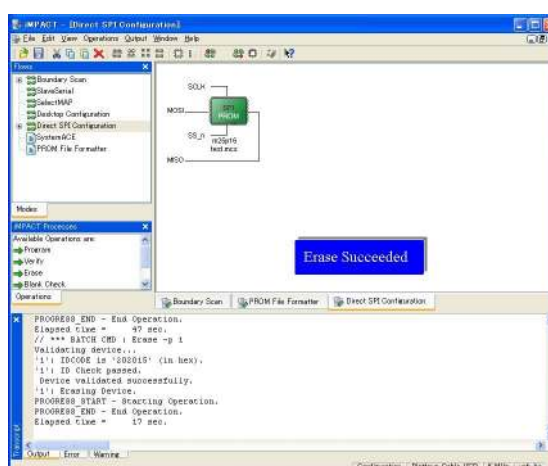
SW1

	S1	S2	S3	S4	S5	S6	S7	S8
ON	■							■
OFF		■	■	■	■	■	■	

- ▼ SPI-PROM のアイコン上で右クリックし[Erase]をクリックしてください



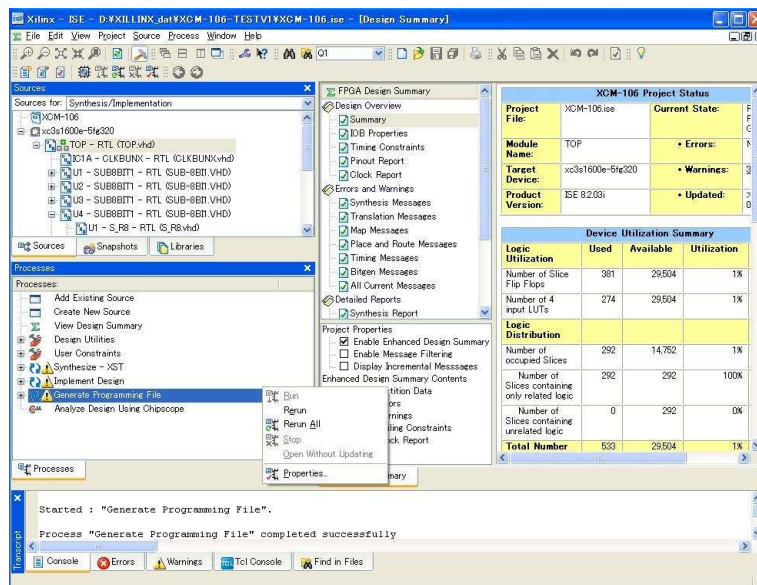
- ▼ [Erase Succeeded]と表示されれば終了です。



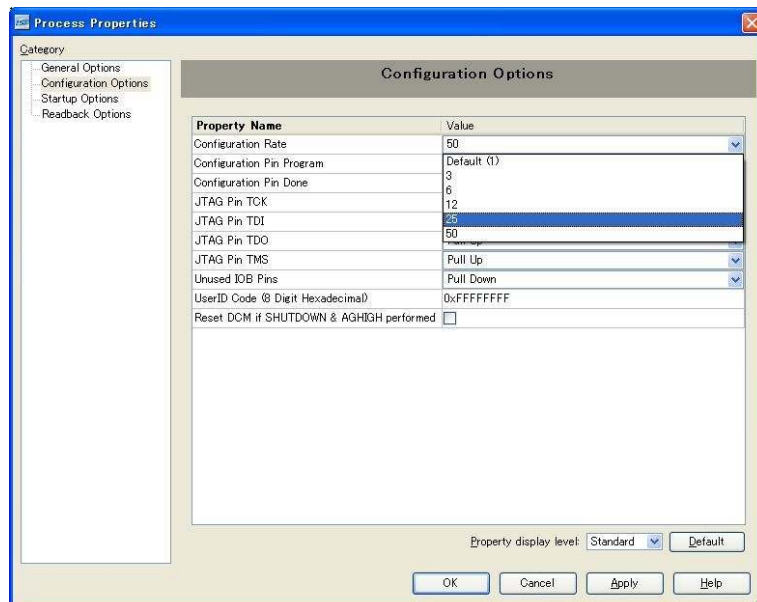
8. Configuration Rate の設定

XCM-016 では **Configuration Rate** の設定が可能です。
以下に **Configuration Rate** の設定方法を示します。

- ▼ ISE の Processes のタブにある[Generate Programming File]で右クリックし、[Properties...]をクリックしてください。



- ▼ [Configuration Options]の[Configuration Rate]を 25 に設定し [OK]をクリックしてください。



状況によりエラーが出る場合は[Configuration Rate]を下げ調整してください。

9. XCM-016 参考資料について

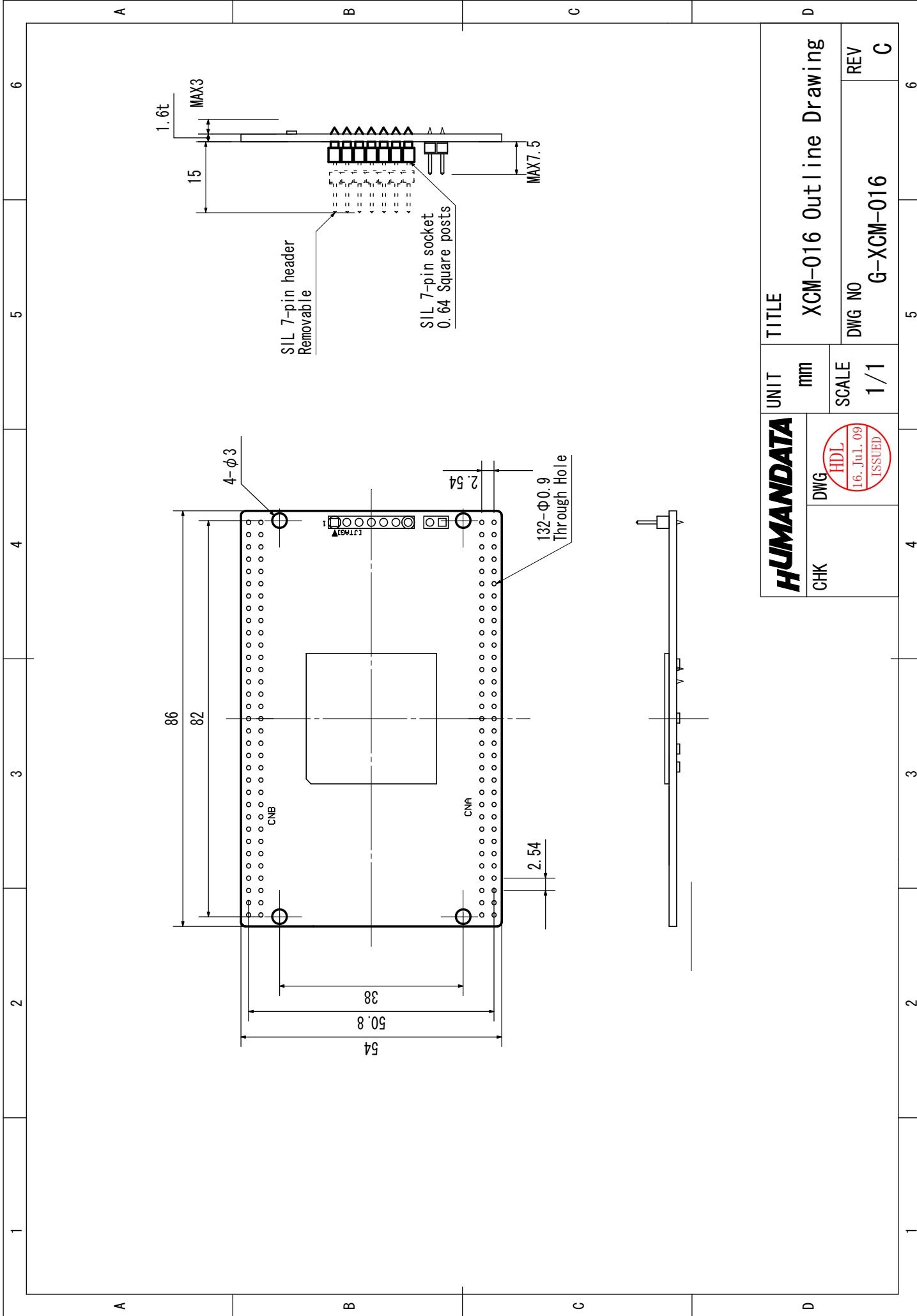
追加資料や参考資料が見つかった場合は製品サポートページ

http://www.hdl.co.jp/support_c.html

にデータをアップロードすることにいたします。

10. 付属資料

1. 基板回路図(別紙)
2. 外形図



HUMANDATA		UNIT	TITLE	
CHK	DWG	mm	XCM-016 Outline Drawing	
		SCALE	DWG NO	REV
		1/1	G-XCM-016	C
			ISSUED	
			16. Jul. 09	
			HDL	

Spartan-3A DSP ブレッドボード
(カードサイズ)
XCM-016

2009/03/26 初版
2009/09/17 第2版

有限会社ヒューマンデータ

〒567-0034
大阪府茨木市中穂積1-2-10
ジブラルタ生命茨木ビル
TEL 072-620-2002
FAX 072-620-2003
URL <http://www.hdl.co.jp/>
